

**МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
ХАРКІВСЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ
МІСЬКОГО ГОСПОДАРСТВА імені О. М. БЕКЕТОВА**

А. Л. Литвинов

ПРАКТИКУМ ІЗ ЛАБОРАТОРНИХ РОБІТ З АРХІТЕКТУРИ КОМП'ЮТЕРНИХ СИСТЕМ

НАВЧАЛЬНИЙ ПОСІБНИК

**Харків
ХНУМГ ім. О. М. Бекетова
2020**

УДК 004.2+004.72]:37.091.33-027.22(075.8)

Л64

Автор

Литвинов Анатолій Леонідович, доктор технічних наук, професор кафедри комп'ютерних наук та інформаційних технологій Харківського національного університету міського господарства імені О. М. Бекетова

Рецензенти

Федорович Олег Євгенович, доктор технічних наук, професор, завідувач кафедри комп'ютерних наук та інформаційних технологій Національного аерокосмічного університету імені М. Є. Жуковського «Харківський авіаційний інститут»;

Чумаченко Ігор Володимирович, доктор технічних наук, професор, завідувач кафедри управління проектами у міському господарстві і будівництві ХНУМГ ім. О. М. Бекетова»

*Рекомендовано до друку Вченою радою ХНУМГ ім. О. М. Бекетова,
протокол № 10 від 14 травня 2020 р.*

Литвинов А. Л.

Л64 Практикум із лабораторних робіт з архітектури комп'ютерних систем : навч. посібник / А. Л. Литвинов ; Харків. нац. ун-т міськ. госп-ва ім. О. М. Бекетова. – Харків : ХНУМГ ім. О. М. Бекетова, 2020. – 48 с.

Практикум містить навчальний матеріал із лабораторних робіт із дисципліни «Архітектура комп'ютерних систем». Він відповідає програмі дисципліни для студентів спеціальностей 122 – Комп'ютерні науки, 126 – Інформаційні системи та технології, 151 – Автоматизація та комп'ютерно-інтегровані технології. Кожна лабораторна робота супроводжується відповідним теоретичним матеріалом, який доповнює лекційний матеріал. Кожна лабораторна робота супроводжується пошаговою інструкцією її виконання і питаннями для самодіагностики. Наприкінці наведено список рекомендованої літератури.

УДК 004.2+004.72]:37.091.33-027.22(075.8)

© А. Л. Литвинов, 2020

© ХНУМГ ім. О. М. Бекетова, 2020

ЗМІСТ

ВСТУП	4
1 ВСТУП ДО СИСТЕМИ МОДЕЛЮВАННЯ ЕЛЕКТРОННИХ СХЕМ ELECTRONICS WORKBENCH	5
1.1 Короткі теоретичні відомості	5
1.2 Порядок виконання роботи	8
1.3 Зміст звіту	10
Контрольні запитання.	10
2 ДОСЛІДЖЕННЯ ФУНКЦІОНУВАННЯ БЛОКА ЖИВЛЕННЯ СТАЦІОНАРНИХ КОМП'ЮТЕРІВ.	11
2.1 Короткі теоретичні відомості.	11
2.2 Порядок виконання роботи.	14
Контрольні запитання.	18
3 ДОСЛІДЖЕННЯ ЛОГІЧНИХ СХЕМ І СХЕМ ПАМ'ЯТІ НА ДІОДАХ І ТРАНЗИСТОРАХ	19
3.1 Короткі теоретичні відомості.	19
3.2 Порядок виконання роботи	21
Контрольні запитання.	24
4 ДОСЛІДЖЕННЯ ТРИГЕРІВ КОМП'ЮТЕРНИХ СИСТЕМ	25
4.1 Короткі теоретичні відомості.	25
4.2 Порядок виконання роботи	32
Контрольні запитання і завдання	36
5 ПОБУДОВА І ДОСЛІДЖЕННЯ ЛІЧИЛЬНИКІВ	37
5.1 Короткі теоретичні відомості.	37
5.2 Порядок виконання роботи	39
Контрольні запитання і завдання.	41
6 ДОСЛІДЖЕННЯ АРИФМЕТИКО-ЛОГІЧНОГО ПРИСТРОЮ	42
6.1 Короткі теоретичні відомості.	42
6.2 Порядок виконання роботи	43
Контрольні запитання і завдання.	46
СПИСОК ВИКОРИСТАНОЇ ЛІТЕРАТУРИ.	47

ВСТУП

Курс «Архітектура комп'ютерних систем» дозволяє вивчити базові теоретичні і схемотехнічні принципи побудови та функціонування комп'ютерних систем та сформувати практичні навички дослідження і проєктування вузлів комп'ютерних систем.

Метою викладання навчальної дисципліни «Архітектура комп'ютерних систем» є засвоєння необхідних знань з основ теорії побудови та функціонування архітектури сучасної комп'ютерної техніки, що виконані на базі інтегральної технології, формування твердих практичних навичок щодо оцінки технічного стану комп'ютерної техніки, аналізу умов функціонування та синтезу систем із заданими характеристиками.

Основними завданнями вивчення дисципліни є підготовка висококваліфікованих спеціалістів, які вміють раціонально використовувати сучасні типи комп'ютерів з метою автоматизованого проєктування систем, а також аналізувати, розраховувати, синтезувати та проєктувати складні системи з використанням комп'ютерного та мікропроцесорного обладнання.

У результаті вивчення навчальної дисципліни студент повинен:

а) знати: порядок аналізу та синтезу систем із заданими властивостями; основи комп'ютерної інженерії (комп'ютерну схемотехніку, архітектуру комп'ютерів, мікропроцесорні системи); роль та місце комп'ютерної схемотехніки в завданнях проєктування складних систем;

б) вміти: оцінювати характеристики елементів та вузлів, виявляти та усувати несправності в елементах та схемах складної техніки; розробляти основні типи цифрових електронних систем, розраховувати їхню роботу, параметри та характеристики.

Лабораторні роботи відповідають робочій програмі дисципліни «Архітектура комп'ютерних систем». Вони дозволяють освоїти теоретичні принципи побудови і функціонування комп'ютерних систем. Кожна лабораторна робота супроводжується відповідним теоретичним матеріалом, який доповнює лекційний матеріал. Кожна лабораторна робота супроводжується пошаговою інструкцією її виконання і питаннями для самодіагностики. Наприкінці наведено список рекомендованої літератури.

1 ВСТУП ДО СИСТЕМИ МОДЕЛЮВАННЯ ЕЛЕКТРОННИХ СХЕМ ELECTRONICS WORKBENCH

Мета роботи: Вивчення системи меню, складу бібліотек компонентів і набору програм, що імітують базові елементи комп'ютерних систем, а також освоєння навичок роботи із складання електронних схем в Electronics Workbench (EWB).

У процесі виконання роботи необхідно:

Ознайомитися з характером виконання команд меню File, Edit, Circuit.

Вивчити склад моделей елементів різних каталогів бібліотеки компонентів, які використовуються для складання принципових схем.

Ознайомитися з групою індикаторних пристроїв і набором контрольно-вимірювальних приладів.

Освоїти техніку складання принципових електричних схем комп'ютерних пристроїв і дослідження їх функціонування на прикладі операційного підсилювача.

Короткі теоретичні відомості

Програма Electronics Workbench розроблена фірмою National Instruments Electronics Workbench Group і використовується для схемотехнічного моделювання аналогових та цифрових радіоелектронних пристроїв різного призначення та дає змогу простими засобами будувати на екрані монітора аналогову або цифрову електронну схему, під'єднувати електро- та радіовимірювальні прилади та отримувати результати або в вигляді цифрових даних на моніторах вимірювальних приладів або на логічному аналізаторі [1, с. 12].

Перш ніж створювати креслення принципової схеми засобами програми EWB, необхідно на аркуші паперу підготувати її ескіз із зразком розташуванням компонентів. У загальному випадку процес створення схеми починається з розміщення на робочому столі EWB компонентів із бібліотек програми відповідно до підготовленого ескізу. Для відкриття каталогу потрібної бібліотеки необхідно підвести курсор миші до відповідної ікони і натиснути один раз її ліву кнопку. Необхідний для створення схеми символ компоненту переноситься з каталогу на робоче поле програми рухом миші при натиснутій лівій кнопці, після чого кнопка відпускається (для фіксації символу) і проводиться подвійне клацання по значку компоненту. У діалоговому вікні, що розкривається, встановлюються необхідні параметри

(опори резисторів, тип транзисторів, місткості конденсаторів і т. д.). Вибір підтверджується натисненням кнопки ОК або клавіші Enter. На цьому етапі необхідно передбачити місце для розміщення контрольних крапок і ікон контрольно-вимірювальних приладів.

Після розміщення компонентів проводиться з'єднання їх виводів провідниками. Разом із тим необхідно враховувати, що до виведення компоненту можна під'єднати тільки один провідник. Для виконання під'єднання курсор миші підводиться до виведення компоненту і після появи площинки чорного кольору натискається ліва кнопка і провідник, що з'являється, протягується до виведення іншого компоненту до появи на ньому такої самої площинки, після чого кнопка миші відпускається, і з'єднання готове. У разі необхідності під'єднання до цих висновків інших провідників у каталозі Basic вибирається крапка (● – символ з'єднання) і переноситься на раніше встановлений провідник. Спочатку вона має червоний колір, щоб вона почорніла, необхідно клацнути мишею по вільному місцю робочого поля. Якщо ця крапка дійсно має електричне з'єднання з провідником, то вона забарвлюється чорним кольором. Якщо на ній видно слід від пересічного провідника, то електричного з'єднання немає і крапку необхідно встановити наново. Після установки до точки з'єднання можна під'єднати ще двох провідників. Якщо з'єднання потрібно розірвати, то курсор підводиться до одного з виводів компонентів або точці з'єднання і після появи площинки натискається ліва кнопка, провідник відводиться на вільне місце робочого поля, після чого кнопка відпускається. Якщо необхідно під'єднати вивід до провідника, що є на схемі, то провідник від виведення компоненту курсором підводиться до вказаного провідника і після появи точки з'єднання кнопка миші відпускається. Прокладання сполучних провідників проводиться автоматично, а перешкоди – компоненти і інші провідники огинаються по ортогональних напрямках.

Точка перетину може бути використана для вказівки величини струму в провіднику, його функціонального призначення і т. д. Для цього необхідно двічі клацнути по крапці і у вікні закладки Label, що розкрилося, ввести необхідний запис (не більше 14 символів).

Для переміщення окремого сегмента провідника до нього підводиться курсор, натискається ліва кнопка і після появи у вертикальній або горизонтальній площині подвійного курсора проводяться потрібні переміщення.

Під'єднання до схеми контрольно-вимірювальних приладів проводиться аналогічно. Для таких приладів, як осцилограф або логічний аналізатор з'єднання доцільно проводити кольоровими провідниками, оскільки їхній колір визначає колір відповідної осцилограми. Після підготовки схеми рекомендується скласти її опис. Вікно-ярлик викликається з меню Window>Description, де указується її призначення, після проведення моделювання і результати.

Проведемо огляд індикаторних пристроїв і контрольно-вимірювальних приладів, які використовуються в цій роботі.

До індикаторних пристроїв належать амперметр і вольтметр, які регулювань не містять. Проте потрібно встановити внутрішній опір і режим роботи за постійним струмом (DC).

Викликати зображення передньої панелі генератора на екран монітора можна подвійним клацанням лівою кнопкою миші на його іконці. Функціональний генератор може видавати сигнали синусоїдальної форми (установка вибрана за умовчанням), трикутної і прямокутної форм. Вибір форми вихідного сигналу проводиться кнопками у верхній частині лицьової панелі. Нижче у відповідному вікні встановлюється його частота (Frequency). Ще нижче коефіцієнт заповнення (Duty cycle), для імпульсних сигналів це відношення тривалості імпульсу до періоду повторення, для трикутних – співвідношення між тривалістю переднього і заднього фронту. Далі встановлюється амплітуда (Amplitude) сигналу і зсув (постійна складова) (Offset). На вихідних затискачах + - при заземленні клеми COMMON (загальний) отримуємо парафазний сигнал.


Викликати лицьову панель осцилографа можна подвійним клацанням на його іконці лівою кнопкою миші. Осцилограф має два канали, канал А (Channel A) і канал В (Channel B) з роздільним регулюванням чутливості в діапазоні від 10 мкВ/поділок (10 mV/div) до 5 кВ/поділок (5 kV/div). Вибір режиму по входу здійснюється натисненням кнопок AC, 0, DC. Перший режим (режим закритого входу) призначений для спостереження тільки сигналів змінного струму, у режимі DC (режим відкритого входу) (увімкнений за умовчанням) можна проводити осцилографічні вимірювання як постійного, так і змінного струму. Позиція 0 означає, що вхід каналу закорочений на землю. З правого боку від кнопки DC розташований вхід відповідного каналу осцилографа. Режим розгортки вибирається кнопками Y/T, V/A, A/V. Перший режим увімкнений за умовчанням, тут відхилення променя по вертикалі пропорційно напрузі сигналу на вході осцилографа, а

по горизонталі відкладається час. У режимі В/А по вертикалі – сигнал каналу В, а по горизонталі – сигнал каналу А. У режимі А/В по вертикалі – сигнал каналу А, а по горизонталі – сигнал каналу В.

У режимі розгортки Y/T тривалість розгортки (TIME BASE) може бути задана в діапазоні від 0,1 нс/поділок (ns/div) до 1 с/поділок (s/div) з можливістю установки зсуву в тих же одиницях по горизонталі, тобто по осі X, регулювання X POS (X POSITION, положення по осі X).

У режимі Y/T передбачений також очікуючий режим роботи (TRIGGER) із запуском розгортки (EDGE) по передньому або задньому фронту запускаючого сигналу при регульованому рівні (LEVEL) запуску, а також у режимі AUTO від каналу А, від каналу В або від зовнішнього джерела (EXT), що під'єднується до входу в блоці управління TRIGGER. Вказані режими запуску розгортки вибираються кнопками AUTO, А, В, EXT. Заземлення осцилографа здійснюється за допомогою клеми GROUND у правому верхньому кутку приладу. При натисненні кнопки EXPAND лицьова панель осцилографа істотно збільшується і з'являється можливість сканування зображення за допомогою вертикальних візирних ліній синього і червоного кольору, які за трикутні вушка (вони позначені також цифрами 1 і 2) можуть бути курсором встановлені в будь-яке місце екрану. Водночас в індикаторних віконцях під екраном наводяться результати вимірювання напруги (у точках перетину візирної лінії з кривою осцилограми), тимчасових інтервалів і їхніх приростів (між візирними лініями). Зображення можна інвертувати натисненням кнопки REVERSE і записати дані у файл натисненням кнопки SAVE, що знаходиться під кнопкою REVERSE. Повернення до початкового стану осцилографа здійснюється натисненням кнопки REDUCE.

Порядок виконання роботи

1. Помістіть у вікно програми EWB зображення джерела постійної напруги  ^{12V} з групи Sources. Відпрацюйте на ньому команди Rotate, Flip Horizontal, Flip Vertical. Клацніть лівою кнопкою миші по елементу. Він змінить колір на червоний. Відтепер його можна пересувати по екрану різними способами, копіювати і копію розміщати в будь-якому місці на екрані і виконувати над ним різні команди меню. Клацніть правою кнопкою миші по елементу. З'явиться вікно Battery Properties. Введіть мітку джерела (Label) – U, значення напруги (Value) – 12 В. Ці параметри з'являться біля

елемента. Помістіть у вікно вольтметр (група Indicators) і під'єднайте його до джерела напруги. Запустіть схему і порівняйте виміряну напругу і напругу на джерелі. Під'єднайте до схеми елемент «земля» (група Sources).

2. Зберіть у системі Electronics Workbench схему за рисунком 1.1, яка буде об'єктом досліджень. Схему занесіть у звіт.

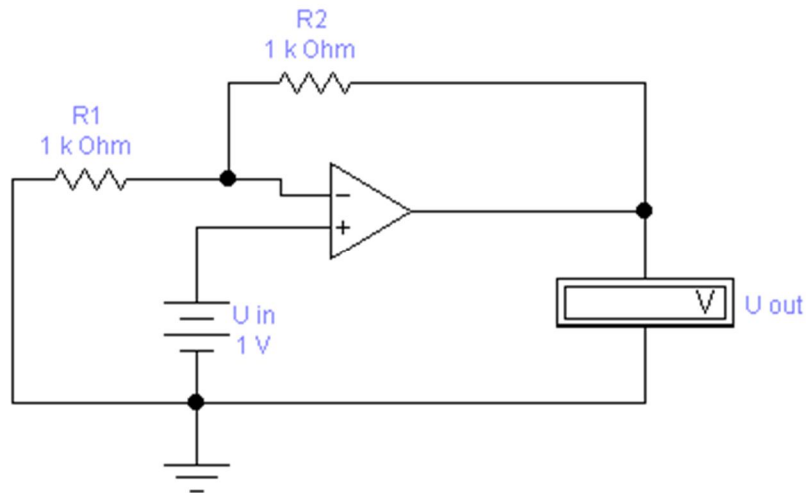


Рисунок 1.1 – Принципова схема операційного підсилювача

Скопіюйте в звіт таблицю 1.1. Встановіть напругу джерела $U_{in} = \text{№варіанта}$. Проведіть над об'єктом двофакторний експеримент, у якому як вхідні фізичні фактори будуть використовуватися значення опорів схеми – R1 і R2, а відгук – коефіцієнт підсилення $K_{inc} = U_{out} / U_{in}$. U_{out} – напруга на виході операційного підсилювача. Результати занесіть у таблицю 1.1.

Таблиця 1.1 – Значення коефіцієнта підсилення

$$K_{inc}(R1, R2) = U_{out} / U_{in}$$

R1 (Ком)	R2 (Ком)				
1,5					
3					
4,5					
6					

За таблицею 1.1 побудуйте в Ексел графіки залежності коефіцієнта підсилення операційного підсилювача K_{inc} від R1 і R2 при постійному U_{in} . За зразок візьміть рисунок 1.2.

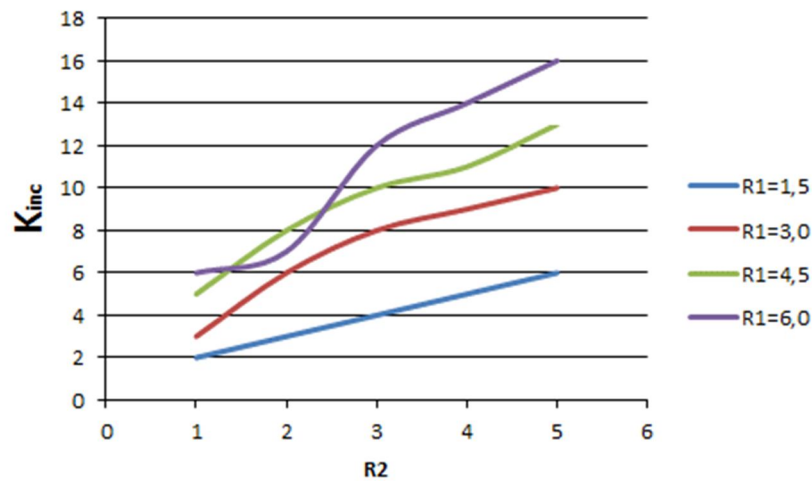


Рисунок 1.2 – Графіки залежності коефіцієнта підсилення операційного підсилювача K_{inc} від R_1 і R_2

Сформулюйте висновки по експерименту.

Зміст звіту

Звіт повинен містити: принципову схему досліджуваного пристрою з підключеним контрольно-вимірювальним пристроєм, опис послідовності установки режиму по постійному струму, таблицю значень коефіцієнта підсилювання $K_{inc}(R_1, R_2) = U_{out} / U_{in}$, графіки залежності коефіцієнта підсилення операційного підсилювача K_{inc} від R_1 і R_2 , основні характеристики підсилювального каскаду відповідно до завдання, висновки.

Контрольні запитання

1. Яка структура вікна Electronics Workbench?
2. Що потрібно зробити перш ніж створювати креслення принципової схеми засобами програми EWB?
3. Як перенести на робочий стіл EWB електричні компоненти?
4. Як з'єднати між собою компоненти електричної схеми?
5. Як встановити параметри електричного елемента?
6. Якою командою можна відновити схему в її початковому вигляді після внесення змін?
7. Як можна виділити об'єкт на робочому столі і що з ним після цього можна зробити?
8. Що таке підсхема (subcircuit) і як її створити?

2 ДОСЛІДЖЕННЯ ФУНКЦІОНУВАННЯ БЛОКА ЖИВЛЕННЯ СТАЦІОНАРНИХ КОМП'ЮТЕРІВ

Мета роботи: знайомство з принципом побудови блока живлення стаціонарних комп'ютерів, технологією його функціонування і засобами перетворення змінної напруги електричної мережі в постійну для живлення блоків комп'ютера.

У процесі виконання роботи необхідно:

Ознайомитися з принципом побудови і функціонування напівпровідникового діода, а також з типовими схемами його використання для перетворення змінної напруги в постійну.

Ознайомитися з схемами побудови лінійного і імпульсного блока живлення, порівняти їхні характеристики.

Дослідити вплив параметрів блока живлення (схема випрямляча та ємкість його конденсатора) на вихідну напругу.

Короткі теоретичні відомості

Блок живлення стаціонарного комп'ютера – це вторинне джерело живлення, призначене для забезпечення вузлів комп'ютера електричною енергією постійного струму. У його завдання входить перетворення мережевої напруги до заданих значень напруги живлення, її стабілізація і захист від незначних перешкод з боку електричних мереж живлення. Завдяки вбудованому вентилятору, він також бере участь в охолодженні системного блока. У блоку живлення для перетворення змінного струму в постійний використовуються напівпровідникові діоди.

Напівпровідниковий діод – це найпростіший напівпровідниковий прилад, що складається з одного PN-переходу. Основна його функція – проводити електричний струм в одному напрямку, і не пропускати його в зворотному. Складається діод із двох шарів напівпровідника типів N і P, як показано на рисунку 2.1.



Рисунок 2.1 – Будова діода



Рисунок 2.2 – Позначення діода
на електричних схемах

Позначення діода на електричних схемах приведено на рисунку 2.2.

Якщо ні до анода, а ні до катода не підімкнена напруга, то діод знаходиться в стані спокою. У частині N є в наявності вільні електрони – негативно заряджені частинки. У частині P знаходяться позитивно заряджені іони – дірки. У результаті у тому місці, де є частки з зарядами різних знаків, виникає електричне поле, яке притягує їх один до одного.

Під дією цього поля вільні електрони з частини N дрейфують через PN перехід у частину P і заповнюють деякі дірки. У підсумку виходить дуже слабкий електричний струм, вимірюваний в наноамперах. У результаті щільність речовини в P частини підвищується і виникає дифузія (прагнення речовини до рівномірної концентрації), що штовхає частки назад на бік N [2, с. 48].

Якщо підімкнути плюс джерела живлення до катода, а мінус – до анода, то відповідно до сили тяжіння, яка виникла між зарядами різної полярності, електрони з області N почнуть рух до плюса і віддаляться від PN-переходу. Аналогічно, дірки з P будуть притягатися до мінуса, і також віддаляться від PN-переходу. Отже, щільність речовини у електродів підвищується. У дію приходить дифузія і починає штовхати частки назад, прагнучи до рівномірної щільності речовини. У результаті діод не проводитиме струм.

Якщо підімкнути плюс джерела живлення до анода, а мінус – до катода, то між зарядами однаковою полярності виникає сила відштовхування. Негативно заряджені електрони віддаляються від мінуса і рухаються у бік PN-переходу. Зі свого боку, позитивно заряджені дірки відштовхуються від плюса і направляються назустріч електронам. PN-перехід збагачується зарядженими частинками з різною полярністю, між якими виникає електричне поле – внутрішнє електричне поле PN-переходу. Під його дією електрони починають дрейфувати на бік P. Частина з них рекомбінують із дірками (заповнюють місце в атомах, де не вистачає електрона). Решта електронів спрямовуються до плюса джерела живлення. Через діод пішов струм. Ця властивість функціонування діода використовується для побудови джерела живлення стаціонарних комп'ютерів.

Основне завдання блока живлення (рис. 2.3) – це перетворення змінної напруги мережі 220 В, 50 Гц, в напругу живлення конструктивних елементів комп'ютера ± 12 В, ± 5 В, $\pm 3,3$ В [3, с. 47].



Рисунок 2.3 – Зовнішній вигляд блока живлення комп'ютера

Раніше для цього застосовувалися лінійні блоки живлення на основі силових трансформаторів, вагою до 6 кг. Сучасні блоки живлення будуються за імпульсною схемою і важать до 1 кг. Структурна схема імпульсного блока живлення для перетворення змінної напруги 220 В в постійну 12 В зображена на рисунку 2.4.

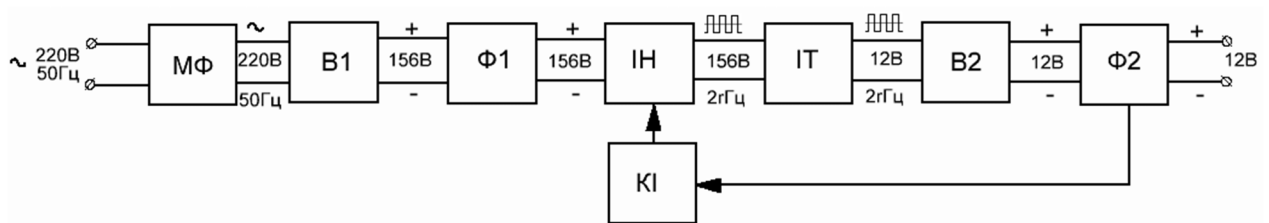


Рисунок 2.4 – Структурна схема імпульсного блока живлення комп'ютера

Позначення на схемі:

МФ – мережевий фільтр, його завдання мінімізувати мережеві перешкоди, як вхідні, так і вихідні, що виникають унаслідок роботи блока живлення;

V1 – перший випрямляч напруги, побудований на діодах. Його завдання – перетворити змінну напругу в пульсуючу, але однієї полярності, в якій присутня постійна складова;

F1 – перший згладжувальний фільтр. Його завдання – згладити пульсації, щоб отримати справжню напругу постійного струму;

ІН – інвертор напруги. Він здійснює формування імпульсної прямокутної напруги високої частоти;

ІТ – імпульсний трансформатор. Його завдання – знизити напругу до потрібної величини і здійснити гальванічну розв'язку ланцюгів. Завдяки використанню імпульсної прямокутної напруги високої частоти його габарити і вага значно менше, ніж у трансформатора в лінійних ланцюгах;

V2 – другий випрямляч напруги, побудований на діодах;

F2 – другий згладжувальний фільтр;

КІ – контролер інвертора. Його завдання – управління інвертором, завдяки зворотному зв'язку здійснювати стабілізацію напруги на виході блока живлення.

Для формування постійних напруг у 3,3 В, 5 В використовуються декілька вторинних обмоток імпульсного трансформатора.

.2 Порядок виконання роботи

А. Дослідження вхідної напруги.

Зберіть схему за рисунком 2.5.

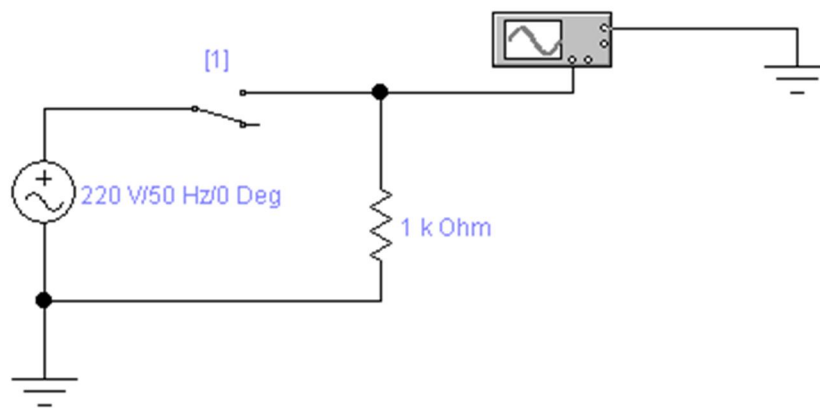


Рисунок 2.5 – Схема для дослідження вхідної напруги

Налаштувавши осцилограф, скопіюйте в звіт за допомогою інструмента «Ножниці» операційної системи Windows графік зміни напруги, вказавши частоту і величину напруги.

Б. Дослідження випрямляча напруги.

Зберіть схему за рисунком 2.6. Це так званий однопівперіодний випрямляч.

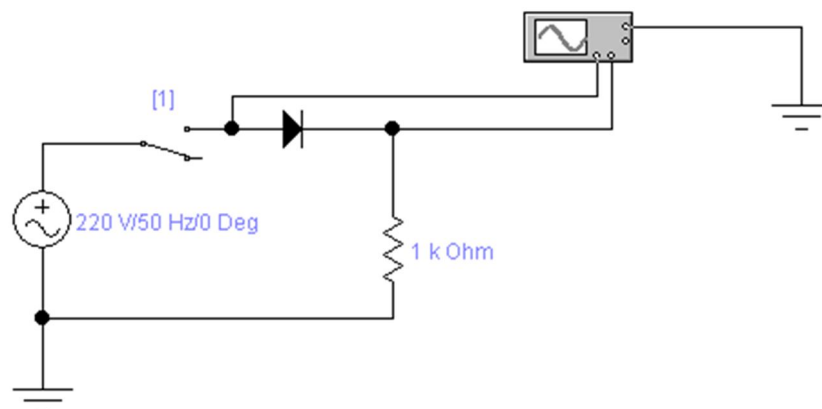


Рисунок 2.6 – Схема для дослідження однопівперіодного випрямляча

Налаштувавши осцилограф, скопіюйте у таблицю 2.1 за допомогою інструмента «Ножниці» операційної системи Windows графіки зміни напруги (епюра напруги) на вході і виході схеми. Поясніть зміни на графіку.

В. Дослідження впливу конденсатора на процес.

Зберіть схему за рисунком 2.7.

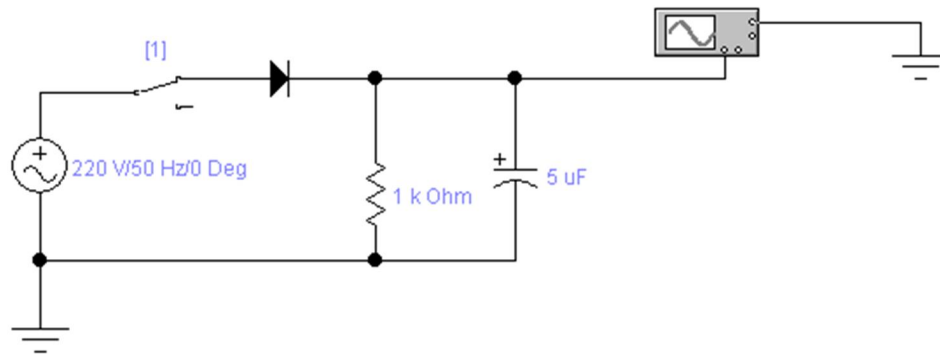


Рисунок 2.7 – Схема для дослідження впливу конденсатора на процес

Скопіюйте в таблицю 2.1 графік напруги на виході схеми при значення конденсатора 5 μF . Змінюючи ємність конденсатора, скопіюйте в таблицю 2.1 відповідні епюри. Зробіть висновок про вплив ємності конденсатора на вихідну напругу.

Таблиця 2.1 – Залежність епюр напруг від ємності конденсатора

Ємність конденсатора	Епюра напруги на виході схеми
Епюра напруги \Rightarrow на вході схеми	
Конденсатор відсутній	
5 μF	
20 μF	
50 μF	
100 μF	

Г. Дослідження двопівперіодного випрямляча.

Розглянуті схеми випрямлення струму використовують тільки додатну складову вихідного змінного струму, тобто 50 % енергії втрачається. Цей недолік усувається за допомогою мостової схеми, яка містить 4 діода, увімкнених у певний спосіб. Зберіть схему за рисунком 2.8.

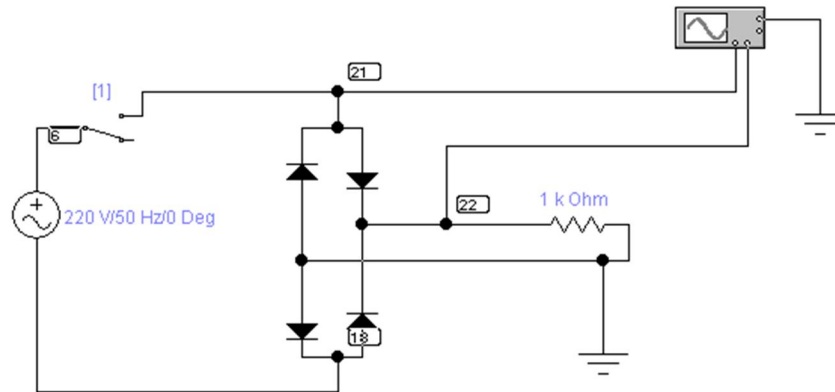


Рисунок 2.8 – Схема для дослідження мостової схеми випрямляча

Налаштувавши осцилограф, скопіюйте в таблицю 2.2 графік зміни напруги на вході, (вузол 21), і виході схеми (вузол 22). Поясніть зміни в графіку порівняно зі схемою на рисунку 2.7. Розберіть, як працює мостова схема випрямляча

Таблиця 2.2 – Залежність епюр напруг від ємкості конденсатора при мостовій схемі випрямляча

Епюра напруги ⇒ на вході схеми	
Ємкість конденсатора	Епюра напруги на виході схеми
Конденсатор відсутній	
5 μF	
20 μF	
50 μF	
100 μF	

Зберіть схему за рисунком 2.9.

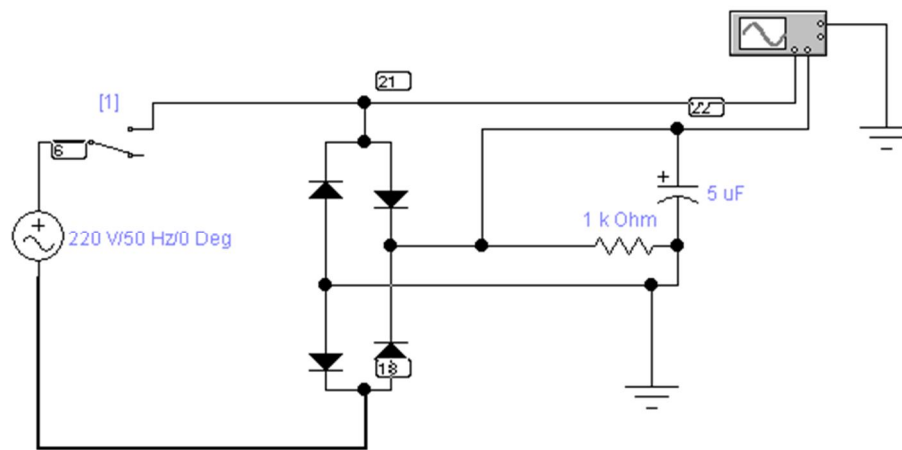


Рисунок 2.9 – Схема для дослідження мостової схеми випрямляча з конденсатором

Скопіюйте в таблицю 2.2 графік напруги на виході схеми при значенні конденсатора 5 μF . Змінюючи ємність конденсатора, скопіюйте в таблицю 2.2 відповідні епюри. Зробіть висновок про вплив ємності конденсатора на вихідну напругу. Порівняйте епюри зміни напруги в таблицях 2.1 і 2.2 за однакових значеннях конденсатора. Зробіть висновки за цими порівняннями.

Д. Дослідження основної частини блока живлення: «Інвертор напруги – вихідний фільтр».

Зберіть схему за рисунком 2.10.

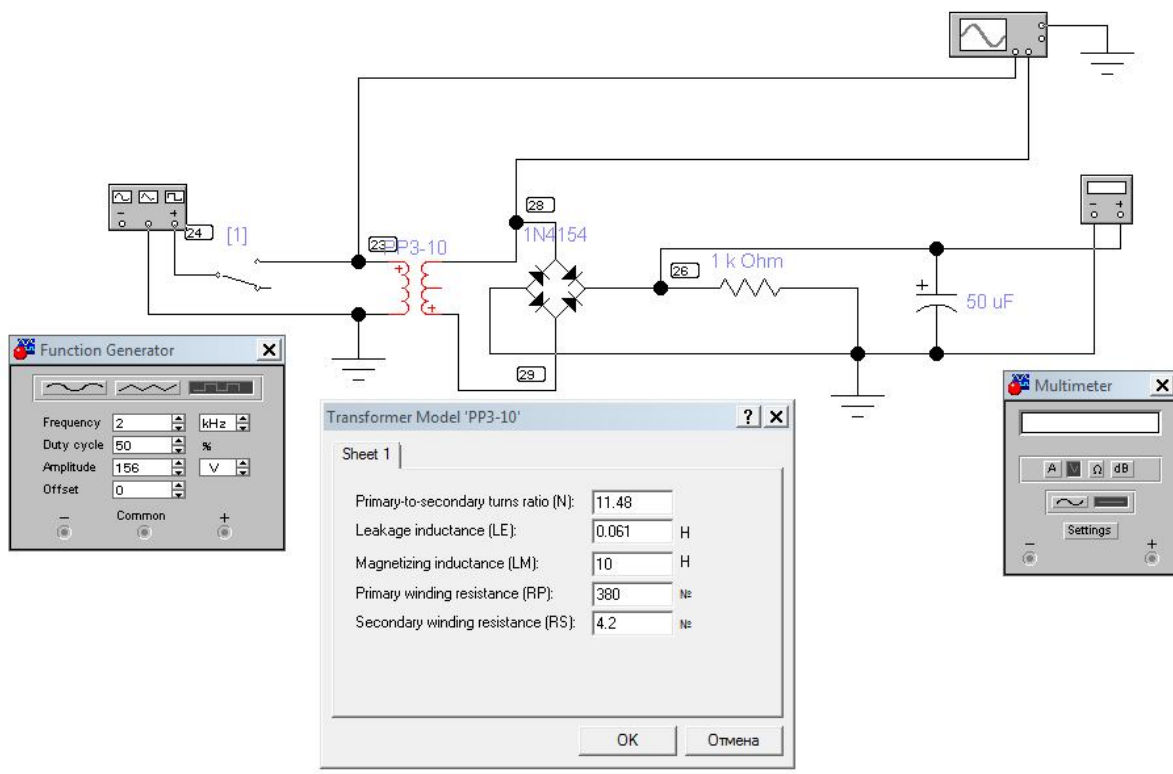


Рисунок 2.10 – Схема для дослідження основної частини блока живлення

Як інвертор напруги використовується функціональний генератор. Його налаштування приведені у відповідному вікні.

Як понижуючий імпульсний трансформатор використовується модель PP3-10 з групи powrvolt. Його налаштування наведені у відповідному вікні.

Як випрямляч використовується мостова схема з групи Diodes. Вона працює аналогічно мостовій схемі на рисунку 2.9 і дозволяє встановлювати одночасно модель для всіх діодів моста.

Як вихідний фільтр (Ф2 на рисунку 2.4) використовується електrolітичний конденсатор на 50 μF .

Рекомендовані налаштування для осцилографа наведені на рисунку 2.11.

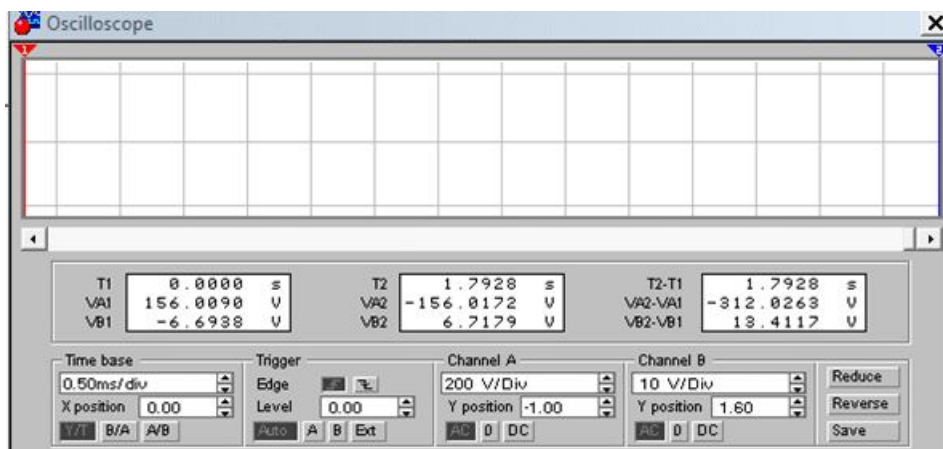


Рисунок 2.11 – Рекомендовані налаштування для осцилографа

Налаштувавши осцилограф, змалюйте в звіт графік напруги на вході імпульсного трансформатора (вузол 23), його виході (вузол 28). Змінюючи параметр N трансформатора, вясніть що він означає і як впливає на вихідну напругу.

Контрольні запитання

1. Яка роль джерела живлення в комп'ютері?
2. Які види джерел живлення використовуються в техніці?
3. Як працює імпульсне джерело живлення і які він має переваги перед лінійним джерелом живлення?
4. У чому полягає особливість електропровідності напівпровідників?
5. Яке призначення напівпровідникових діодів?
6. Які схеми випрямлячів використовують у техніці ?
7. Як згладжуються пульсації току в випрямлячах?
8. Яке призначення імпульсного трансформатора у блоці живлення?

3 ДОСЛІДЖЕННЯ ЛОГІЧНИХ СХЕМ І СХЕМ ПАМ'ЯТІ НА ДІОДАХ І ТРАНЗИСТОРАХ

Мета роботи: знайомство з реалізацією базових логічних схем комп'ютерних систем і осередку пам'яті на діодах і транзисторах.

У процесі виконання роботи необхідно:

Ознайомитися з принципом побудови і функціонування схем І, НІ, АБО та інших на напівпровідникових діодах і транзисторах. Набути навички складання таблиць істинності і визначати логічну функцію по таблиці істинності.

.1 Короткі теоретичні відомості

Як вже зазначалося у розділі 2, напівпровідниковий діод – це найпростіший напівпровідниковий прилад, який складається з двох шарів напівпровідника типів N і P. Вони утворюють PN-перехід. На рисунку 3.1 наведено позначення діода на електричних схемах.



Рисунок 3.1 – Позначення діода на електричних схемах

Якщо підімкнути плюс джерела живлення до катода, а мінус – до анода, то через діод піде струм, як показано на рисунку 3.2.

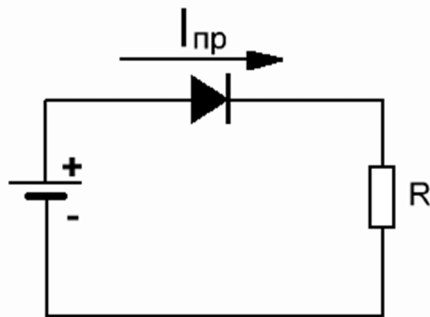


Рисунок 3.2 – Пряме під'єднання діода

Якщо під'єднати плюс джерела живлення до анода, а мінус – до катода, то через діод струм йти не буде. Цю властивість можна використовувати для побудови логічних схем.

Для реалізації осередків пам'яті і логічних схем у комп'ютерній техніці здебільшого використовують напівпровідникові транзистори.

Їх два типи: польові та біполярні. Розглянемо будову і роботу біполярного транзистора. Він складається з трьох областей: емітера, бази і колектора, на кожен з яких подається напруга. Залежно від типу провідності

цих областей, виділяють n-p-n і p-n-p транзистори. На рисунку 3.3 зображено будову біполярного транзистора n-p-n типу і його умовне зображення на електричних схемах [4].

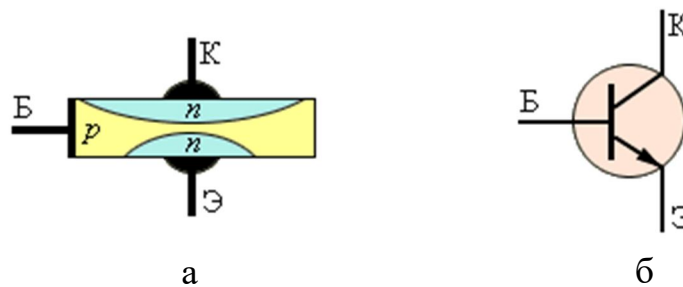


Рисунок 3.3 – Напівпровідниковий транзистор:

а – будова напівпровідникового транзистора; б – умовне зображення транзистора на електричних схемах

Принцип роботи транзистора: між емітером і колектором тече сильний струм (струм колектора), а між емітером і базою – слабкий керівний струм (струм бази). Струм колектора буде змінюватися залежно від зміни струму бази. У комп’ютерних системах транзистори переважно працюють у режимі ключа. На рисунку 3.4 зображена типова електрична схема електронного ключа на біполярному n-p-n транзисторі і епюри напруги на його вході і виході.

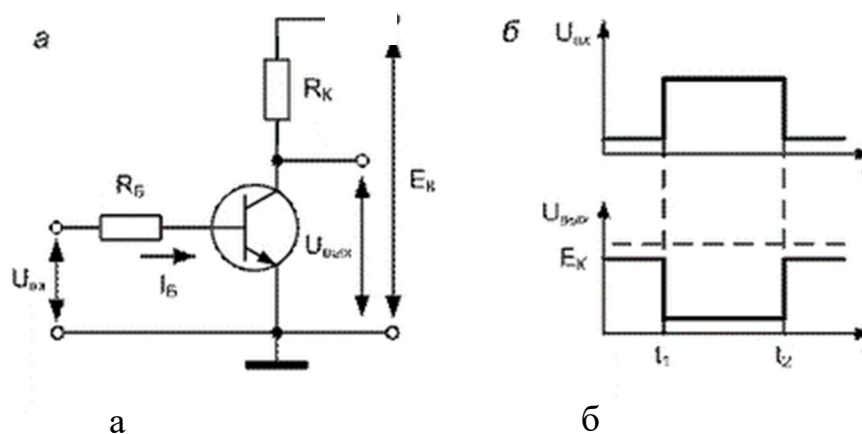


Рисунок 3.4 – Ключовий режим роботи транзистора:

а – електрична схема електронного ключа на біполярному n-p-n транзисторі; б – епюри напруги на його вході та виході схеми

Залежно від стану p-n переходів транзисторів розрізняють три види його роботи – режим відсічення, режим насичення і лінійний режим.

Якщо $U_{вх} \approx 0$, то обидва переходу транзистора (і емітерний, і колекторний) будуть закриті, струм бази у цьому випадку дорівнює нулю і

транзистор переходить у режим відсічення. Опір по ланцюгу колектор-емітер буде максимальним і $U_{\text{вих}} \approx E_{\text{к}}$.

Якщо $U_{\text{вх}} = U_{\text{max}}$, то обидва переходи транзистора (і емітерний, і колекторний) будуть відкриті, у транзисторі відбувається вільний перехід носіїв зарядів, струм бази буде максимальний, струм колектора буде дорівнює струму колектора насичення і транзистор переходить у режим насичення. Опір по ланцюгу колектор-емітер буде мінімальним і $U_{\text{вих}} \approx 0$.

За $0 < U_{\text{вх}} < U_{\text{max}}$ транзистор працює в лінійному режимі як підсилювач.

Ключовий режим роботи транзистора дозволяє будувати на його основі як логічні елементи, так і осередки пам'яті.

.2 Порядок виконання роботи

А. У Electronics Workbench зібрати схему за рисунком 3.5

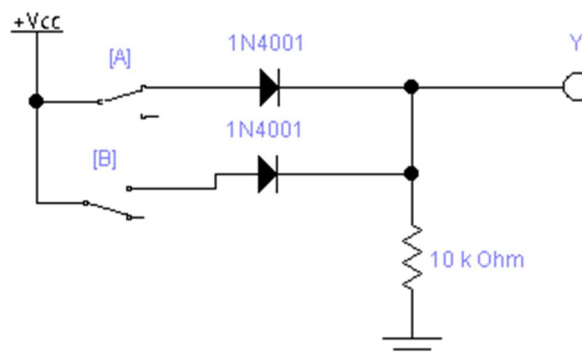


Рисунок 3.5 – Електрична схема до п. А

Перебравши всі можливі логічні комбінації ключів А і В, заповніть таблицю істинності (табл. 3.1) для заданої схеми.

Примітка. Індикатор горить – логічна одиниця, не горить – логічний нуль.

Таблиця 3.1 – Таблиця істинності до схеми 3.5

A	B	Y
0	0	
0	1	
1	0	
1	1	

Визначте логічну функцію, яку реалізує схема на рисунку 3.5. Поясніть, як працює ця схема. Як вона зображується на логічних схемах?

Б. У Electronics Workbench зібрати схему за рисунком 3.6

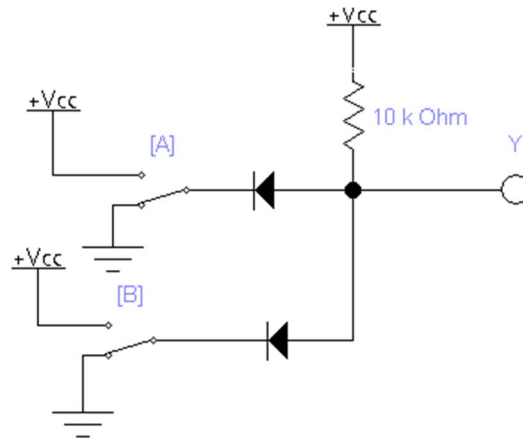


Рисунок 3.6 – Електрична схема до п. Б

Перебравши всі можливі логічні комбінації ключів А і В, заповніть таблицю істинності (табл. 3.2) для заданої схеми.

Таблиця 3.2 – Таблиця істинності до схеми 3.6

A	B	Y
0	0	
0	1	
1	0	
1	1	

Визначте логічну функцію, яку реалізує схема на рисунку 3.6. Поясніть, як працює ця схема. Як вона зображується на логічних схемах?

В. У Electronics Workbench зібрати схему за рисунком 3.7.

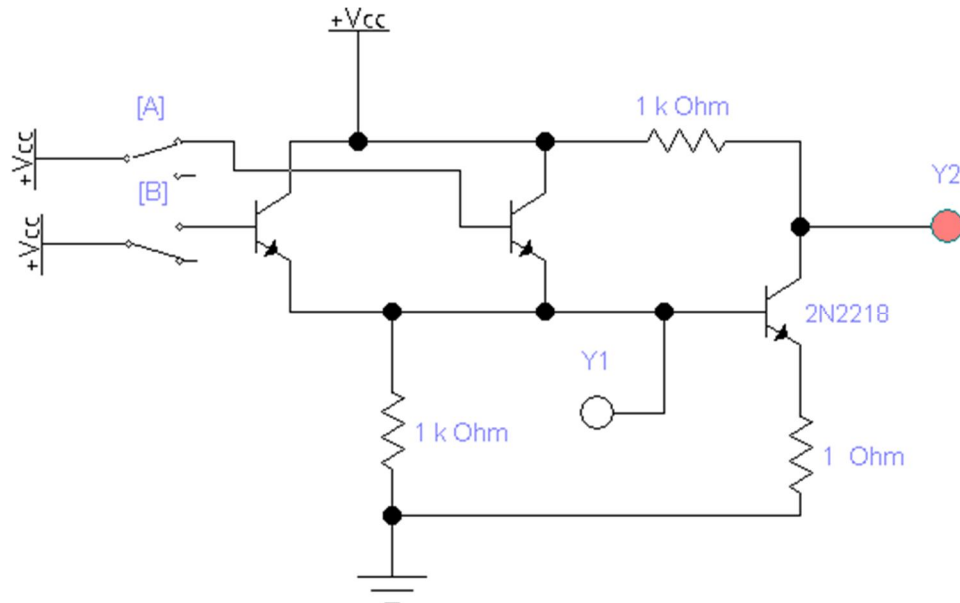


Рисунок 3.7 – Електрична схема до п. В

Перебравши всі можливі логічні комбінації ключів А і В, заповніть таблицю істинності (табл. 3.3) для заданої схеми.

Таблиця 3.3 – Таблиця істинності до схеми 3.7

A	B	Y1	Y2
0	0		
0	1		
1	0		
1	1		

Визначте логічні функції, яку реалізує схема на рисунку 3.7. Поясніть, як працює дана схема. Як вона зображується на логічних схемах?

Г. У Electronics Workbench зібрати схему за рисунком 3.8.

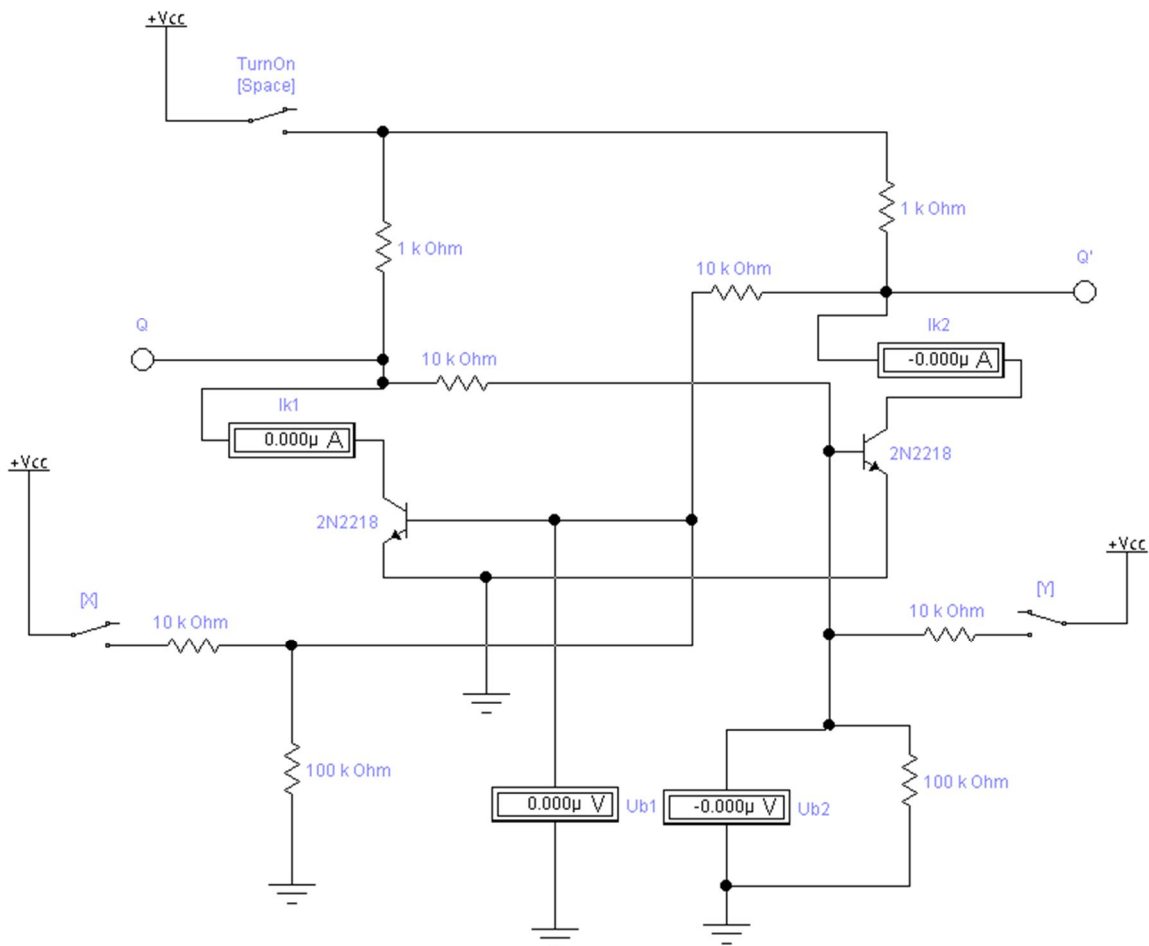


Рисунок 3.8 – Електрична схема до п. Г

Натиснувши клавішу «Пробіл», увімкніть схему в роботу. Відобразіть початковий стан схеми в першому рядку таблиці 3.4.

Примітка. Індикатор горить – логічна одиниця, не горить – логічний нуль.

Перебравши всі можливі логічні комбінації ключів X і Y, заповніть таблицю для схеми.

Таблиця 3.4 – Таблиця станів до схеми рисунка 3.8

X	Y	Q	Q'	Напруга бази першого транзистора U_{b1}	Струм колектора першого транзистора I_{k1}	Напруга бази другого транзистора U_{b2}	Струм колектора другого транзистора I_{k2}	Функція
0	0							
0	1							
0	0							
1	0							
0	0							
0	1							

Визначте, яку функцію реалізує схема на рисунку 3.8. Які функції виконують перемикачі X і Y? Як вони позначаються на схемах? Поясніть, як працює схема на рисунку 3.8. Як вона зображується на схемах?

Контрольні запитання

1. Яку властивість діода використовують для побудови логічних елементів?
2. У яких режимах може працювати транзистор і як вони формуються?
3. Як працює схема за рисунком 3.5?
4. Як працює схема за рисунком 3.6?
5. Як працює схема за рисунком 3.7?
6. Яку функцію реалізує схема за рисунком 3.8?
7. Де використовуються елементи, побудовані за схемою 3.8?

4 ДОСЛІДЖЕННЯ ТРИГЕРІВ КОМП'ЮТЕРНИХ СИСТЕМ

Мета роботи: знайомство з призначенням тригерів комп'ютерних систем, їхніми видами і способами побудови. Освоєння технології управління JK-тригера і побудови на його основі тригерів різних типів.

У процесі виконання роботи необхідно:

Ознайомитися з призначенням, принципами побудови та видами тригерів комп'ютерних систем.

Освоїти технологію управління тригерами.

Встановити залежності стану тригера від його вхідних сигналів.

4.1 Короткі теоретичні відомості

Тригер є елементом, який може знаходитися в одному з двох стійких станів [5, с. 68]. Одному з цих станів приписується значення 1, а іншому – 0. Це дозволяє йому зберігати один біт інформації. Стан тригера розпізнається по його вихідному сигналу. Під впливом вхідного сигналу тригер стрибкоподібно переходить з одного стійкого стану в інший, крім того стрибкоподібно змінюється рівень напруги його вихідного сигналу.

Тригери мають два виходи: прямий Q (називається також «вихід 1») і інверсний («вихід 0»), які знаходяться в протифазі. В одиничному стані тригера на виході Q є високий рівень сигналу, а в нульовому – низький. На виході \bar{Q} навпаки.

Схеми тригерів можна розділити на кілька типів: з установочними входами – RS-тригер, з рахунковим входом – T-тригер, а також D-тригер, JK-тригер та інше.

Якщо хоча б з одного входу інформація в тригер заноситься примусово під впливом синхронізуючого сигналу, то тригер називається синхронізованим (синхронним). Якщо занесення інформації в тригер з будь-якого входу проводиться без синхронізуючого сигналу, то тригер називається несинхронізованим (асинхронним).

Загальна форма умовного позначення тригерів показана на рисунку 4.1

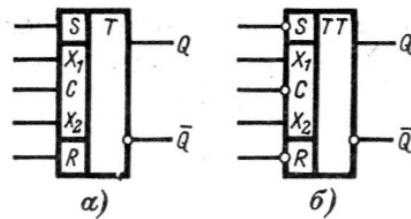


Рисунок 4.1 – Умовні позначення інтегральних тригерів:

а) – синхронізований однотоктний тригер із додатковими входами S і R несинхронізованій установці; б) – синхронізований двотоктний тригер із додатковими входами S і R несинхронізованій установці

В основному полі ставиться символ T або символ TT для позначення відповідно однотоктоного або двотоктоного тригера. Додаткове поле може бути розділене на дві частини: асинхронну і синхронну. У першій проставляються символи R і S входів несинхронізованої установці тригера в «1» і «0», у другій – на місцях X1 і X2 символи відповідно до типу тригера. Користуються такими позначеннями для входів:

- S – вхід установці тригера в 1 (від англійської Set);
- R – вхід установці тригера в 0 (від англійської Reset);
- T – вхід тригера зі рахунковим входом (від англійської Toggle);
- D – вхід D-тригера (від англійської Delay);
- J – вхід для синхронізованої установці стану «1» в JK-тригері;
- K – вхід для синхронізованої установці стану «0» в JK-тригері;
- C – вхід синхронізації (від англійської Clock).

Якщо вхід відзначений кружком, то це означає, що діюче значення вхідного сигналу – 0.

Наприклад, відсутність кружка на вході C на рисунку 4.1, а вказує на те, що вхідна інформація заноситься в тригер при одиничному значенні синхронізуючого сигналу (діюче значення синхронізуючого сигналу дорівнює 1); кружок на вході C (рисунком 4.1, б) означає, що прийом інформації відбувається при нульовому значенні синхронізуючого сигналу (діюче значення синхронізуючого сигналу дорівнює 0).

Стан тригера визначається сигналом Q на прямому виході тригера (або сигналом на його інверсному виході).

Закони функціонування тригерів задаються таблицями переходів із компактним записом, за якого в стовпці станів може бути зазначено, що новий стан збігається з попереднім або є його запереченням.

Найпростішим видом тригерів є асинхронний RS-тригер. Схема асинхронного (несинхронізованого) RS-тригера на елементах АБО-НІ подана на рисунку 4.2.

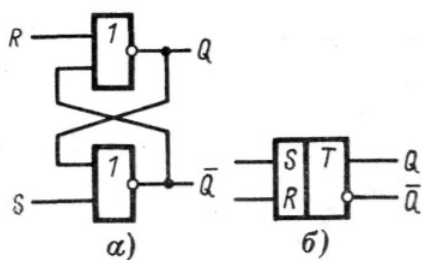


Рисунок 4.2 – Асинхронний RS-тригер на елементах АБО-НІ:
а) – функціональна схема; б) – умовне позначення

Тригер утворений двома комбінаційними схемами АБО-НІ, з'єднаних так, що виникають додатні зворотні зв'язки, завдяки яким у стійкому стані вихідний транзистор однієї схеми АБО-НІ закритий, а в іншій відкритий. Таблиця 4.1, яка називається таблицею переходів, визначає закон функціонування цього тригера.

Таблиця 4.1 – Таблиця переходів асинхронного RS-тригера на елементах АБО-НІ

R	S	Q	Функція
0	0	Q	Зберігання
0	1	1	Установка 1
1	0	0	Установка 0
1	1	-	Заборонено

Якщо $R = 1$ і $S = 0$, тригер встановлюється в нульовий стан $Q = 0$; якщо $R = 0$ і $S = 1$, він встановлюється в одиничний стан $Q = 1$; якщо $R = S = 0$, тригер зберігає стан, у якому він перебував до моменту надходження на його входи нульових сигналів. Якщо $R = S = 1$, на прямому та інверсному виходах встановлюється нульовий сигнал. Тригерне кільце перетворюється в два незалежних інвертора, і при переході до зберігання ($R = S = 0$) тригер може встановлюватися в будь-який стан. Тому така комбінація вхідних сигналів заборонена.

На рисунку 4.3 приведена схема синхронізованого одноканального RS-тригера на елементах І-НІ.

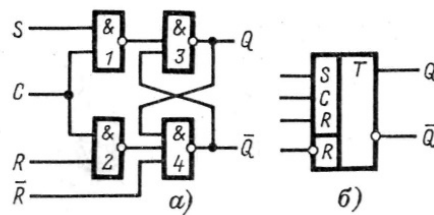


Рисунок 4.4 – синхронізований однокітний RS-тригер на елементах І-НІ: а – функціональна схема; б – умовне позначення

Тут елементи 1 і 2 утворюють схему вхідної логіки асинхронного RS-тригера, побудованого на елементах 3 і 4. Такі RS-тригери мають два інформаційних входи R і S і вхід синхронізації C. Крім того, тригер може мати несинхронізовані входи R і S. У цьому випадку функціонування тригера здійснюється або під впливом несинхронізованих входів при $C = 0$, або під впливом синхронізованих входів. В останньому випадку на несинхронізованих входах мають бути присутніми сигнали, які не впливають на стан схеми. Наприклад на рисунку 4.4 а \bar{R} вхід слугує для асинхронної установки тригера в нульовий стан при подачі на його вхід сигналу «0».

Стійка робота однокітних RS-тригерів у схемі з передачею інформації між тригерами можлива тільки в разі, якщо занесення в тригер інформації здійснюється після завершення передачі інформації про його колишній стан в інший тригер. Це просто забезпечується за використання двох серій синхросигналів, які знаходяться в протифазі.

Такий принцип обміну інформацією реалізований в двокітних RS-тригерах. Найпростіша схема двокітного RS-тригера показана на рисунку 4.5.

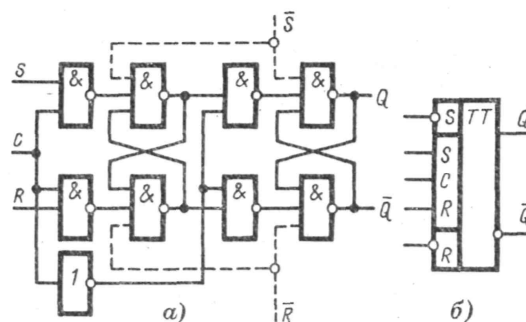


Рисунок 4.5 – Двокітний RS-тригер на елементах І-НІ: а) – функціональна схема; б) – умовне позначення

Вона складається з двох однотактних RS-тригерів і інвертора в ланцюзі синхронізації. Після надходження на вхід RS-тригера сигналу $C = 1$ вхідна інформація заноситься в перший однотактний RS-тригер, а другий буде зберігати інформацію, що відноситься до попереднього періоду функціонування. Після закінчення дії сигналу синхронізації, коли $C = 0$, а $\bar{C} = 1$ перший RS-тригер перейде в режим зберігання, а другий прийме той же стан, що і перший. У результаті до наступного такту на виході двотактного RS-тригера з'явиться сигнал нового стану.

Для установки тригера в стан «0» або «1» без використання синхросигналів у схему вводять додаткові входи \bar{R} і \bar{S} несинхронізованої установки.

Схема RS-тригерів становить основу для побудови інших тригерних схем, таких, як T-, D- і JK-тригери.

Для побудови пристроїв, які здійснюють підрахунок імпульсів – лічильників, використовуються тригери з рахунковим входом (T-тригер). У найпростішому випадку він може бути побудований з використанням двотактного синхронізованого RS-тригера.

Найпростіша схема несинхронізованого T-тригера подана на рисунку 4.6, а.

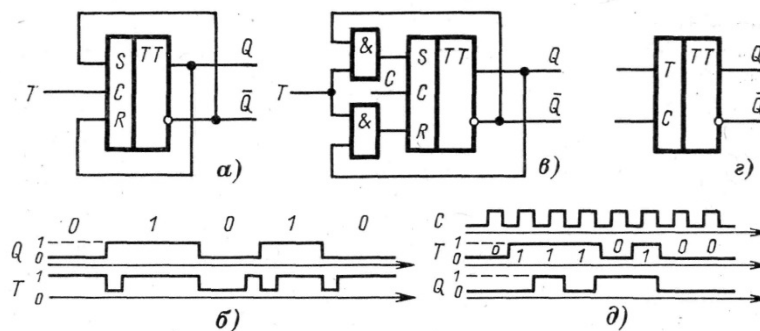


Рисунок 4.6 – T-тригер:

- а) – несинхронізований T-тригер; б) – часова діаграма роботи несинхронізованого T-тригера; в) - синхронізований T-тригер;
- г) – умовне позначення синхронізованого T-тригера; д) – часова діаграма роботи синхронізованого T-тригера

У цій схемі надходження сигналу $T=1$ спричиняє запис у двоступеневий RS-тригер стану, протилежного раніше збереженого. Разом із тим, оскільки тригер двоступінчастий, на його виході сигнал зміниться лише після завершення дії сигналу $T=1$, що виключає виникнення генерації у схемі зі зворотним зв'язком. Можна вважати, що в цій схемі одиничний вхідний

сигнал подається спадом сигналу $T=1$, тому що за будь-якої тривалості сигналу $T=1$ зміна стану T -тригера відбувається тільки один раз – після зняття сигналу $T=1$ (рисунком 4.6, б).

У разі необхідності представляти потенціалом послідовність одиниць на вході T -тригера використовується синхронізована схема (рисунком 4.6, в, г). Тут одиничний вхідний сигнал представляється високим рівнем сигналу T за $C=1$. Тому високим рівнем сигналу T можна уявити послідовність одиниць (рисунком 4.6, д). Запис у тригер відбувається за $C=1$, а зміна стану відбувається після закінчення дії сигналу синхронізації $C=1$. За $T=1$ стан тригера змінюється на протилежний, а за $T = 0$ стан тригера не змінюється. Часова діаграма, яка пояснює роботу синхронізованого T -тригера, показана на рисунку 4.6, д.

Одним із найбільш широко вживаних тригерів є D -тригер, який реалізує функцію тимчасової затримки. D -тригер має тільки режими установки «1» і «0». У зв'язку з цим несинхронізований D -тригер (рисунком 4.7, а) не застосовується, тому що його вихід буде просто повторювати зовнішній вхід.

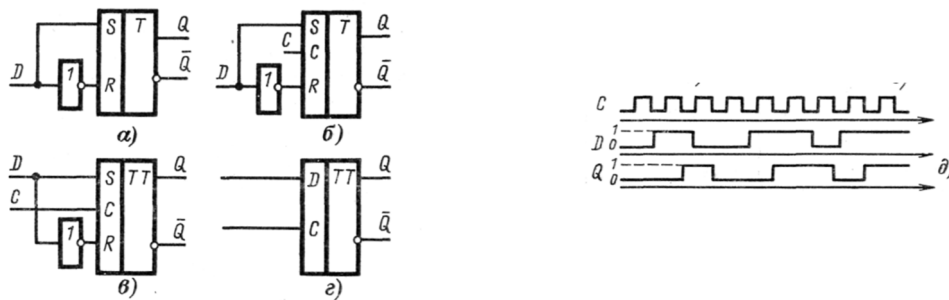


Рисунок 4.7 – D -тригер:

- а) – несинхронізований D -тригер; б) – синхронізований одноктактний D -тригер; в) – двотактний D -тригер; г) – умовне позначення двотактного D -тригера; д) – часова діаграма роботи двотактного D -тригера

Синхронізований одноктактний D -тригер (рисунком 4.7, б) затримує поширення вхідного сигналу на час паузи між синхросигналами (затримка на півперіоду). Для затримки на період (на один такт) використовується двотактний D -тригер. Варіант побудови двотактного D -тригера показаний на рисунку 4.7, в. Під дією синхросигналу інформація, яка надходить на вихід D , приймається в RS -тригер, але на виході Q з'являється з затримкою на такт: $Q(t + 1) = D(t)$.

Універсальним типом тригерів є JK -тригер. Він відрізняється від RS -тригера насамперед тим, що в ньому усунена невизначеність, яка виникає

в RS-тригері за комбінації вхідних сигналів $R = S = 1$. Універсальність JK-тригера полягає в тому, що він може виконувати функції RS-, T- і D-тригерів. На рисунку 4.8 наведена схема одноктактного JK-тригера.

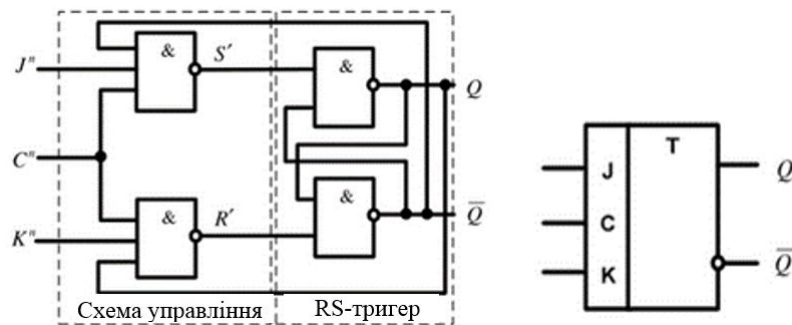


Рисунок 4.7 – Одноктактний JK-тригер

Входи J і K відповідають входам установки, відповідно, в «1» і в «0» тригера. JK-тригер на рисунку 4.7 отримано з синхронного RS-тригера шляхом введення додаткових зворотних зв'язків з виходів тригера на входи, які дозволяють усунути невизначеність у таблиці станів. На рисунку 4.7, б зображено умовне позначення цього JK-тригера. На відміну від RS-тригера в JK-тригері сигнали 1 можуть одночасно прийти на входи J і K. Разом із цим стан тригера змінюється на протилежний, тобто за $J = K = 1$ схема веде себе, як тригер з рахунковим входом. Функціонування JK-тригера може бути описано таблицею 4.2, до того ж такти t тут, як і раніше, задаються сигналом $C = 1$.

Таблиця 4.2 – Таблиця переходів JK-тригера

t		t+1	Функція
J	K	Q	
0	0	Q(t)	Зберігання
0	1	0	Установка 0
1	0	1	Установка 1
1	1	$\bar{Q}(t)$	Інверсія

Поширеним типом тригера в системах інтегральних логічних елементів є двотактний JK-тригер, умовне позначення якого показано на рисунку 4.8, а.

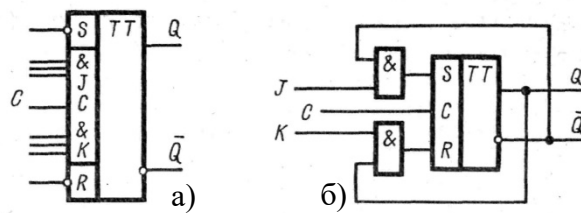


Рисунок 4.8 – JK-тригер:
 а) – умовне позначення двохтактного JK-тригера,
 б) — схема JK-тригера

Тут $J = J_1J_2J_3$ і $K = K_1K_2K_3$. У розглянутого тригера є входи несинхронізованої установки R і S, за допомогою яких за $C = 0$ тригер може бути встановлений у стан «1» шляхом подачі $R = 1$ і $S = 0$ або в стан 0 шляхом подачі $R = 0$ і $S = 1$. Після подачі сигналів $R = S = 1$, які не змінюють стан схеми, робота тригера здійснюється під впливом синхронізованих входів.

JK-тригер зручний тим, що за різних варіантах підключення його входів можна отримати схеми, що функціонують як RS-, D- і T-тригери (рис. 4.9).

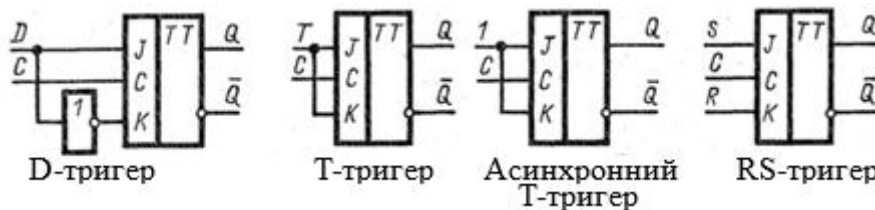


Рисунок 4.9 – Способи використання JK-тригера

Для JK-тригера, який працює в режимі RS-тригера, заборонена комбінація вхідних сигналів $R = S = 1$.

Порядок виконання роботи

А. Створіть у додатку Word документ для формування звіту, занесіть у нього назву лабораторної роботи та реквізити виконавця.

Б. Зберіть схему за рисунком 4.10 і призначте управління перемикачам J, K, C.

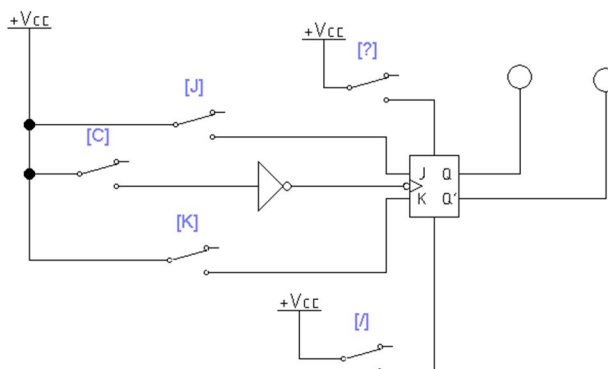


Рисунок 4.10 – Схема підімкнення JK-тригера для першої серії експериментів

В. Подаючи по черзі на входи «?» і «/» сигнали 1, встановіть, що це за входи і переназвіть їх на схемі. Скопіюйте схему інструментом «Ножниці» у звіт. Скопіюйте в звіт незаповнені таблиці 4.1, 4.2, 4.3.

Г. Примусово встановлюючи тригер в одиничний або нульовий стан і подаючи на входи J і K керуючі сигнали, а на вхід C синхросигнали згідно з таблицями 4.1, 4.2, заповніть колонки 5, 6. Як функцію виберіть одну з наступних: «Зберігання», «Установка в 0», «Установка в 1».

Таблиця 4.1 – Результати виконання п. Г. за одиничного значення тригера в момент часу t

t				t+1	Функція
J	K	C	Q	Q	
1	2	3	4	5	6
0	1	0	1		
0	1	1	1		
0	1	0	1		
Тут ваші висновки					
1	0	0	1		
1	0	1	1		
1	0	0	1		
Тут ваші висновки					
1	1	0	1		
1	1	1	1		
1	1	0	1		
Тут ваші висновки					

Таблиця 4.2 – Результати виконання п. Г за нульового значення тригера в момент часу t

t				t+1	Функція
J	K	C	Q	Q	
1	2	3	4	5	6
0	1	0	0		
0	1	1	0		
0	1	0	0		
Тут ваші висновки					
1	0	0	0		
1	0	1	0		
1	0	0	0		
Тут ваші висновки					
1	1	0	0		
1	1	1	0		
1	1	0	0		
Тут ваші висновки					

Д. Сформулюйте таблицю 4.3, об'єднуючи дані з таблиці 4.1 і таблиці 4.2. Інверсію Q позначайте як $\text{inv}Q$.

Таблиця 4.3 – Об'єднана таблиця експериментів за п. Г.

t				t+1
J	K	C	Q	Q
1	2	3	4	5
0	0	0	Q	
0	0	1	Q	
0	0	0	Q	
0	1	0	Q	
0	1	1	Q	
0	1	0	Q	
1	0	0	Q	
1	0	1	Q	
1	0	0	Q	
1	1	0	Q	
1	1	1	Q	
1	1	0	Q	

Сформулюйте висновки:

1. Призначення входу К, J, С.
2. Як функціонує тригер під впливом сигналу С?
3. Якщо на входи К і J подати 0 і 0, то стан тригера ...
4. Якщо на входи К і J подати 1 і 1, а на С 1, то стан тригера ...

Е. Зберіть схему за рисунком 4.11 і призначте управління кожному перемикачу. Позначте асинхронні входи. Скопіюйте схему в звіт. Скопіюйте в звіт незаповнені таблиці 4.4, 4.5.

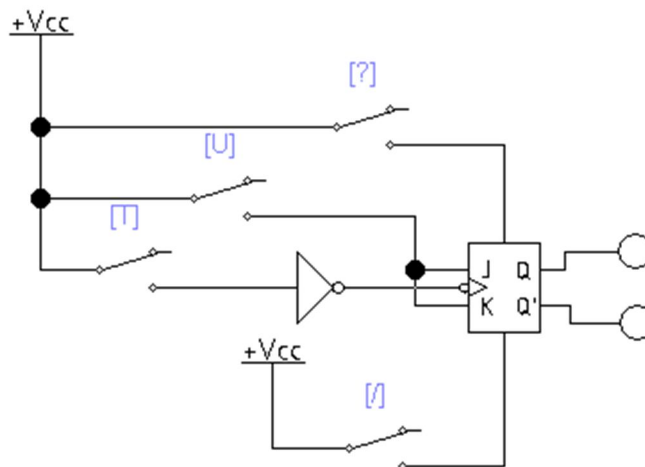


Рисунок 4.11 – Схема підімкнення JK-тригера для другої серії експериментів

Ж. Примусово встановлюючи тригер в одиничний або нульовий стан і подаючи на вхід U 0 або 1, а на вхід T інформаційні сигнали згідно з таблицею 4.4, заповніть колонку 4. Інверсію Q позначаєте як invQ

Таблиця 4.4 – Результати виконання п. Ж

t			t+1
U	T	Q	Q
0	0	1	
0	1	1	
0	0	1	
1	0	1	
1	1	1	
1	0	1	
0	0	0	
0	1	0	
0	0	0	

t			t+1
U	T	Q	Q
1	0	0	
1	1	0	
1	0	0	

3. Узагальніть результати експерименту у таблицю 4.5.

Таблиця 4.5 – Таблиця переходів T-тригера

t			t+1
U	T	Q	Q
0	0	Q	
0	1	Q	
0	0	Q	
1	0	Q	
1	1	Q	
1	0	Q	

И. Сформулюйте: у який тип тригера перетворюється JK-тригер після об'єднання входів J і K і поданні на них логічної одиниці. Як функціонує тригер у цьому режимі і як він називається?

К. Сформулюйте звіт по заняттю, роздрукуйте його і захистіть роботу викладачеві.

Контрольні запитання та завдання

1. Що таке тригер?
2. Для чого використовуються тригери?
3. Назвіть види тригерів.
4. Що таке асинхронний тригер?
5. Що таке синхронний тригер?
6. Що таке одноктактний тригер?
7. Що таке двотактний тригер?
8. Поясніть за схемою роботу одноктактного асинхронного RS-тригера.
9. Поясніть за схемою роботу двотактного синхронного RS-тригера.
10. Доповніть: тригери бувають RS виду, Чим вони відрізняються один від одного ?.

5 ПОБУДОВА І ДОСЛІДЖЕННЯ ЛІЧИЛЬНИКІВ

Мета роботи: знайомство з призначенням лічильників комп'ютерних систем, їхніми видами і способами побудови. Набуття навичок розробки лічильників різних типів.

У процесі виконання роботи необхідно:

Ознайомитися з призначенням, принципами побудови та видами лічильників комп'ютерних систем.

Освоїти технологію розробки підсумкових і віднімальних лічильників.

Дослідити динаміку функціонування лічильників.

Короткі теоретичні відомості

Лічильником називається вузол комп'ютера, призначений для підрахунку кількості вхідних імпульсів. Лічильники використовуються в комп'ютері для формування послідовностей адрес команд, для підрахунку кількості циклів виконання операцій, для обліку часу і тому подібне. Фактично лічильник становить сукупність з'єднаних у певний спосіб Т-тригерів. Основний параметр лічильника – модуль рахунку (або коефіцієнт перерахунку). Це кількість імпульсів, що надійшли на вхід, яка повертає лічильник у початковий стан.

Якщо M – модуль рахунку, то n – число тригерів для побудови двійкового лічильника і розраховується за такою формулою:

$$n = \text{ОКРУГЛВВЕР} [\log_2(M)]$$

Лічильники позначають через СТ (від англ. Counter). На рисунку 5.1 показано зображення 14-ти розрядного лічильника на схемах (так зване умовне графічне зображення – УГЗ).

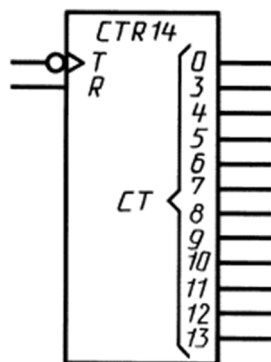


Рисунок 5.1 – Умовне графічне зображення 14-ти розрядного двійкового лічильника

Лічильники імпульсів класифікують:

- за системою рахунку:
 - двійкові;
 - двійково-десяткові;
 - з довільним постійним модулем рахунку;
 - зі змінним модулем рахунку;
- за напрямком рахунку:
 - підсумкові;
 - віднімальні;
 - реверсивні;
- за способом формування внутрішніх зв'язків:
 - із послідовним перенесенням;
 - із паралельним перенесенням;
 - із комбінованим перенесенням;
 - кільцеві.

Підсумковий лічильник із послідовним перенесенням може бути побудований за схемою, наведеною на рисунку 5.2. [6]. Тут С – вхід, за яким подаються імпульси логічного нуля (у стані простою по лінії С подається логічна одиниця).

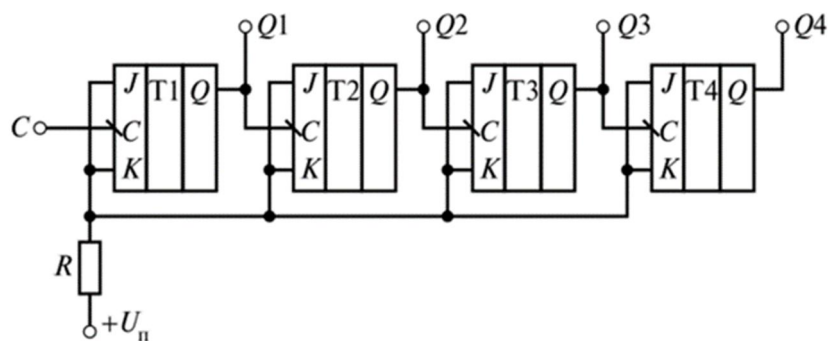


Рисунок 5.2 – Підсумковий лічильник на JK-тригерах, які працюють у режимі Т-тригера

Його часова діаграма роботи наведена на рисунку 5.3. Підрахунок імпульсів починається з нуля. У загальному випадку лічильник працює по циклах. Якщо він заповнений, то імпульс, що знову надійшов, скидає лічильник у нульовий стан.

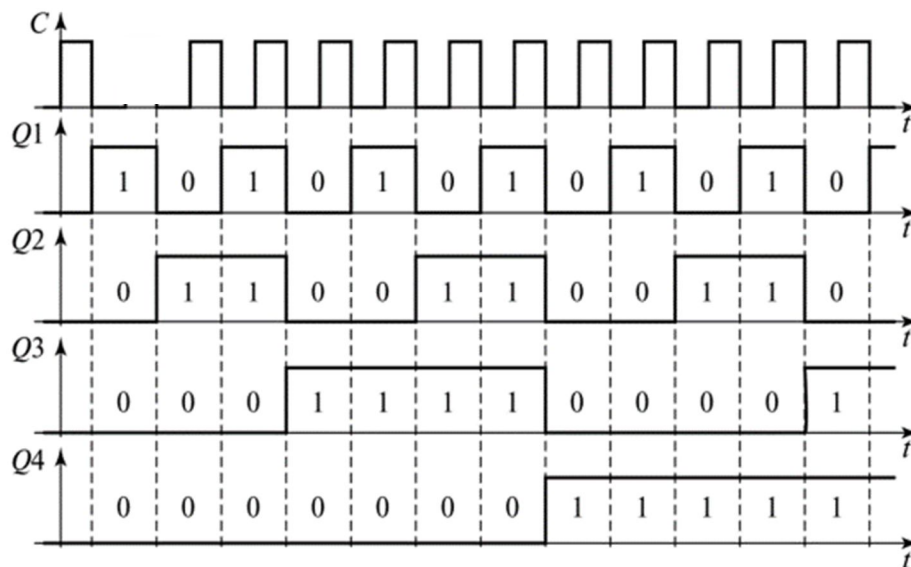


Рисунок 5.3 – Часова діаграма роботи підсумкового лічильника

Віднімальний лічильник із послідовним перенесенням може бути побудований за схемою, наведеною на рисунку 5.4.

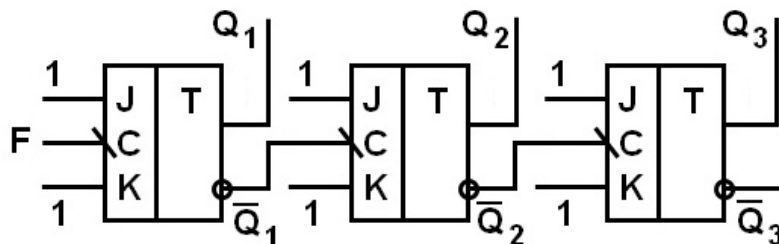


Рисунок 5.4 – Віднімальний лічильник

Як і в попередньому випадку, лічильник за цією схемою, працює по циклах.

Порядок виконання роботи

А. Створіть у додатку Word документ для формування звіту, занесіть у нього назву лабораторної роботи, реквізити виконавця.

Б. На основі рисунка 5.2 розробіть електричну схему підсумкового лічильника з модулем рахунку 16, використовуючи елементи з бібліотеки Electronics Workbench. Вона повинна відповідати таким вимогам.

1. Лічильник повинен мати вхід примусової установки всіх тригерів у нуль.

2. Рахунок імпульсів повинен йти в природному порядку, тобто послідовна зміна станів після надходження імпульсів така: 0000, 0001, 00010, 0011 і т. д.
3. До одиничного виходу кожного тригера під'єднайте індикатор.
4. Розряд кожного лічильника має бути позначений.
5. Подача імпульсів здійснюється увімкненням і вимиканням ключа, під'єданого до джерела напруги.
6. За зразок візьміть схему на рисунку 5.5.

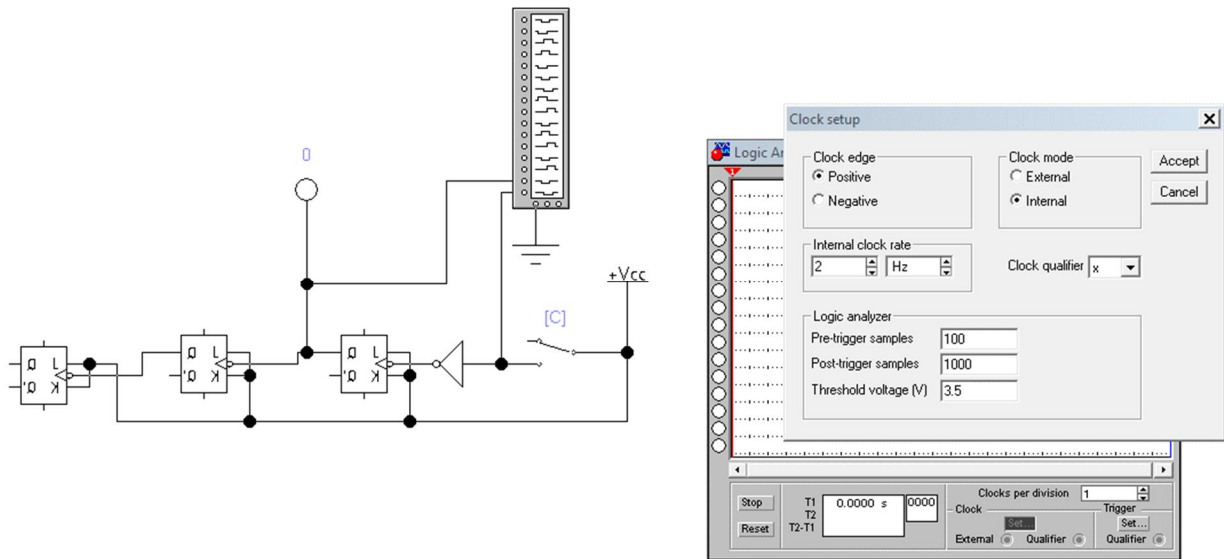


Рисунок 5.5 – Підключення Logic Analyzer до лічильника

- В. Затвердить схему у викладача.
- Г. Зберіть схему в Electronics Workbench. Як індикатори станів окремих тригерів використовуйте елемент Red Probe. Імпульси на вхід першого тригера подавати вручну ключем. Доведіть собі і викладачеві її працездатність. Працездатну схему скопіюйте в звіт.
- Д. Під'єднайте до виходів Q1, Q2, .. тригерів Logic Analyzer (аналог багатоканального осцилографа). Приклад підімкнення наведено на рисунку 5.5. Його налаштування такі: Clock edge – Positiv, синхронізація – внутрішня, частота 2 Hz. Скопіюйте схему інструментом «Ножниці» у звіт.
- Обнулить лічильник. Подавши вручну п'ять імпульсів по входу С з частотою 1 Hz, скопіюйте в звіт епюри по входу лічильника і по виходу кожного тригера. Поясніть роботу лічильника в цьому режимі.
- Е. На основі рисунка 5.3 розробіть електричну схему віднімального лічильника з модулем рахунку 16, використовуючи елементи з бібліотеки Electronics Workbench. Вона повинна відповідати таким вимогам.

1. Лічильник повинен мати вхід примусової установки всіх тригерів в одиницю.

2. Рахунок імпульсів повинен йти в зворотному порядку, тобто послідовна зміна станів після надходження імпульсів така: 1111, 1110, 1101, 1100 і т. д.

Затвердить схему у викладача.

Ж. Зберіть схему в Electronics Workbench. Як індикатори станів окремих тригерів використовуйте елемент Red Probe. Імпульси на вхід першого тригера подавати вручну ключем. Доведіть собі і викладачеві її працездатність. Працездатну схему скопіюйте в звіт.

3. Виділіть зібрану схему так, щоб у виділення входили основні елементи, крім входів і виходів. Використовуючи команду Create Subcircuit сформуєте цілісний вузол, що виконує функцію лічильника. Під'єднавши зовнішні елементи, перевірте працездатність вузла.

И. Підключіть до виходів Q1, Q2, ... тригерів Logic Analyzer. Установіть всі лічильники в одиницю. Подавши вручну п'ять імпульсів по входу С із частотою 1 Hz, скопіюйте в звіт епюри по входу лічильника і по виходу кожного тригера. Поясніть роботу лічильника в цьому режимі

К. Змініть частоту Internal clock rate і з'ясуйте, як вона впливає на дослідження.

Контрольні запитання і завдання

1. Що таке лічильник?
2. Для чого використовується лічильник у комп'ютері?
3. Що таке модуль рахунку і як його розрахувати?
4. Тригери яких типів і в яких режимах можна використовувати для побудови лічильників?
5. Які бувають види лічильників і в чому їхні особливості?
6. Для чого можна використовувати Logic Analyzer і як його налаштувати?
7. Поясніть роботу лічильника за часовою діаграмою.
8. Як сформуєвати цілісний вузол комп'ютера і де його можна використовувати?

6 ДОСЛІДЖЕННЯ АРИФМЕТИКО-ЛОГІЧНОГО ПРИСТРОЮ

Мета роботи: ознайомлення з принципом побудови арифметико-логічного пристрою процесора і технологією його функціонування.

У процесі виконання роботи необхідно:

Ознайомитися з принципом побудови і функціонування арифметико-логічного пристрою процесора.

Визначати тип операцій, які може виконувати арифметико-логічним пристрій по таблиці істинності.

Засвоїти технологію управління арифметико-логічним пристроєм процесора.

Короткі теоретичні відомості

Основним блоком комп'ютера є операційний пристрій, який здійснює виконання команд поточної програми. У найпростішому випадку він складається з арифметико-логічного пристрою (АЛП), пристрою управління, блока реєстрів, шин управління і даних. Кожна команда програми містить код операції, який дешифрується в пристрої управління. Результатом цього є комутація схеми АЛП на виконання відповідної команди з даними, які надійшли з реєстрів даних. Усе АЛП будується переважно з ідентичних однорозрядних АЛП, кожне з яких виконує всі функції над одним розрядом паралельного слова. На рисунку 6.1 зображена схема такого АЛП спільно з вузлом управління, який виконує обмежений набір операцій [7, с. 192].

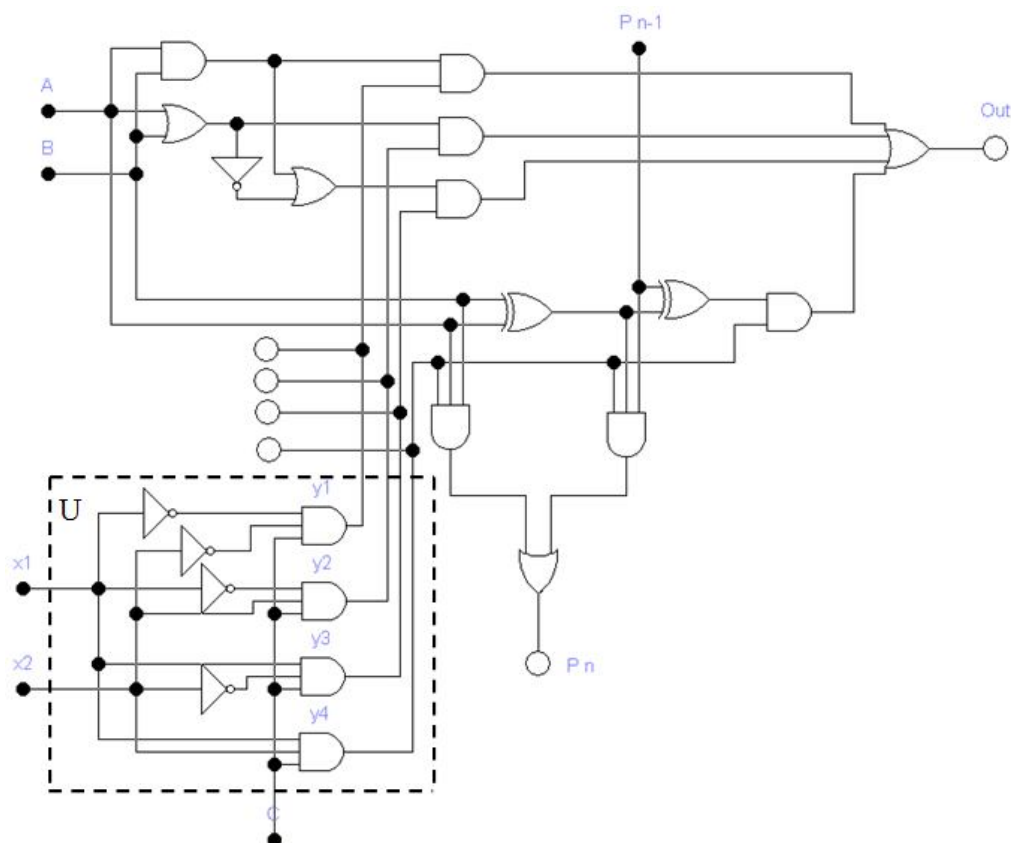


Рисунок 6.1 – Однорозрядний АЛП

На входи А і В надходять однойменні розряди двох чисел, що беруть участь в операції. На входи x_1 і x_2 надходить код операції, яку необхідно виконати над цими числами. Код операції розпізнається в вузлі U (необхідно буде визначити, що це за вузол), який комутує АЛП на виконання конкретної операції. Запуск операції на виконання здійснюється подачею синхросигналу на вхід С. Результат операції надходить на вихід Out, а в деяких операціях передається через вихід P_n у старший розряд АЛП. Прийом інформації з молодшого розряду АЛП здійснюється через вхід P_{n-1} .

Природно, що сучасні процесори мають у своєму складі АЛП на кілька порядків складніше описаного, але принцип побудови залишається одним і тим же.

6.2 Порядок виконання роботи

А. Створіть у додатку Word документ для формування звіту, занесіть у нього назву лабораторної роботи, реквізити виконавця.

Б. Скачайте схему АЛП, реалізовану в Electronics Workbench, із курсу дистанційного навчання «Архітектура комп'ютерних систем» або отримаєте її у викладача. Схему занесіть у звіт із лабораторної роботи.

В. Скопіюйте в звіт незаповнену таблицю 6.1.

Таблиця 6.1 – Таблиця істинності для вузла U

x1	x2	y1	y2	y3	y4
0	0				
0	1				
1	0				
1	1				

☞ Увага. Замикання ключа ініціює подачу логічної одиниці на вхід схеми. Запалений Red Probe сигналізує про наявність логічної одиниці на відповідному виході схеми, погашений Red Probe сигналізує про наявність логічного нуля на відповідному виході схеми.

Встановіть вхід «С» в одиничний стан. Посилаючи на входи x_1 і x_2 з джерела поперемінно 0 і 1 і фіксуючи значення сигналу на виході схем y_1 , y_2 , y_3 і y_4 , заповніть таблицю 6.1. Визначте, який типовий вузол комп'ютера реалізований блоком U та яку функцію в АЛП він виконує. Відповіді запишіть у звіт.

Г. Встановіть на входах $x_1 = 0$, $x_2 = 0$, $C = 1$.

Посилаючи на входи А і В з джерел поперемінно 0 і 1 і фіксуючи значення сигналу на виході схеми Out і P_n , заповніть таблицю 6.2.

Таблиця 6.2 – Таблиця істинності для досліджень за п. Г

A	B	Out	P_n
0	0		
0	1		
1	0		
1	1		

Сформулюйте, яку операцію виконує АЛП у цьому режимі. Натискаючи на перемикач P_{n-1} , визначте його вплив на роботу АЛП.

Д. Встановіть на входах $x_1 = 1$, $x_2 = 0$, $C = 1$.

Посилаючи на входи А і В із джерел поперемінно 0 і 1 і фіксуючи значення сигналу на виході схеми Out і P_n , заповніть таблицю 6.3

Таблиця 6.3 – Таблиця істинності
для досліджень за п. Д

A	B	Out	P _n
0	0		
0	1		
1	0		
1	1		

Сформулюйте, яку операцію виконує АЛП в цьому режимі.
Натискаючи на перемикач P_{n-1}, визначте його вплив на роботу АЛП.

Е. Встановіть на входах $x_1 = 0$, $x_2 = 1$, $C = 1$.

Посилаючи на входи А і В з джерел поперемінно 0 і 1 і фіксуючи значення сигналу на виході схеми Out і P_n, заповніть таблицю 6.4.

Таблиця 6.4 – Таблиця істинності
для досліджень за п. Е

A	B	Out	P _n
0	0		
0	1		
1	0		
1	1		

Сформулюйте, яку операцію виконує АЛП у цьому режимі.
Натискаючи на перемикач P_{n-1}, визначте його вплив на роботу АЛП.

Ж. Встановіть на входах $x_1 = 1$, $x_2 = 1$, $C = 1$.

Посилаючи на входи А, В і P_{n-1}с джерел поперемінно 0 і 1 і фіксуючи значення сигналу на виходах схеми Out і P_n, заповніть таблицю 6.5.

Таблиця 6.5 – Таблиця істинності
для досліджень за п. Ж

A	B	P _{n-1}	Out	P _n
0	0	0		
0	1	0		
1	0	0		
1	1	0		
0	0	1		
0	1	1		
1	0	1		
1	1	1		

Сформулюйте, яку операцію виконує АЛП у цьому режимі.

Контрольні запитання і завдання

1. Що таке АЛП?
2. Який блок процесора управляє АЛП і за допомогою чого?
3. Де зберігається інформація, яка обробляється в АЛП?
4. Як в обчислювальній техніці називається виділена частина АЛП?
(див. рисунком 6.2).

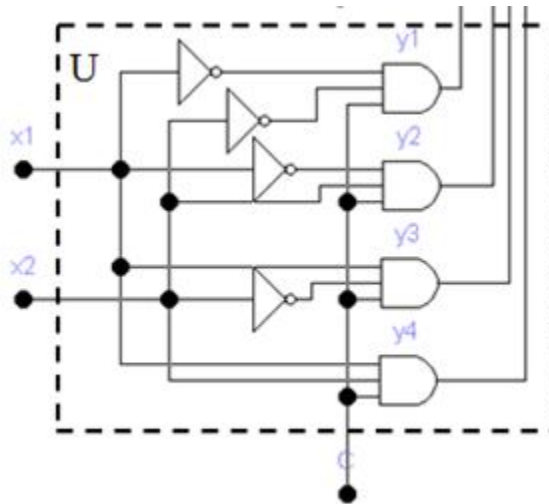


Рисунок 6.2 – Блок U арифметико-логічного пристрою

5. Що в ньому надходить на вхід і що виробляється на виході?
6. На вхід блока U надійшов код 10 ($x_1 = 1$, $x_2 = 0$). Визначте, які сигнали сформуються на виходах y_1 , y_2 , y_3 , y_4 .
7. Які операції може виконувати досліджений у роботі АЛП?
8. Як здійснюється вибір тієї чи іншої операції, яку виконує АЛП?

СПИСОК ВИКОРИСТАНОЇ ЛІТЕРАТУРИ

1. Петрова О. О. Моделювання схем в програмному середовищі Electronics Workbench : навч. посібник / О. О. Петрова ; Харків. нац. ун-т міськ. госп-ва ім. О. М. Бекетова. – Харків : ХНУМГ ім. О. М. Бекетова, 2018. – 128 с.
2. Кравчук С. О. Основи комп'ютерної техніки: Компоненти, системи, мережі : навч. посіб. для студ. вищ. навч. закл. / С. О. Кравчук, В. О. Шонін. – Київ : ІВЦ «Видавництво «Політехніка» : Видавництво «Каравела», 2005. – 344 с.
3. Колесниченко О. В. Аппаратные средства РС / О. В. Колесниченко, И. В. Шишигин. – СПб. : БХВ-Петербург, 2004. – 1152 с.
4. Биполярные транзисторы [Електронний ресурс] – Режим доступу: URL: <https://habr.com/ru/post/133136/> (27.07.2020)
5. Каган Б. М. Электронные вычислительные машины и системы : Учеб. пособие для вузов / Б. М. Каган. – М. : Энергоатомиздат, 1991. – 592 с.
6. Цифровые счетчики [Електронний ресурс] – Режим доступу: URL: https://studref.com/671313/prochie/tsifrovye_schetchiki (27.07.2020 р.)
7. Таненбаум Э. Архитектура компьютера / Э. Таненбаум, Т. Остин.– СПб. : Питер, 2013. – 816 с.

Навчальне видання

ЛИТВИНОВ Анатолій Леонідович

**ПРАКТИКУМ ІЗ ЛАБОРАТОРНИХ РОБІТ
З АРХІТЕКТУРИ КОМП'ЮТЕРНИХ СИСТЕМ**

НАВЧАЛЬНИЙ ПОСІБНИК

Відповідальний за випуск *М. М. Булаєнко*

Редактор *О. В. Михаленко*

Комп'ютерне верстання *А. Л. Литвинов*

Підп. до друку 11.06.2020. Формат 60×84/16.

Друк на ризографі. Ум. друк. арк. 3,2.

Тираж 50 пр. Зам. №

Видавець і виготовлювач:

Харківський національний університет міського

господарства імені О. М. Бекетова,

вул. Маршала Бажанова, 17, Харків, 61002.

Електронна адреса: rektorat@kname.edu.ua

Свідоцтво суб'єкта видавничої справи:

ДК № 5328 від 11.04.2017.