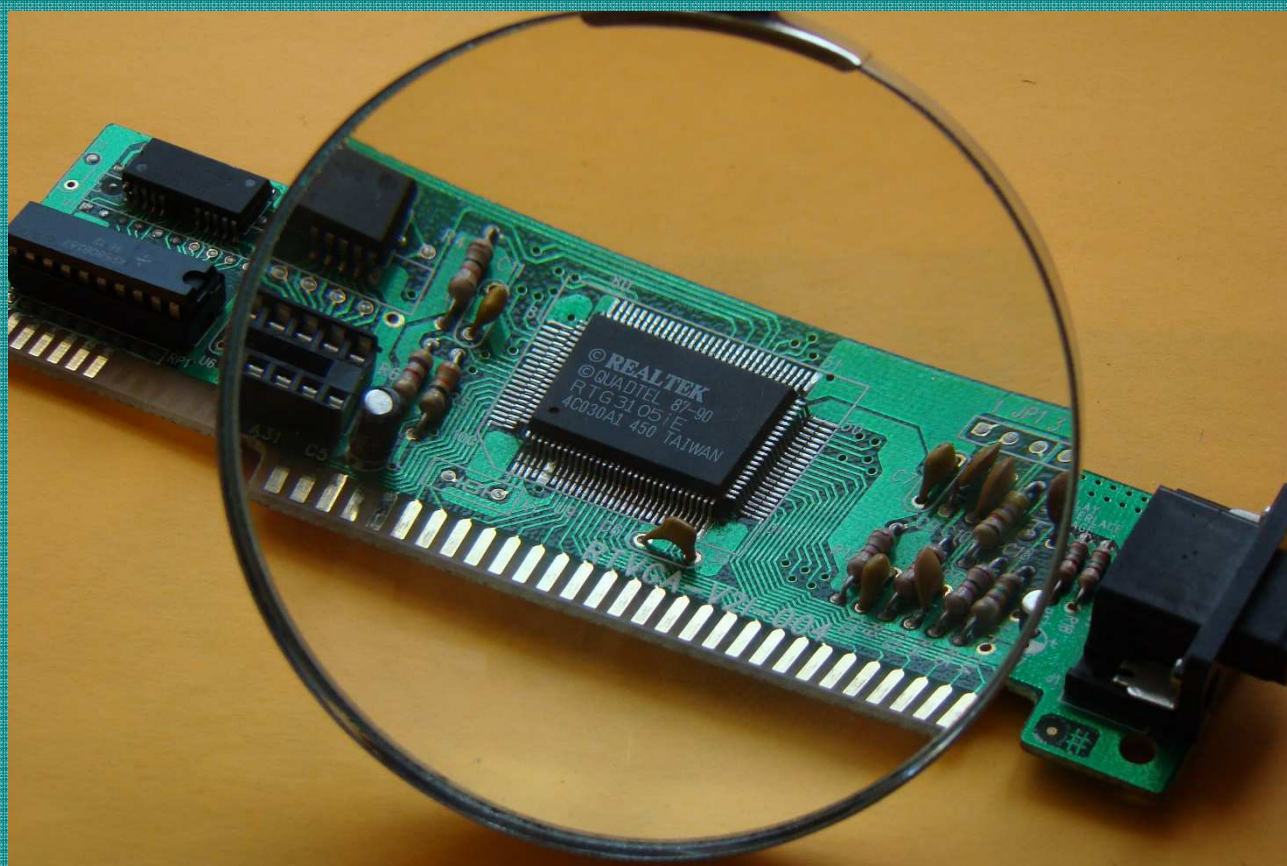


Ю. П. Колонтаєвський

# ОСНОВИ ЦИФРОВОЇ СХЕМОТЕХНІКИ

КОНСПЕКТ ЛЕКЦІЙ

*(для студентів спеціальностей 122 «Комп'ютерні науки»  
та 126 «Інформаційні системи та технології»)*



Харків  
ХНУМГ ім. О. М. Бекетова  
2019

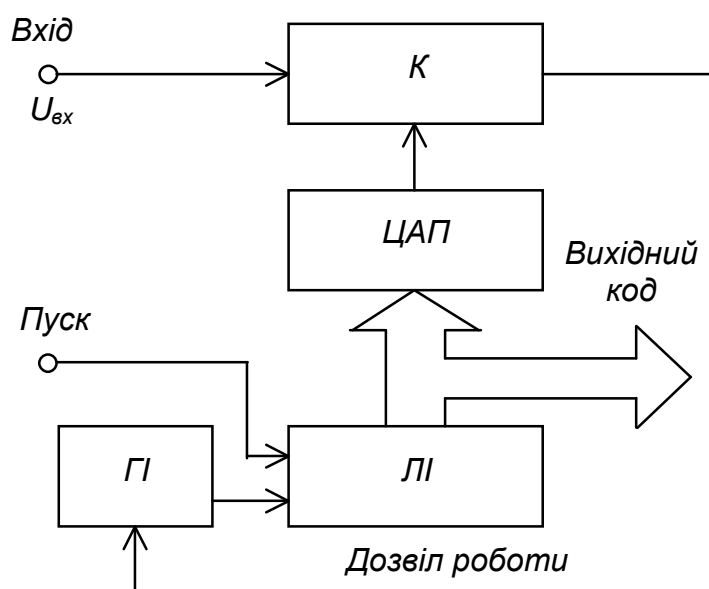
МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ  
ХАРКІВСЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ  
МІСЬКОГО ГОСПОДАРСТВА імені О. М. БЕКЕТОВА

Ю. П. Колонтаєвський

# ОСНОВИ ЦИФРОВОЇ СХЕМОТЕХНІКИ

## КОНСПЕКТ ЛЕКЦІЙ

(для студентів спеціальностей 122 – Комп'ютерні науки  
та 126 – Інформаційні системи та технології)



Харків  
ХНУМГ ім. О. М. Бекетова  
2019

УДК 004(042.3)

К61

**Колонтаєвський Ю. П.** Основи цифрової схемотехніки : конспект лекцій для студентів спеціальностей 122 – Комп’ютерні науки та 126 – Інформаційні системи та технології / Ю. П. Колонтаєвський ; Харків. нац. ун-т міськ. госп-ва ім. О. М. Бекетова. – Харків : ХНУМГ ім. О. М. Бекетова, 2019. – 129 с.

Автор канд. техн. наук, доц. Ю. П. Колонтаєвський

Рецензент

**Д. В. Тугай**, доцент, доктор технічних наук, доцент кафедри альтернативної електроенергетики та електротехніки (Харківський національний університет міського господарства імені О. М. Бекетова)

*Рекомендовано до друку кафедрою прикладної математики та інформаційних технологій, протокол № 16 від 15.03.2019.*

© Ю. П. Колонтаєвський, 2019

© ХНУМГ ім. О. М. Бекетова, 2019

## ЗМІСТ

ВСТУП .....	7
КОМПОНЕНТИ ЦИФРОВИХ ПРИСТРОЇВ. ПІДСИЛЮВАЧІ. ЦИФРОВА ЛОГІКА .....	8
ТЕМА 1 АКТИВНІ І ПАСИВНІ ЕЛЕМЕНТИ ЕЛЕКТРОННИХ КІЛ. БІПОЛЯРНІ ТА ПОЛЬОВІ ТРАНЗИСТОРИ. ПІДСИЛЮВАЧІ ЕЛЕКТРИЧНИХ СИГНАЛІВ НА ТРАНЗИСТОРАХ .....	8
1.1 Електричне коло .....	8
1.2 Основні поняття електричних кіл .....	8
1.3 Активні елементи електричних кіл .....	9
1.4 Пасивні елементи електричних кіл .....	10
1.5 Основні закони й правила електричних кіл .....	12
1.6 Напівпровідники. Загальні відомості .....	14
1.7 Фізичні основи роботи електронно-діркового переходу ( <i>p-n</i> переходу) .....	16
1.8 Будова та принцип дії біполярного транзистора .....	19
1.9 Основні режими роботи біполярного транзистора.....	21
1.10 Уніполярні (польові) транзистори .....	23
1.10.1 Загальні відомості .....	23
1.10.2 Польові транзистори з керуючим <i>p-n</i> переходом .....	24
1.10.3 Польові транзистори з ізольованим затвором (МДН-транзистори).....	26
1.10.4 Безперехідний транзистор .....	28
1.11 Загальні відомості про підсилювачі та їхня класифікація .....	28
1.12 Принципи побудови підсилювачів .....	29
1.13 Каскад попереднього підсилення на біполярному транзисторі з СЕ... 30	
1.14 Зворотні зв'язки в підсилювачах .....	33
1.15 Характеристики підсилювачів .....	37
Контрольні запитання .....	40

## ТЕМА 2

### ПІДСИЛЕННЯ СИГНАЛІВ ПОСТІЙНОГО СТРУМУ.

ОПЕРАЦІЙНІ ПІДСИЛЮВАЧІ .....	41
2.1 Загальні відомості про підсилювачі постійного струму .....	43
2.2 Диференціальний ППС .....	45
2.3 Загальні відомості про операційні підсилювачі .....	44
2.4 Інвертувальний підсилювач .....	49
2.5 Неінвертувальний підсилювач .....	51
2.6 Перетворювач струму в напругу .....	52
2.7 Інвертувальний суматор .....	52
2.8 Неінвертувальний суматор .....	53
2.9 Інтегрувальний підсилювач (інтегратор) .....	54
2.10 Диференціювальний підсилювач (диференціатор) .....	55
2.11 Компаратори (схеми порівняння) .....	55
<i>Контрольні запитання</i> .....	56

## ТЕМА 3

### КЛЮЧОВИЙ РЕЖИМ РОБОТИ ТРАНЗИСТОРА. ОСНОВИ БУЛЕВОЇ АЛГЕБРИ. ЛОГІЧНІ ЕЛЕМЕНТИ ТА ЇХ РЕАЛІЗАЦІЯ. ЕЛЕМЕНТИ НА КОМПЛЕМЕНТАРНИХ МДН-ТРАНЗИСТОРАХ.....

3.1 Ключовий режим роботи транзистора .....	57
3.2 Основи булевої алгебри. Логічні функції .....	58
3.3 Реалізація простих логічних функцій .....	61
3.4 Логічні елементи .....	63
3.5 Логічні елементи на комплементарних МДН-транзисторах .....	65
3.6 Процес перемикавання елемента МДН .....	65
3.6.1 Вмикання МДН-транзистора .....	66
3.6.2 Вимикання МДН-транзистора .....	67
<i>Контрольні запитання</i> .....	68

## ТЕМА 4

### ВИДИ ЦИФРОВОЇ ЛОГІКИ. СЕРІЇ МІКРОСХЕМ. СИНТЕЗ ЛОГІЧНИХ СХЕМ .....

4.1 Загальні відомості .....	69
4.2 Гібридні ІМС .....	70
4.3 Напівпровідникові ІМС .....	71
4.4 Призначення й параметри ІМС. Тенденції їхнього розвитку .....	71
4.5 Серії мікросхем .....	74
4.6 Реалізація складних логічних функцій .....	75
4.7 Приклад реалізації комбінаційного пристрою.....	77
<i>Контрольні запитання</i> .....	97

ТЕМА 5	
ПОНЯТТЯ ПРО ЦИФРОВІ МІКРОЕЛЕКТРОННІ ПРИСТРОЇ.	
ДВІЙКОВА СИСТЕМА ЧИСЛЕННЯ. ДВІЙКОВІ КОДИ .....	80
5.1 Поняття про цифрові мікроелектронні пристрої .....	80
5.2 Двійкова система числення .....	80
5.3 Шістнадцяткова система числення .....	81
<i>Контрольні запитання</i> .....	82
ТЕМА 6	
МУЛЬТИПЛЕКСОРИ, ШИФРАТОРИ І ДЕШИФРАТОРИ.	
НАПІВСУМАТОРИ ТА СУМАТОРИ .....	83
6.1 Комутатори .....	83
6.2 Мультиплексори .....	83
6.3 Шифратори .....	84
6.4 Дешифратори .....	84
6.5 Напівсуматори та суматори .....	86
<i>Контрольні запитання</i> .....	87
ТЕМА 7	
ІМПУЛЬСНІ ПРИСТРОЇ. ОСНОВНІ ПОНЯТТЯ.	
МУЛЬТИВІБРАТОРИ. ТРИГЕРИ. ПОБУДОВА І ПРИНЦИП ДІЇ	
RS-, D-, T- ТА JK-ТРИГЕРІВ. ЛІЧИЛЬНИКИ І РЕГІСТРИ.	
ЗАПАМ'ЯТОВУЮЧІ ПРИСТРОЇ .....	89
7.1 Загальні відомості про імпульсні пристрої.	
Параметри імпульсів .....	89
7.2 Електронні ключі та найпростіші схеми формування імпульсів .....	92
7.3 Мультивібратори .....	95
7.3.1 Загальні відомості .....	95
7.3.2 Мультивібратор із колекторно-базовими зв'язками	
в автоколивальному режимі .....	96
7.3.3 Мультивібратор на ОП .....	99
7.3.4 Одновібратор на ОП .....	100
7.4 Загальні відомості про тригери та їхнє призначення .....	101
7.5 Тригери на логічних елементах .....	102
7.5.1 RS-тригер .....	103
7.5.2 Тригер D-типу (D-тригер) .....	105
7.5.3 Тригер T-типу (T-тригер) .....	105
7.5.4 JK-тригер .....	105
7.6 Лічильники .....	107
7.7 Регістри .....	111
7.8 Загальні відомості про запам'ятовувальні пристрої .....	112
7.9 Запам'ятовувальні пристрої	
для зберігання оперативної інформації (ОЗП) .....	112
7.10 Запам'ятовувальні пристрої	
для зберігання постійної інформації (ПЗП) .....	113
<i>Контрольні запитання</i> .....	115

ТЕМА 8

ЦИФРОАНАЛОГОВІ ТА АНАЛОГО-ЦИФРОВІ ПЕРЕТВОРЮВАЧІ ..... 117

8.1 Цифроаналогові перетворювачі ..... 117

8.2 Аналого-цифрові перетворювачі ..... 127

*Контрольні запитання* ..... 143

СПИСОК ВИКОРИСТАНОЇ ЛІТЕРАТУРИ .....128

СПИСОК РЕКОМЕНДОВАНИХ ДЖЕРЕЛ ..... 129

## ВСТУП

Посібник створено на основі Програми вивчення дисципліни «Основи цифрової схемотехніки» для студентів спеціальностей 122 – Комп'ютерні науки та 126 – Інформаційні системи та технології.

Мета викладання навчальної дисципліни «Основи цифрової схемотехніки» полягає у забезпеченні базової підготовки студентів з основ цифрових дискретних та інтегральних пристроїв комп'ютерних та телекомунікаційних систем, необхідних для вивчення фахових дисциплін з подальшого вирішення виробничих, проектних і дослідницьких задач згідно з кваліфікаційною характеристикою фахівця з комп'ютерних наук.

Завданням під час вивчення дисципліни «Основи цифрової схемотехніки» є засвоєння характеристик та параметрів електронних приладів та компонентів, основ їх застосування в пристроях різного призначення та схемної побудови, властивостей, принципів роботи, методів аналізу та синтезу цих пристроїв.

У результаті вивчення навчальної дисципліни студент повинен:

1) знати:

– принципи функціонування основних аналогових та цифрових пристроїв та їх основних базових елементів;

– особливості схемотехніки аналогових та цифрових пристроїв; методи аналізу аналогових та цифрових пристроїв;

– перетворення аналогових та цифрових сигналів з допомогою АЦП та ЦАП; класифікацію та умовні позначення інтегральних мікросхем;

2) вміти:

– читати структурні та принципіві схеми аналогових та цифрових пристроїв;

– виконувати розрахунки, пов'язані з вибором параметрів та режимів роботи пристроїв, що проектуються;

– використовувати одержані знання при експлуатації аналогової та цифрової техніки.

3) здатність розв'язувати складні спеціалізовані задачі та практичні проблеми, що характеризуються комплексністю та невизначеністю умов, під час професійної діяльності у галузі автоматизації та приладобудування, або у процесі навчання, що передбачає застосування теорій та методів галузі; здатність аргументувати вибір технічних засобів автоматизації на основі аналізу їх властивостей, призначення і технічних характеристик з урахуванням вимог до системи і експлуатаційних умов; мати навички налагодження технічних засобів автоматизації та систем керування.



**ТЕМА 1**  
**АКТИВНІ І ПАСИВНІ ЕЛЕМЕНТИ ЕЛЕКТРОННИХ КІЛ.**  
**БІПОЛЯРНІ ТА ПОЛЬОВІ ТРАНЗИСТОРИ.**  
**ПІДСИЛЮВАЧІ ЕЛЕКТРИЧНИХ СИГНАЛІВ НА ТРАНЗИСТОРАХ**

- 1.1 Електричне коло.
- 1.2 Основні поняття електричних кіл.
- 1.3 Активні елементи електричних кіл.
- 1.4 Пасивні елементи електричних кіл.
- 1.5 Основні закони й правила електричних кіл.
- 1.6 Напівпровідники. Загальні відомості.
- 1.7 Фізичні основи роботи електронно-діркового переходу (*p-n* переходу).
- 1.8 Будова та принцип дії біполярного транзистора.
- 1.9 Основні режими роботи біполярного транзистора.
- 1.10 Уніполярні (польові) транзистори.
- 1.11 Загальні відомості про підсилювачі та їхня класифікація.
- 1.12 Принципи побудови підсилювачів.
- 1.13 Каскад попереднього підсилення на біполярному транзисторі з СЕ.
- 1.14 Зворотні зв'язки в підсилювачах.
- 1.15 Характеристики підсилювачів.

### **1.1 Електричне коло**

Сукупність електротехнічних пристроїв розглядають як **електричне коло**, що складається з джерел і приймачів електричної енергії, для яких характерними є електрорушійна сила (е.р.с.)  $E$ , струм  $I$ , напруга  $U$  та електричний опір  $R$ .

Джерела і приймачі електричної енергії з'єднують провідниками для забезпечення замкнутого шляху протікання електричного струму.

Для підмикання та відмикання електротехнічних пристроїв застосовують комутаційну апаратуру – ключі (механічні або електронні).

Крім указаного, до електричного кола можуть входити електричні прилади для вимірювання струму, напруги, потужності, а також сигнальні пристрої.

### **1.2 Основні поняття електричних кіл**

Графічне зображення електричного кола, що містить умовні позначення його елементів, називається **схемою електричного кола**.

Ділянка, уздовж якої струм один і той саме, називається **гілкою електричного кола**.

**Електричний струм ( $I$ )** – це упорядкований рух електрично заряджених частинок. Струм вимірюється в амперах ( $A$ ).

Місце з'єднання гілок називається **вузлом електричного кола**. Вузол утворюється з'єднанням в одній точці не менше трьох гілок.

Будь-який замкнутий шлях, що проходить по декількох гілках, називається **контуром електричного кола**. Контур, що не містить інших контурів, називається незалежним контуром електричного кола.

**Елементом електричного кола** називають ідеалізований пристрій, що відображає деяку властивість реального електричного кола.

В електричному колі має бути джерело живлення, що створює умови для протікання електричного струму.

Основними характеристиками елементів електричних кіл є залежності напруги на них від струму, що через них протікає. Такі залежності називають **вольт-амперними характеристиками (ВАХ)**.

Електричні кола, у яких параметри елементів не залежать від значення та напрямків струмів і напруг, а їхні ВАХ є прямими лініями, називають **лінійними**. Відповідно елементи таких кіл називають лінійними.

Якщо параметри електричного кола суттєво залежать від струму або напруги, а отже, їхні ВАХ криволінійні, то їх називають **нелінійними**, як і їхні елементи.

Розрізняють пасивні й активні елементи електричних кіл.

Усі джерела електричної енергії є активними елементами. Приймачі електричної енергії можуть бути як активними, так і пасивними.

### 1.3 Активні елементи електричних кіл

**Активними елементами електричного кола** називають елементи, що віддають енергію в коло – джерела енергії.

Джерела бувають незалежними і залежними.

До **незалежних джерел** відносять джерела напруги й джерела струму.

**Напруга ( $U$ )** на ділянці електричного кола — це різниця потенціалів між двома точками електричного поля та чисельно дорівнює відношенню роботи, яку необхідно виконати для переміщення заряду з однієї точки поля в іншу точку, до величини цього заряду. Напруга вимірюється у вольтах ( $B$ ).

**Джерело напруги** – це ідеалізований елемент електричного кола, напруга на навантаженні якого не залежить від струму, що через нього протікає. Внутрішній опір джерела напруги дорівнює нулю.

Реальне джерело напруги має деякий внутрішній опір несумірно менший за опір навантаження. Його наявність веде до зниження значення напруги на навантаженні зі зростанням струму.

**Джерело струму** – це ідеалізований елемент електричного кола, струм якого не залежить від напруги на навантаженні. Внутрішній опір джерела струму нескінченний.

Реальне джерело струму має внутрішній опір несумірно більший за опір навантаження.

Джерела напруги і струму називають залежними (керованими), якщо значення напруги чи струму залежить від напруги або струму другої частини

кола. Залежними джерелами є підсилювальні прилади (транзистори, лампи), підсилювачі, що працюють в активному режимі.

До активних елементів також відносять навантаження, що генерують проти-е.р.с. – це, наприклад, акумуляторні батареї, що заряджаються, електродвигуни.

**Електрична потужність** ( $P$ ) – фізична величина, що характеризує швидкість передачі або перетворення електричної енергії. Вимірюється у ватах ( $Вт$ ). Вона є добутком напруги і струму  $P=UI$ , а з урахуванням закону Ома (див. нижче)  $P=I^2R=U^2/R$ .

#### 1.4 Пасивні елементи електричних кіл

**Пасивними** називають приймачі електричної енергії, в яких не виникає електрорушійної сили – е.р.с.

Усі навантаження, у яких електрична енергія перетворюється в інші види енергії (теплову, механічну тощо) і назад у коло не повертається, мають **активний (резистивний) електричний опір** ( $R$ ).

**Електричний опір** – це властивість провідника створювати перешкоди проходженню електричного струму. Вимірюється в омах ( $Ом$ ).

Умовні графічні позначення таких елементів наведено на рисунку 1.1. Це лінійний резистор (постійного – рис 1.1, а та змінного – рис. 1.1, б опору), для якого справедливе співвідношення  $I = U/R$  – **закон Ома**. Як нелінійний елемент, для прикладу, наведено терморезистор, опір якого залежить від його температури (позначення на рис 1.1, в).

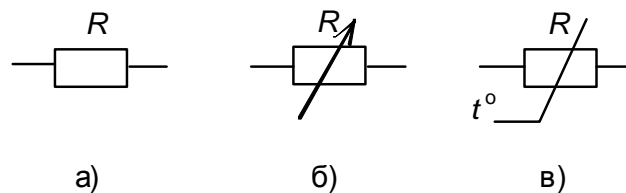


Рисунок 1.1 – Умовні графічні позначення лінійний (а, б) та нелінійного (в) резисторів

Номінальні значення опорів резисторів та ємностей конденсаторів (між іншим, як і номінальні значення параметрів будь-яких стандартних елементів) відповідають стандартним рядам, що зазвичай є десятковими рядами геометричної прогресії із знаменником  $q_N = \sqrt[N]{10}$ , де  $N$  – кількість значень ряду. Номінальне значення параметра, що відповідає конкретній позиції ряду (від 1 до  $N$ ), обчислюється як  $a_i = a_0 q_N^{i-1}$ . Деякі ряди номінальних значень наведено в таблиці 1.1. Наприклад, для ряду Е 24 маємо:  $N = 24$ ;  $q_{24} = \sqrt[24]{10}$ ;  $a_0 = 1$ .

Числу в індексі знаменника ряду відповідає кількість позицій ряду: зокрема ряд Е 24 має 24 номінальних значення у проміжку від 1 до 10 (більша кількість за допустимого відхилення  $\pm 5\%$  не потрібна).

Будь-яке номінальне значення ряду може бути помножене на множник  $10^m$ . Множники та їхні позначення наведені у таблиці 1.1 (може бути, наприклад, 6,8 Ом; 680 Ом; 6,8 кОм; 68 кОм тощо).

**Індуктивним елементом  $L$**  називається ідеалізований елемент електричного кола, що здатен накопичувати енергію магнітного поля. Умовне графічне позначення лінійного індуктивного елемента – котушки індуктивності – наведено на рисунку 1.2. Вимірюється індуктивність в генрі ( $Гн$ ).

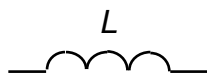


Рисунок 1.2 – Умовне графічне позначення лінійного індуктивного елемента (котушки індуктивності)

Таблиця 1.1 – Ряди номінальних значень

Індекс ряду	Позиції ряду	Допустиме відхилення від номінального значення, %
Е 6	1,0; 1,5; 2,2; 3,3; 4,7; 6,8	$\pm 20$
Е 12	1,0; 1,2; 1,5; 1,8; 2,2; 2,7; 3,3; 3,9; 4,7; 5,6; 6,8; 8,2	$\pm 10$
Е 24	1,0; 1,1; 1,2; 1,3; 1,5; 1,6; 1,8; 2,0; 2,2; 2,4; 2,7; 3,0; 3,3; 3,6; 3,9; 4,3; 4,7; 5,1; 5,6; 6,2; 6,8; 7,5; 8,2; 9,1	$\pm 5$

**Ємнісним елементом  $C$**  називається ідеалізований елемент електричного кола, що здатен накопичувати енергію електричного поля – конденсатор. Умовне графічне позначення лінійного індуктивного елемента наведено на рисунку 1.3. Вимірюється ємність у фарадах – ( $\Phi$ ). Оскільки це дуже велике значення, то зазвичай застосовують мікрофаради ( $мк\Phi$ ), нанофаради ( $н\Phi$ ), пікофаради ( $п\Phi$ ).

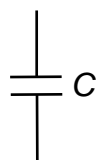


Рисунок 1.3 – Умовне графічне позначення лінійного ємнісного елемента (конденсатора)

Такі елементи, як резистор, котушка індуктивності та конденсатор давно відомі. А от зовсім недавно – 1971 року – було створено теорію нового елемента – мемристора.

**Мемристор** (англ. memristor: від memory – пам'ять, і resistor – електричний опір) – це пасивний елемент у мікроелектроніці, здатний змінювати свій опір залежно від заряду, що через нього протікає (інтеграла струму за час роботи). Умовне графічне позначення мемристора наведено на рисунку 1.4.



Рисунок 1.4 – Умовне графічне позначення мемристора

У 2008 році фірма «Х'юлетт Паккард» (США) створила такий елемент і на його основі тепер намагаються побудувати комп'ютер.

## 1.5 Основні закони й правила електричних кіл

Для розрахунку гілок електричного кола застосовують **закон Ома**

$$I = U/R. \quad (1.1)$$

Він звучить так: струм через елемент електричного кола прямо пропорційний прикладеній до нього напрузі та зворотно пропорційний його опору.

Розрахунки складних електричних кіл провести лише за використання закону Ома неможливо. Їх виконують із використанням правил (іноді їх називають законами) Кірхгофа.

**Перший закон Кірхгофа** застосовують до вузлів електричного кола: алгебраїчна сума струмів, що підходить до вузла, дорівнює нулю. Отже, сума струмів, що втікають у вузол, дорівнює сумі струмів, що з нього витікає.

За цим законом складають кількість незалежних рівнянь меншу на одиницю від кількості вузлів.

**Другий закон Кірхгофа** застосовують для контурів електричного кола: алгебраїчна сума напруг у замкнутому контурі дорівнює нулю. Або: сума падінь напруги на елементах, що входять до замкнутого контура, дорівнює сумі його е.р.с.

За цим законом складають кількість рівнянь, необхідну для того, щоб у сумі з рівняннями за першим законом вона дорівнювала кількості змінних, що підлягають розрахунку. Зазвичай це струми гілок.

На рисунку 1.5 як приклад зображено схему складного електричного кола.

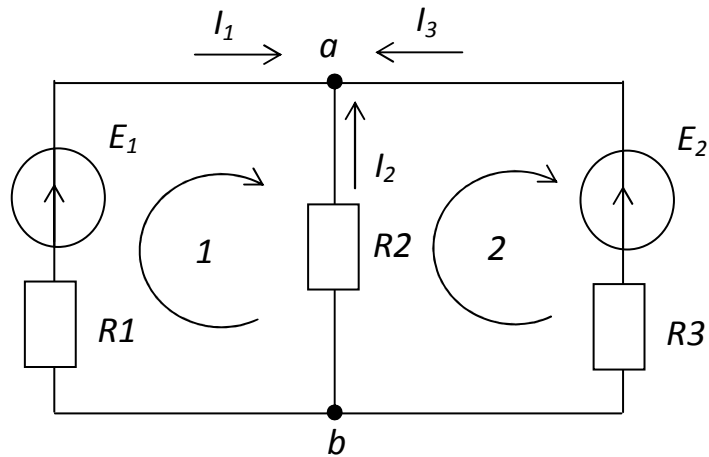


Рисунок 1.5 – Схема складного електричного кола

Воно складається з двох джерел живлення – джерела е.р.с.  $E_1$  та  $E_2$ , одне з яких може віддавати енергію, а друге споживати – акумуляторна батарея, що заряджається. Тут також є три пасивних елементи – резистори  $R_1$ – $R_3$ . Причому,  $R_1$  і  $R_2$  можна розглядати як реальний внутрішній опір джерел е.р.с. Це коло має два вузли –  $a$  і  $b$ . Тут також можна нарахувати три контури.

Нехай потрібно знайти значення і напрямок протікання струмів у цьому колі, для чого позначимо на схемі кола (див. рис. 1.5) струми гілок  $I_1$ – $I_3$  та два контури – 1 і 2.

Зверніть увагу: напрямки протікання струмів ми встановили довільно. Це не призведе до неправильних результатів, бо у випадках неправильно вибраного напрямку результуюче значення струму матиме від’ємний знак.

Для того щоб знайти три невідомі, потрібно скласти три незалежних рівняння.

Спочатку як більш прості складаємо рівняння за першим законом Кірхгофа (кількість незалежних рівнянь становить на одиницю менше за кількість вузлів). Це може бути, наприклад, рівняння для вузла  $a$ .

У рівнянні струм, що втікає у вузол, позначаємо як позитивний, а що витікає з вузла як негативний.

$$I_1 + I_2 + I_3 = 0. \quad (1.2)$$

Ще два рівняння складемо за другим законом Кірхгофа для контурів (кількість незалежних рівнянь становить на одиницю менше за кількість контурів), наприклад, для контурів 1 і 2.

У рівняннях знаки падіння напруг на елементах задаємо позитивними, якщо напрямки протікання струму через них співпадають із довільно позначеним (що знову ж таки не призведе до неправильних результатів) напрямком обходу контура, і негативними, якщо не співпадають. Знаки е.р.с. задають так само.

Отже,

$$I_1 R_1 - I_2 R_2 = E_1, \quad (1.3)$$

$$I_2 R_2 - I_3 R_3 = -E_2. \quad (1.4)$$

Після розв'язання системи рівнянь (1.2) – (1.4) відносно струмів, отримаємо значення і напрямки протікання струмів  $I_1$ – $I_3$ .

Зазначимо, що кількість рівнянь може бути зменшена шляхом еквівалентних перетворень:

1) для послідовно з'єднаних резисторів їхній сумарний опір становить

$$R_{екв} = \Sigma R_i, \quad (1.5)$$

де  $R_i$  – резистори послідовного сполучення;

2) для паралельно з'єднаних резисторів їхня сумарна провідність становить

$$1/R_{екв} = \Sigma(1/R_i). \quad (1.6)$$

Можливе також використання деяких інших методів розрахунку, що базуються на розглянутому (метод контурних струмів, метод накладання, метод еквівалентного генератора).

## 1.6 Напівпровідники. Загальні відомості

**Напівпровідники** (НП) належать до класу речовин, що мають тверду кристалічну структуру та за провідністю ( $10^4$ – $10^{10}$  Сим/см) займають проміжне місце між провідниками ( $10^4$ – $10^6$  Сим/см) та діелектриками ( $10^{-10}$  Сим/см та менше).

Для виготовлення НП приладів частіше використовують кремній (Si – має робочу температуру до 140 °С), германій (Ge – найбільша робоча температура 75 °С), арсенід галію (GaAs – працює за температур до 350–400 °С). У наш час починає використовуватися новий НП матеріал – карбід кремнію (SiC – працює за температури вище за 600 °С), якому прогнозують широке використання.

До НП також відносять селен, телур, деякі окисли, карбіди та сульфіді.

НП мають такі властивості:

1) негативний температурний коефіцієнт опору – із збільшенням температури їхній опір зменшується (у провідників – зростає);

2) додавання домішок призводить до зниження питомого опору (у провідників – до збільшення);

3) на електричну провідність НП впливають нагрів, радіація, електромагнітне випромінювання.

Процеси електропровідності НП і діелектриків подібні але суттєво відрізняються від електропровідності провідників.

У провідників електрони, розташовані на зовнішній орбіті атома, слабо зв'язані з ядром і тому достатньо легко покидають свої атоми, після чого хаотично переміщуються в матеріалі – стають вільними. Якщо до провідника

прикласти зовнішнє електричне поле – джерело напруги, виникне впорядкований рух електронів – електричний струм.

У НП усі валентні електрони міцно зчеплені з вузлами кристалічної ґратки завдяки так званому **ковалентному зв'язку**, про який Ви знаєте з хімії. Доки цей зв'язок існує, електрони не можуть переносити електричний заряд у матеріалі.

Механізм електропровідності НП розглянемо на прикладі кристалічних ґраток германію, що є елементом IV групи періодичної системи Менделєєва. Ґратка у вигляді плоскісної структури зображена на рисунку 1.6.

Атоми германію розміщені у вузлах кристалічної ґратки, їхній зв'язок із іншими атомами здійснюється за допомогою чотирьох валентних електронів. Подвійні лінії між вузлами вказують на ковалентний характер зв'язку, тобто кожна пара валентних електронів належить водночас двом сусіднім атомам. За температури абсолютного нуля і за відсутності опромінення у НП відсутні рухомі носії і його електричний опір великий (нескінченний).

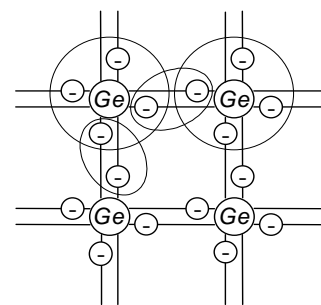


Рисунок 1.6 – Кристалічна ґратка германію

За звичайних умов, внаслідок дії на речовину теплової енергії, деякі з валентних електронів розривають ковалентні зв'язки – відбувається процес **генерації пар носіїв: електронів і дірок**. **Дірка** – вакантне місце у ковалентному зв'язку – має позитивний заряд, що їй приписується умовно.

Якщо тепер помістити НП в електричне поле, виникне спрямований рух зарядів – електричний струм. На відміну від провідників струм у НП забезпечується носіями двох зарядів – позитивного  $\oplus$  (дірки) та негативного  $\ominus$  (електрони).

Провідність чистого НП має назву **власної**, сам же НП відносять до **i-типу** (*intrinsic* – власний). Власна провідність звичайно незначна. Значно більшу провідність мають НП із **домішками**, до того ж її характер залежить від виду домішки.

Розглянемо приклад, коли у розплав чистого германію додається домішка п'ятивалентного елемента (V група таблиці Менделєєва), наприклад, арсену (As), як показано на рисунку 1.7.

При застиганні у деяких вузлах кристалічної ґратки германію його атоми заміщуються атомами домішки. При цьому чотири валентних електрони домішки створюють систему ковалентних зв'язків із чотирма валентними електронами германію, а п'ятий електрон домішки виявляється

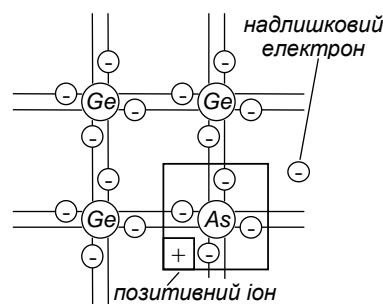


Рисунок 1.7 – Кристалічна ґратка германію з донорною домішкою



надлишковим – вільним. **Вільні електрони** залишають у вузлах кристалічної ґратки нерухомі позитивно заряджені іони, що створюють у кристалі позитивний об'ємний заряд.

Домішка, що віддає вільні електрони, називається **донорною**. НП із переважною кількістю вільних електронів має назву НП з **електронною провідністю**, або НП ***n*-типу** (*negativ*).

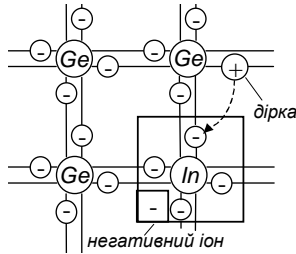


Рисунок 1.8 – Кристалічна ґратка германію з акцепторною домішкою

Розглянемо введення в германій домішки з трьома валентними електронами (III група таблиці Менделєєва), наприклад, індію (In), як це показано на рисунку 1.8.

Для утворення ковалентного зв'язку між атомами Ge та In одного електрона не вистачає. За дії теплоти навколишнього середовища електрони з верхнього рівня валентної зони переміщуються на рівень домішки, створюючи зв'язки, яких не вистачає, завдяки чому у валентній зоні утворюються рухомі дірки, а атоми домішки перетворюються у негативні іони. Така домішка називається **акцепторною**, а НП із переважною кількістю дірок – НП із **дірковою провідністю**, або ***p*-типу** (*positiv*).

Рухомі носії заряду, що переважають у НП у мають назву **основних**, решта – **неосновних**.

### 1.7 Фізичні основи роботи електронно-діркового переходу (*p-n* переходу)

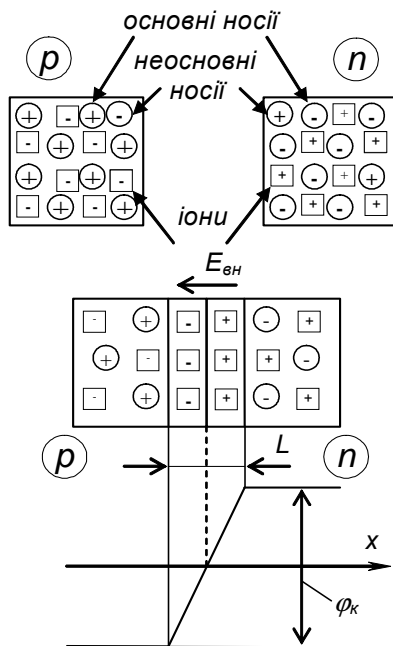


Рисунок 1.9 – Утворення на межі між шарами *p*- та *n*-типу *p-n* переходу з потенціальним бар'єром  $\phi_k$

**Електронно-дірковим переходом (*p-n* переходом)** називається вузька зона на межі між шарами НП *p*- і *n*-типу, як зображено на рисунку 1.9.

Фізичні процеси, що відбуваються у *p-n* переході, визначають параметри та характеристики більшості НП приладів.

Допустимо, що концентрація основних носіїв в обох шарах НП однакова. У разі об'єднання двох НП виникає взаємна дифузія (яку можна вважати за дифузійний струм  $i_{диф}$ ) електронів із *n*-шару в *p*-шар (вони заповнюють вільні ковалентні зв'язки), а дірок у протилежному напрямку. При цьому у вузькій зоні на межі двох НП відбувається об'єднання (рекомбінація) електронів із дірками та навпаки, тобто у цій зоні рухомі носії взаємно знищуються. Унаслідок цього в приконтактній зоні НП *p*-типу (завдяки іонам акцепторної

домішки  $\square$ ) з'являється негативний заряд, а у приконтактній зоні  $n$ -типу (завдяки іонам донорної домішки  $\square$ ) – позитивний заряд. Між цими зарядами виникає внутрішнє електричне поле з напруженістю  $E_{вн}$ , яке гальмує рух основних носіїв зарядів. З іншого боку, це поле виявляється прискорювальним для неосновних рухомих носіїв зарядів (теплових), унаслідок чого через межу між НП виникає дрейфова складова струму  $i_{др}$ , протилежна дифузійній складовій  $i_{диф}$ , зумовленій рухом основних носіїв зарядів (унаслідок протікання  $i_{диф}$  відбувається рекомбінація рухомих основних носіїв зарядів).

$$\text{У сталому становищі} \quad i_{диф} + i_{др} = 0. \quad (1.7)$$

Ця рівновага настає за певної **контактної різниці потенціалів**, що визначається об'ємним зарядом і називається **потенціальним бар'єром**  $\phi_k$ .

Значення  $\phi_k$  залежить від матеріалу НП і його температури. Для германію  $\phi_k = (0,4-0,6)$  В, для кремнію  $\phi_k = (0,6-0,8)$  В.

Зона об'ємного заряду – це й є **електронно-дірковий перехід ( $p-n$  перехід)**. Ширина його, позначена як  $L$ , вимірюється десятками мікронів. Оскільки у  $p-n$  переході відсутні рухомі носії зарядів (він заповнений нерухомими іонами), то його електричний опір дуже великий.

Розглянемо поведінку  $p-n$  переходу за під'єднання до нього зовнішньої напруги. Можливе пряме або зворотне вмикання.

За **зворотного вмикання**, як показано на рисунку 1.10, до  $p-n$  переходу прикладається зовнішня напруга  $U_{зн}$ , унаслідок чого до його внутрішнього електричного поля додається зовнішнє електричне поле з напруженістю  $E_{зн}$ . У результаті поле в  $p-n$  переході зростає і його напруженість дорівнює

$$E_{рез} = E_{вн} + E_{зн}. \quad (1.8)$$

Оскільки електричний опір  $p-n$  переходу дуже великий, то майже вся напруга  $U_{зн}$  прикладається до нього.

Отже, різниця потенціалів на переході становить

$$\phi_{рез} = \phi_k + U_{зн}, \quad (1.9)$$

де  $\phi_{рез}$  – результуюча різниця потенціалів.

Запірні властивості переходу зростають і дифузійна складова струму  $i_{диф}$  зменшується, а дрейфова  $i_{др}$  не змінюється (оскільки залежить лише від ступеня нагрівання речовини). Через перехід протікає **зворотний струм**

$$i_{зв} = i_{др} - i_{диф}. \quad (1.10)$$

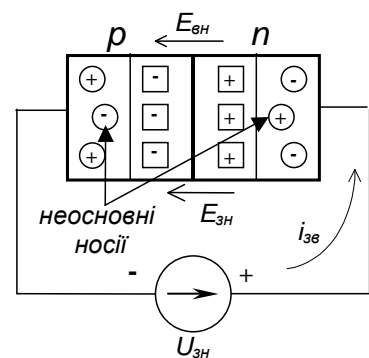
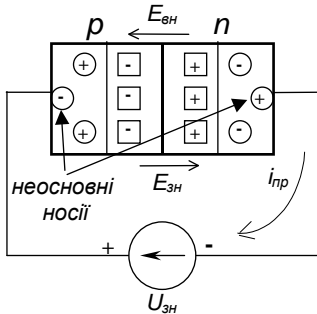


Рисунок 1.10 – Зворотне вмикання  $p-n$  переходу

Оскільки  $i_{диф} \rightarrow 0$ , то зворотний струм визначається концентрацією неосновних носіїв зарядів і є незначним.

За **прямого вмикання**, як показано на рисунку 1.11, за зазначеною полярністю зовнішньої напруги, зовнішнє електричне поле спрямоване назустріч внутрішньому, і результуюча напруженість зменшується



$$E_{рез} = E_{вн} - E_{зн}. \quad (1.11)$$

При цьому  $i_{диф}$  зростає, а  $i_{др}$  зменшується. Різниця потенціалів становить

$$\phi_{рез} = \phi_k - U_{зн}. \quad (1.12)$$

У цьому випадку через перехід тече **прямий струм**

Рисунок 1.11 – Пряме вмикання  $p$ - $n$  переходу

$$i_{пр} = i_{диф} - i_{др}. \quad (1.13)$$

Він зумовлюється дифузійною складовою струму, тобто залежить від концентрації основних рухомих носіїв зарядів, і є великим.

Оскільки у  $p$ - $n$  переходу чітко виражені нелінійні властивості, то залежність струму, що через нього протікає, від прикладеної напруги ілюструють за допомогою вольт-амперної характеристики (ВАХ).

Теоретична ВАХ  $p$ - $n$  переходу показана на рисунку 1.12. Вона має **пряму** (1) та **зворотну** (2, 3) **гілки**.

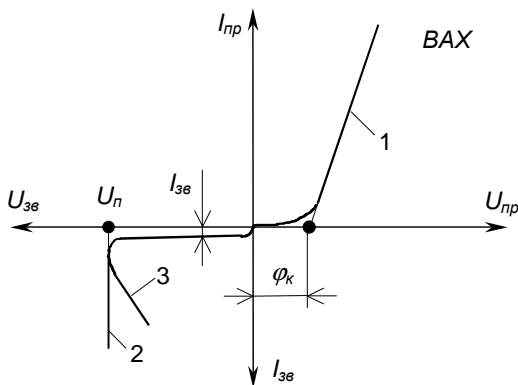


Рисунок 1.12 – Теоретична ВАХ  $p$ - $n$  переходу

Якщо напруга прямого вмикання  $U_{пр} < \phi_k$ , через перехід, опір якого великий, тече малий струм. Як тільки із збільшенням  $U_{пр}$  останнє досягне значення  $U_{пр} = \phi_k$ , заірні властивості  $p$ - $n$  переходу зникають і струм через перехід визначається лише провідністю  $p$ - і  $n$ -шарів.

Отже,  $p$ - $n$  перехід має **вентильні властивості** (від німецького слова *ventil* – клапан), тобто при прямому вмиканні його опір малий, а при зворотному – значний.

У разі зростання від нуля зворотної напруги  $U_{зс}$ , швидкість руху неосновних носіїв через перехід зростає. За  $U_{зс} = U_n$  швидкість рухомих носіїв така, що їхньої енергії вистачає для виникнення в матеріалі ударної іонізації – вибивання додаткових носіїв заряду. Унаслідок цього відбувається лавиноподібне зростання зворотного струму. Це явище називається **електричним пробоєм**  $p$ - $n$  переходу, а  $U_n$  – **напругою пробою**. Якщо  $p$ - $n$  перехід ефективно охолоджується, різке зростання потужності, що в ньому виділяється ( $U_{зс} I_{зс}$ ), не призводить до суттєвих змін температури структури й

електричний пробій протікає за незмінної напруги. Це явище має зворотний характер. Тобто, у разі зниження  $U_{ze}$  заірні властивості  $p-n$  переходу відновлюються (гілка 2 ВАХ).

Явище електричного пробою використовується, наприклад, для створення такого НП приладу, як стабілітрон.

За неефективного тепловідведення температура структури зростає (кількість рухомих носіїв збільшується з-за теплової генерації), доки електричний пробій не переходить у **тепловий**, коли матеріал розплавляється і  $p-n$  перехід руйнується. Тепловий пробій, зрозуміло, незворотний (гілка 3 ВАХ).

Отже,  $p-n$  перехід – це явище, що виникає на межі двох НП різного типу провідності та характеризується відсутністю у прилеглий до цієї межі зоні вільних носіїв заряду, через що її опір нескінченний. Тому  $p-n$  перехід ще називають заірним шаром.

Наприкінці, зазначимо властивості  $p-n$  переходу, що (переважно) використовуються при побудові електронних НП приладів:

- 1) одностороння провідність (вентильні властивості);
- 2) дуже великий опір зони  $p-n$  переходу як зони, де немає вільних носіїв заряду (заірні властивості);
- 3) зміна ширини  $p-n$  переходу зі зміною значення зворотної напруги (як результат – зміна ємності  $p-n$  переходу);
- 4) стабільність напруги на  $p-n$  переході в режимі електричного пробою;
- 5) наявність неосновних носіїв (що виникають унаслідок теплової генерації) у шарах  $p$ - і  $n$ -типу.

## 1.8 Будова та принцип дії біполярного транзистора

**Транзистором** (від *TRANSfer resISTOR* – такий, що перетворює опір) називається електроперетворювальний НП прилад, який має один або декілька  $p-n$  переходів (безперехідний транзистор див у п. 1.10.4), три або більше виводів і має підсилювальні властивості – здатність підсилювати електричні сигнали.

Насамперед були широко розповсюджені транзистори з двома  $p-n$  переходами, що мають назву біполярних. Термін «біполярний» підкреслює, що процеси в цих транзисторах пов'язані з взаємодією носіїв заряду двох типів: електронів і дірок.

Відповідно до чередування шарів із різними типами електропровідності, біполярні транзистори поділяються на два **типи**:  **$n-p-n$**  і  **$p-n-p$** , як показано на рисунку 1.13.

Центральний шар біполярних транзисторів має назву «**база**». Зовнішній лівий, який є джерелом носіїв заряду (електронів чи дірок) і, здебільшого, створює струм приладу, називається «**емітером**». Правий зовнішній шар, що приймає заряди від емітера, називається «**колектором**». На перехід емітер – база напруга подається у прямому напрямку, тому навіть за незначної напруги через перехід протікає значний струм. На перехід колектор – база напруга

подається у зворотному напрямку. Зазвичай її значення на декілька порядків перевищує значення напруги на переході емітер – база.

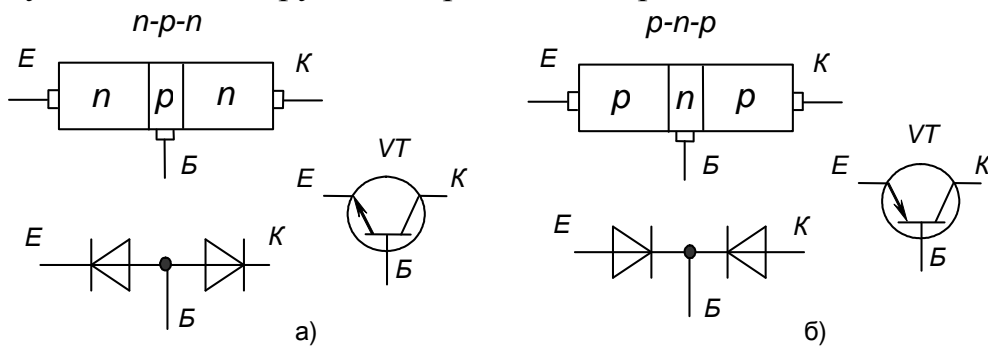


Рисунок 1.13 – Схематична будова та умовне позначення транзисторів *n-p-n* (а) та *p-n-p* (б) типів

На рисунку 1.13 також наведено еквівалентні схеми транзисторів у вигляді двох діодів (*p-n* переходів), увімкнених зустрічно. Із них видно, що така конструкція не те, що не може забезпечувати підсилення електричного сигналу, а взагалі непрацездатна – струм від колектора до емітера протікати не може.

**Підсилювальні властивості** біполярного транзистора забезпечуються тим, що *p-n* переходи в ньому не незалежні, а взаємодіють один з одним, що, зі свого боку, забезпечується технологічними особливостями виконання тришарової структури.

А саме:

- 1) емітер виконано з великою кількістю домішки – він має велику кількість вільних носіїв заряду;
- 2) база виконана тонкою – із товщиною меншою за довжину дифузійного пробігу електронів і має малу кількість основних носіїв заряду;
- 3) колектор – масивний і має кількість носіїв меншу, ніж емітер.

Розглянемо роботу транзистора типу *n-p-n*.

Для початку припустимо, що увімкнено лише перехід колектор-база: до нього прикладена напруга джерела колекторного живлення  $E_K$ , як показано на рисунку 1.14. Емітерний струм  $I_E$  дорівнює нулю, у транзисторі протікає лише незначний зворотний струм через колекторний перехід, бо через нього рухаються неосновні носії заряду, що зумовлюють початковий струм  $I_{K0}$ .

Рисунок 1.14 – Спрощена схема вмикання транзистора

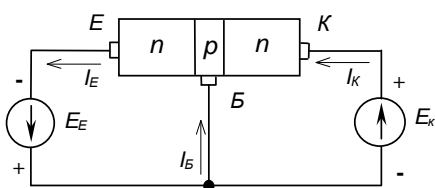


Рисунок 1.15 – Схема вмикання транзистора

Якщо підімкнути емітерне джерело живлення  $E_E$ , як показано на рисунку 1.15, емітерний перехід зміщується у прямому напрямку, через нього тече струм  $I_E$  визначеної величини.

Оскільки зовнішня напруга прикладена до емітерного переходу в

прямому напрямку, електрони долають перехід і потрапляють у зону бази, де частково рекомбінують з її дірками, утворюючи струм бази  $I_B$ . Більшість електронів, які є неосновними носіями для бази, завдяки дрейфу досягають зони колектора, де вони є основними носіями, і, попадаючи під дію поля  $E_K$ , утворюють колекторний струм  $I_K$ . Струм  $I_K$  практично дорівнює  $I_E$ .

Отже, дія транзистора полягає у передачі носіїв заряду з емітерного кола в колекторне.

Рівняння для струмів транзистора в усталеному режимі має вигляд

$$I_E = I_B + I_K. \quad (1.14)$$

Зв'язок між струмом емітера та струмом колектора характеризується коефіцієнтом передачі струму, що вказує, яка частка повного струму через емітерний перехід досягає колектора (передається до нього з емітера):

$$\alpha = \frac{I_K}{I_E}. \quad (1.15)$$

Для сучасних транзисторів  $\alpha = 0,9-0,995$ .

Отже, дія біполярного транзистора основана на перенесенні носіїв заряду з базо-емітерного кола до базо-колекторного, а його підсилювальні властивості забезпечуються тонкою базою з малою концентрацією основних носіїв.

Транзистор  $p-n-p$  типу діє аналогічно, тільки струм через прилад зумовлений, переважно, дірками, а полярність підмикання джерел живлення протилежна.

## 1.9 Основні режими роботи біполярного транзистора

Незалежно від схеми вмикання біполярного транзистора він може працювати у трьох основних режимах, що визначаються полярністю напруги на емітерному  $U_E$  та колекторному  $U_K$  переходах):

- режим відсічки ( $U_E < 0, U_K < 0$ );
- активний режим ( $U_E > 0, U_K < 0$ );
- режим насичення ( $U_E > 0, U_K > 0$ ).

У **режимі відсічки**, що настає з поданням до вхідного кола транзистора сигналу, який забезпечує повне закриття приладу, обидва переходи зміщені у зворотному напрямі (закритий стан транзистора). Водночас у вихідному колі протікає струм, що є зворотним струмом емітерного та колекторного переходів, а опір транзистора високий.

У **режимі насичення**, що настає за великого відпірного вхідного сигналу, колекторний та емітерний переходи зміщені у прямому напрямку, транзистор повністю відкритий і його струм  $I = U_3 / R_n$ , тобто залежить тільки від опору навантаження  $R_n$  та зовнішньої напруги  $U_3$  (вихідний опір транзистора знижується до дуже малого значення).

**Активний режим** є проміжним. При ньому емітерний перехід зміщений

у прямому напрямку, а колекторний – у зворотному. Транзистор у цьому режимі працює як підсилювач сигналу: змінам вхідного сигналу тут відповідають пропорційні зміни вихідного.

Режим роботи, у якому транзистор тривалий час знаходиться у режимі відсічки або насичення, називається **ключовим режимом**.

Розглянемо наведені вище режими роботи транзистора на прикладі його вмикання за схемою з СЕ, поданою на рисунку 1.16. Тут:

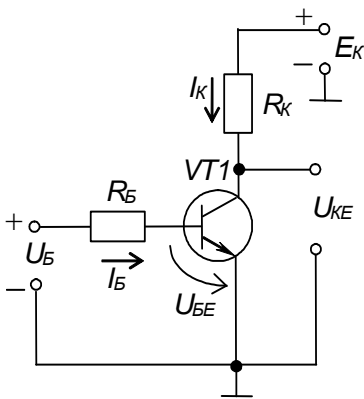


Рисунок 1.16 –  
Схема вмикання  
транзистора з СЕ

$$I_B = \frac{U_B - U_{BE}}{R_B}; \quad (1.16)$$

$$I_K = \beta I_B; \quad (1.17)$$

$$U_{вих} = U_{KE} = E_K - I_K R_K, \quad (1.18)$$

де  $R_B, R_K$  – базове та колекторне навантаження;  
 $U_{KE}$  – напруга між колектором та емітером;  
 $E_K$  – е.р.с. джерела живлення.

Рівняння (1.18) характеризує зв'язок вихідної напруги з вхідним струмом і називається динамічною вихідною характеристикою транзистора або лінією навантаження.

На сім'ї вихідних статичних характеристик побудуємо лінію навантаження, як показано на рисунку 1.17. Для цього розглянемо режими холостого ходу (далі – х.х.) та короткого замикання (далі – к.з.).

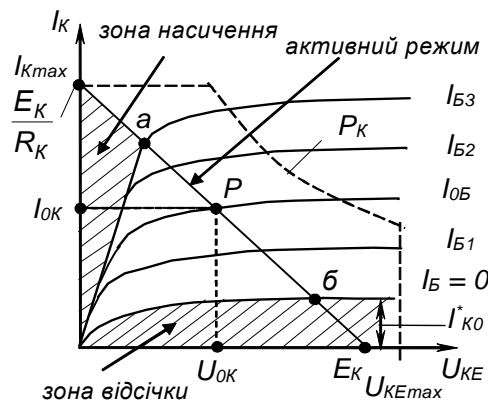


Рисунок 1.17 – Вихідна динамічна характеристика  
транзистора

Для режиму х.х.: якщо  $I_K = 0$ , то  $U_{KE} = E_K$ . (1.19)

Для режиму к.з.: якщо  $U_{KE} = 0$ , то  $I_K = \frac{E_K}{R_K}$ . (1.20)

Точки перетину лінії навантаження з будь-якою ВАХ називаються **робочими точками** і відповідають певним значенням вихідного струму та вихідної напруги. Якщо, наприклад,  $I_B = I_{B0}$ , то цьому відповідає точка  $P$ , для якої

$$U_{вих} = U_{OK}, \quad I_{вих} = I_{OK}. \quad (1.21)$$

Коли робоча точка лежить у межах відрізка *аб*, транзистор працює в активному (підсилювальному) режимі, де змінам вхідного сигналу відповідають пропорційні зміни вихідного.

Якщо робочу точку задати нижче точки *б*, транзистор переходить до режиму відсічки, якому відповідає власне точка *б* (транзистор тут відсікає протікання струму в силовому колі).

Якщо ж робочу точку задавати вище точки *а* – транзистор знаходиться у режимі насичення, якому і відповідає точка *а*.

Взагалі режимом насичення називають такий режим, коли подальшому збільшенню вхідної дії не відповідає збільшення вихідної реакції, що досягла деякого значення.

Гідравлічною моделлю транзистора може бути звичайний водопровідний кран. Якщо він закритий, то відтинає споживача від мережі та знаходиться під дією її тиску. У цьому стані через нього може протікати лише незначний струмінь рідини, що є показником якості крану. Незначне зусилля (керувальний сигнал) на ручку крана (на елемент керування) відкриває його і потужність струменя рідини, що тече тепер до споживача, стає пропорційною ступеню відкриття – значенню вхідної дії. Якщо кран відкрити повністю, то, незалежно від подальшої відкриваючої дії на його елемент керування, через нього буде протікати незмінний струмінь рідини, зумовлений тиском мережі. Цей струмінь дещо менший за той, що протікав би з труби без крана, завдяки деякому падінню тиску на останньому, бо кран створює опір протіканню рідини.

## 1.10 Уніполярні (польові) транзистори

### 1.10.1 Загальні відомості

До класу **уніполярних** належать транзистори, принцип дії яких ґрунтується на використанні носіїв заряду лише одного знаку (електронів або дірок). Керування струмом у силовому колі уніполярних транзисторів здійснюється зміною під впливом електричного поля провідності каналу, через який протікає струм. Тому уніполярні транзистори ще називаються **польовими транзисторами** (ПТ).

Розрізняють ПТ із керуючим *p-n* переходом (із затвором у вигляді *p-n* переходу) та з ізольованим затвором. Останні, в свою чергу, поділяються на ПТ із вбудованим каналом та з індукованим каналом. ПТ з ізольованим затвором належать до різновиду МДН-транзисторів: конструкція «метал – діелектрик – НП». Якщо як діелектрик використовують окис кремнію: конструкція «метал – оксид – НП», ПТ називають відповідно МОН-транзистором.

Характерною рисою ПТ є великий вхідний опір ( $10^8$ – $10^{14}$  Ом).

Широкого розповсюдження ПТ набули завдяки високій технологічності у виробництві, стабільності характеристик і невеликій вартості за масового виробництва.



### 1.10.2 Польові транзистори з керуючим $p-n$ переходом

Конструкція та принцип дії **ПТ із керуючим  $p-n$  переходом** пояснюється на моделі, наведеній на рисунку 1.18. У такого ПТ каналом протікання струму є шар НП, наприклад,  $n$ -типу, вміщений між двома  $p-n$  переходами. Канал має контакти із зовнішніми електродами. Електрод, від якого починають рух носії заряду (у цьому разі – електрони), називається витоком  $B$ , а електрод, до якого вони рухаються – стоком  $C$ .

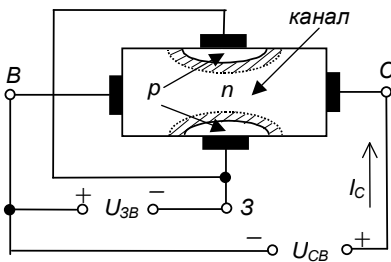


Рисунок 1.18– ПТ з керуючим  $p-n$  переходом

НП шари  $p$ -типу, що створюють із  $n$ -шаром два  $p-n$  переходи, виконані з більш високою концентрацією основних носіїв, ніж  $n$ -шар. Обидва  $p$ -шари електрично з'єднані та мають зовнішній електрод, що називається затвором  $3$ .

Вихідна напруга підмикається між стоком і витоком ( $U_{CB}$ ), а вхідна напруга (керувальна) – між витоком та затвором ( $U_{3B}$ ), до того ж, на затвор подається зворотна щодо витоку напруга.

Принцип дії такого ПТ полягає у тому, що зі змінами вхідної напруги  $U_{3B}$  змінюється ширина  $p-n$  переходів, що є ділянками НП, збідненими носіями зарядів (запірний шар). Оскільки  $p$ -шар має більшу концентрацію домішки, зміна ширини  $p-n$  переходів відбувається, головним чином, за рахунок більш високоомного  $n$ -шару.

Разом з тим змінюється переріз струмопровідного каналу, а отже і його провідність і відповідно вихідний струм  $I_C$  приладу.

Особливість цього транзистора полягає у тому, що на провідність каналу впливає як керуюча напруга  $U_{3B}$ , так і напруга  $U_{CB}$ . Вплив напруг на провідність каналу ілюструє рисунок 1.19, де заради спрощення не показані ділянки  $n$ -шару, розміщені поза  $p-n$  переходами.

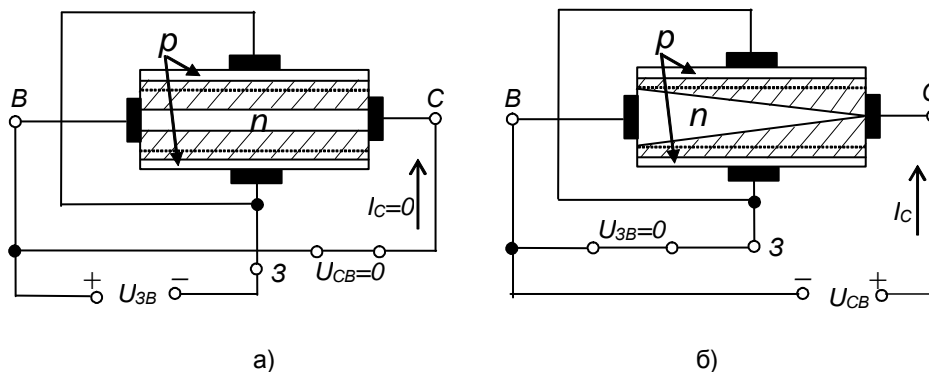


Рисунок 1.19 – Вплив напруг на провідність каналу ПТ з керуючим  $p-n$  переходом: а) за  $U_{CB} = 0$ ; б) за  $U_{3B} = 0$

На рисунку 1.19, а зовнішню напругу прикладено лише у вхідному колі транзистора. Збільшення зворотної напруги на  $p-n$  переході призводить до зменшення провідності каналу за рахунок зменшення його перерізу (уздовж усього каналу). Та оскільки  $U_{CB} = 0$ , то вихідний струм  $I_C = 0$ .

Рисунок 1.19, б ілюструє зміну перерізу каналу під впливом лише напруги  $U_{CB}$  ( $U_{3B} = 0$ ). Коли  $U_{CB} > 0$ , через канал протікає струм. Унаслідок цього виникає розподілений по каналу спад напруги, що зростає у напрямку стоку. Сумарний спад напруги ділянки стік-витік дорівнює  $U_{CB}$ . Відповідно потенціали точок каналу вздовж нього неоднакові: зростають у напрямку стоку від нуля до  $U_{CB}$ . Потенціал точок  $p$ -шару відносно витіку визначається потенціалом затвора відносно витіку й у цьому випадку дорівнює нулю. У зв'язку із цим, зворотна напруга, прикладена до  $p$ - $n$  переходів, зростає у напрямі витік-стік і  $p$ - $n$  переходи розширюються у напрямку стоку. Це явище призводить до клиноподібного зменшення перерізу каналу. Підвищення напруги  $U_{CB}$  викликає збільшення спаду напруги у каналі та подальше зменшення його перерізу, а отже, і провідності каналу. За певного значення  $U_{CB}$  межі обох  $p$ - $n$  переходів змикаються (див. рис. 1.19, б) і опір каналу стає великим.

Очевидно, що за сумарної дії  $U_{CB}$  та  $U_{3B}$ , змикання  $p$ - $n$  переходів відбувається швидше. У приладі діє автоматична система керування, що забезпечує протікання фіксованого значення  $I_C$  за подальшого після змикання зростання  $U_{CB}$  – струм через канал не залежить від  $U_{CB}$ .

Аналогічно працюють транзистори з каналом  $p$ -типу, лише полярність напруг має бути зворотною. На рисунку 1.20 наведено умовні позначення ПТ з керуючим  $p$ - $n$  переходом.



Рисунок 1.20 – Умовні позначення ПТ з керуючим  $p$ - $n$  переходом:  
а) з каналом  $n$ -типу, б) з каналом  $p$ -типу

Роботу таких транзисторів пояснюють сім'ї ВАХ двох видів: стокові та стік-затворні.

Стокові (вихідні) характеристики, наведені на рисунку 1.21, показують залежність струму стоку від напруги стік-витік за фіксованої напруги затвор-витік:

$$I_C = f(U_{CB}) \Big|_{U_{3B} = \text{const}} \quad (2.9)$$

На ділянці 1 ( $0a$ ) маємо значну залежність  $I_C$  від вихідної напруги  $U_{CB}$ . Це неробоча ділянка для випадку використання приладу як підсилювального елемента. Тут його використовують як керований резистор.

На ділянці 2 ( $av$ ) залежність вихідного струму від вихідної напруги мала. Це робоча ділянка в режимі підсилення.

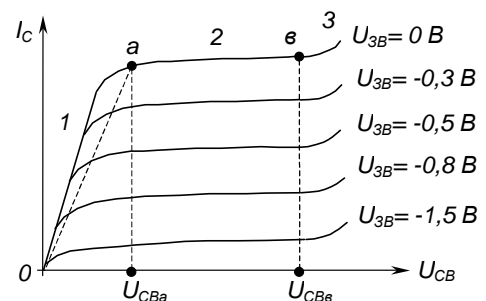
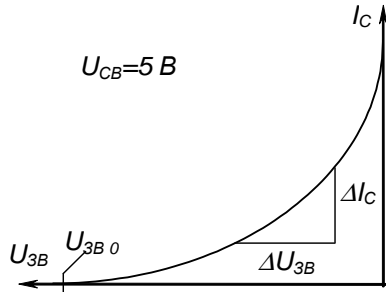


Рисунок 1.21 – Стокові ВАХ ПТ з керуючим  $p$ - $n$  переходом

Ділянка 3 відповідає пробою приладу.

Точці  $a$  відповідає змикання  $p-n$  переходів (напруга  $U_{CBa}$ ). Причому при  $U_{3B} = 0$  транзистор повністю відкритий, а чим вища напруга  $U_{3B}$  (абсолютне значення), тим більше змикаються  $p-n$  переходи.

Напруга на затворі, за якої струм вихідного кола  $I_C = 0$ , називається напругою запирання або відсічки  $U_{3B0}$ . Числове значення  $U_{3B0}$  дорівнює  $U_{CB}$  у точці  $a$  ВАХ транзистора.



Стік-затворні (передавальні) ВАХ відображають залежність струму стоку від напруги затвор-витік за фіксованої напруги стік-витік

$$I_C = f(U_{3B}) \Big|_{U_{CB} = const} \quad (1.22)$$

Рисунок 1.22 – Передавальна ВАХ ПТ з керуючим  $p-n$  переходом

Передавальну ВАХ подано на рисунку 1.22.

### 1.10.3 Польові транзистори з ізолюваним затвором (МДН-транзистори)

На відміну від ПТ з керуючим  $p-n$  переходом, у яких затвор має безпосередній електричний контакт із суміжною областю струмопровідного каналу, у **МДН-транзисторів** затвор, що є, наприклад, алюмінієвою плівкою (Al), ізолюваний від зазначеної області шаром діелектрика. Тому МДН-транзистори належать до класу ПТ з ізолюваним затвором. Наявність діелектрика забезпечує високий вхідний опір цих транзисторів ( $10^{12} - 10^{14}$  Ом).

Частіше як діелектрик використовують оксид кремнію ( $SiO_2$ ), і тоді ПТ називають МОН-транзистором (метал – оксид – НП). Такі транзистори бувають із вбудованим та індукованим каналами. Останні більш розповсюджені.

Конструкція МОН-транзистора з індукованим каналом  $n$ -типу зображена на рисунку 1.23. Для зниження опорів шарів, які з'єднані з виводами транзистора В та С, їх виконують із більшим вмістом носіїв. Такі шари позначають додатковим верхнім індексом, наприклад,  $n^+$ -типу.

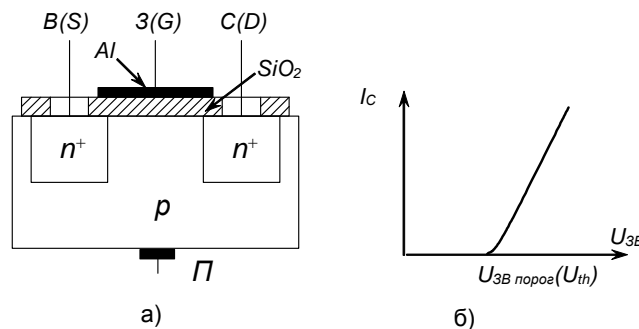


Рисунок 1.23 – Конструкція (а) і стік-затворна характеристика (б) МОН-транзистора з індукованим каналом

За  $U_{зв} = 0$  або негативному,  $I_C = 0$  (два  $p-n$  переходи ввімкнені зустрічно). За позитивної напруги на затворі відносно витoku поверхневий шар на межі НП з діелектриком збагачується електронами, що притягуються з глибини  $p$ -шару (де вони є завдяки тепловій генерації вільних носіїв заряду) до затвору: виникає явище інверсії НП у примежовій зоні, коли  $p$ -шар стає  $n$ -шаром. У такий спосіб між зонами  $n$ -шарів наводиться (індукується) канал, по якому може протікати струм від стоку до витoku. Вивід П від  $p$ -шару (підложка) зазвичай з'єднується зі стоком С.

Отже, якщо  $U_{зв} = 0$ , МОН-транзистор закритий. А для його відкриття, як видно зі стік-затворної ВАХ рис. 1.24, б),  $U_{зв}$  повинно перевищити деяке порогове значення  $U_{зв\text{порог}}$ , за якого виникає канал.

За наявності струму стоку, як і у транзистора з керуючим  $p-n$  переходом, з-за розподілення за довжиною каналу падіння напруги від нуля до  $U_{СВ}$ , канал ( $p-n$  перехід між з'єднаними каналом зонами  $n$  та зоною  $p$ ) звужується у напрямку стоку. За деякого значення напруги  $U_{СВ}$  канал перекривається так, що подальше збільшення струму стоку не відбувається. Тому вихідні ВАХ ПТ з ізолюваним затвором подібні до ВАХ ПТ з керуючим  $p-n$  переходом, тільки характеристики проходять вище зі збільшенням напруги  $U_{зв}$ .

Конструкція МОН-транзистора з вбудованим каналом  $n$ -типу та його стік-затворна характеристика подані на рисунку 1.24. У ПТ із вбудованим каналом зони  $n$ -типу з'єднано перетинкою – тонким шаром  $n$ -типу. У результаті канал під дією напруги  $U_{зв}$  може як розширюватись, так і звужуватись (до повного змикання) залежно від знаку.

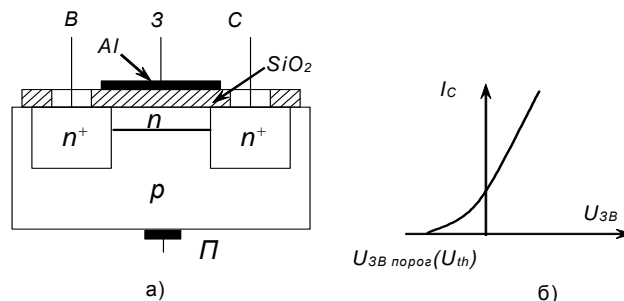


Рисунок 1.24 – Конструкція (а) і стік-затворна характеристика (б) МОН-транзистора з вбудованим каналом

Отже, у транзистора з вбудованим каналом струм у колі стік-витік протікає за відсутності напруги на затворі. Для керування цим струмом на затвор може подаватися напруга, як більша за нуль для збагачення каналу носіями, так і менша за нуль для його збіднення.

Умовні позначення МДН-транзисторів наведені на рисунку 1.25.

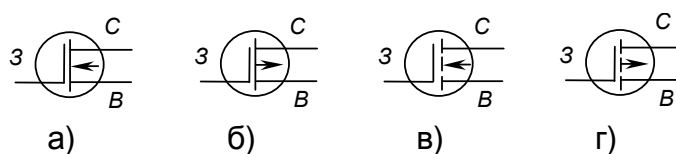


Рисунок 1.25 – Умовні позначення МДН-транзисторів з каналами: вбудованим  $n$ -типу (а); вбудованим  $p$ -типу (б); індукованим  $n$ -типу (в); індукованим  $p$ -типу (г)

МДН-транзистори широко використовують як дискретні компоненти електронних пристроїв, так і у складі інтегральних мікросхем, особливо цифрових. Із розвитком технології вони практично витіснили біполярні транзистори.

#### 1.10.4 Безперехідний транзистор

У 2010 році ірландськими дослідниками, на основі структури, запропонованої ще у 1925 році австро-угорським вченим Ю. Е. Лілієнфільдом (до речі, випускником Львівської політехніки), було створено **безперехідний транзистор**. Він є також польовим. Зазначимо, що всі інші польові транзистори було побудовано під впливом саме цієї ідеї. Реалізація ж транзистора Лілієнфільда стала можливою завдяки розвитку нанотехнологій.

Якщо в п. 1.8 було подане класичне визначення, що транзистором називається електроперетворювальний НП прилад, який має *один* або *декілька* *p-n* переходів, то транзистор Лілієнфільда взагалі не має *p-n* переходів.

Безперехідний транзистор є кремнієвим нанопроводом n-типу (канал), охопленим вкрай тонким шаром оксиду кремнію, поверх якого лежить скоба з напівпровідника p-типу (затвор). Одна його наявність різко скорочує кількість вільних електронів у зоні каналу під скобою і запобігає протіканню струму через нього під дією напруги сток-витік. Подача від'ємної напруги на затвор знижує його вплив і струм починає протікати. Така конструкція, за використання тих самих технологій виробництва, що й для традиційних транзисторів, дозволяє значно зменшити розмір транзистора (до 10 і навіть менше нанометрів) та підвищити його якість, наближаючи за параметрами до ідеального транзистора.

### 1.11 Загальні відомості про підсилювачі та їхня класифікація

**Електронним підсилювачем** називається пристрій, призначений для посилення потужності електричного сигналу без спотворення його форми і частоти (для лінійного підсилювача).

Необхідність у підсилювачі виникає тоді, коли потужність джерела сигналу менша за потужність навантаження. У такому разі послідовно з навантаженням вмикають зовнішнє джерело живлення і підсилювальний елемент *ПЕ*, як показано на рисунку 1.26. Джерело сигналу діє не безпосередньо на навантаження, а на вхід *ПЕ* і, змінюючи провідність останнього, забезпечує пропорційні вхідному сигналу зміни струму в колі навантаження. У результаті в навантаженні виділяється необхідна потужність за рахунок енергії джерела живлення.

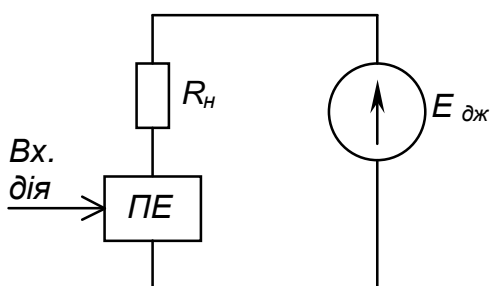


Рисунок 1.26 – Елементарна схема підсилення

Як ПЕ у сучасних підсилювачах зазвичай використовують транзистори (біполярні або польові), рідше – електронні лампи.

Загальна структурна схема підсилювача наведена на рисунку 1.27.

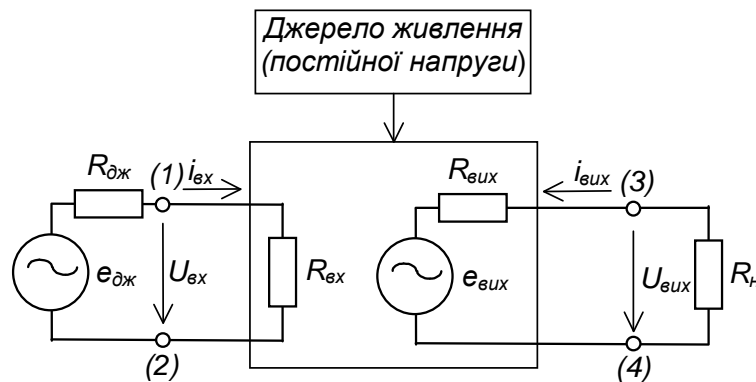


Рисунок 1.27 – Структурна схема підсилювача

Вхідний сигнал від керуючого джерела енергії  $e_{дж}$  (джерела вхідного сигналу) подається на вхідні клеми (1)–(2) підсилювача через внутрішній опір джерела  $R_{дж}$ . Потужність джерела вхідного сигналу виділяється на вхідному опорі підсилювача  $R_{вх}$ . Навантаження підмикається до клем (3)–(4). Вхідний малопотужний сигнал керує кількістю енергії, що подається у навантаження від джерела живлення значно більшої потужності (підсилювальні властивості вихідного кола представлені за допомогою додаткової електрорушійної сили  $e_{вих}$ ). Отже, завдяки використанню ПЕ і зовнішнього джерела живлення, стає можливим підсилення малопотужного вхідного сигналу.

Підсилювачі класифікуються за такими ознаками:

- 1) призначення;
- 2) частота сигналу, що підсилюється;
- 3) форма сигналу;
- 4) характер зміни з часом сигналу, що підсилюється.

Найпростіший вузол, що забезпечує підсилення електричного сигналу, називається **підсилювальним каскадом**.

За видом зв'язку з джерелом сигналу та каскадами підсилювачі поділяються на підсилювачі з безпосереднім, резистивним, оптронним, резистивно-ємнісним, трансформаторним або резонансно-трансформаторним зв'язком.

Перші три види зв'язку можуть використовуватися у підсилювачах як постійного, так і змінного струму, решта – тільки у підсилювачах змінного струму.

## 1.12 Принципи побудови підсилювачів

Підсилювачі відрізняються один від одного кількістю каскадів, режимом роботи. Проте усім їм притаманні загальні принципи побудови. Розглянемо їх на прикладі підсилювача сигналів змінного струму, показаного на рисунку 1.28.

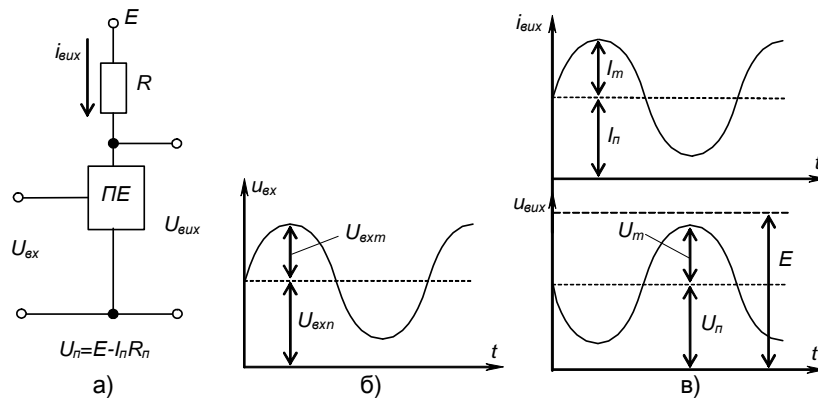


Рисунок 1.28 – Структурна схема підсилювача напруги змінного струму (а) та часові діаграми його вхідного (б) і вихідного (в) сигналів

Основним елементом підсилювача є *ПЕ* (біполярний або польовий транзистор), який разом із навантаженням  $R$  та джерелом живлення постійного струму  $E$  утворюють головне вихідне коло підсилювача.

**Принцип підсилення** полягає у перетворенні енергії джерела постійної напруги  $E$  в енергію змінного вихідного сигналу шляхом зміни провідності *ПЕ* за законом, зумовленим формою вхідного сигналу.

Оскільки вихідне коло підсилювача живиться постійною напругою, у ньому може протікати струм лише однієї полярності. Для забезпечення отримання підсиленого сигналу змінного струму необхідно задати його на фоні постійного сигналу  $U_n$ , як це показано на рисунку 3.3, в. Для нормальної роботи підсилювача амплітудні значення вихідних напруги та струму мають бути меншими за постійні рівні напруги та струму  $U_m \leq U_n$ ;  $I_m \leq I_n$ .

Постійний рівень струму та напруги у вихідному колі задається подачею постійного рівня вхідної напруги  $U_{эxн} > U_{эxm}$ ; ( $I_{эxn} > I_{эxm}$ ).

Режим роботи підсилювача за постійним струмом називається **режимом спокою**. Він характеризується струмом спокою та напругою спокою вихідного кола. Щоб задати режим спокою, використовують спеціальні схеми зміщення напруги.

Вихідна напруга  $U_{вих}$  подається на навантаження, що ним зазвичай є наступний каскад підсилення. Зверніть увагу: за такої побудови підсилювача його навантаженням (корисним) є не резистор  $R$ , а вхідний опір наступного (наприклад, такого ж) каскаду підсилення, на який подається напруга  $U_{вих}$ .

### 1.13 Каскад попереднього підсилення на біполярному транзисторі з СЕ

Найбільш розповсюдженою є схема каскаду попереднього підсилення на біполярному транзисторі зі спільним емітером – з **СЕ**. Її наведено на рисунку 1.29.

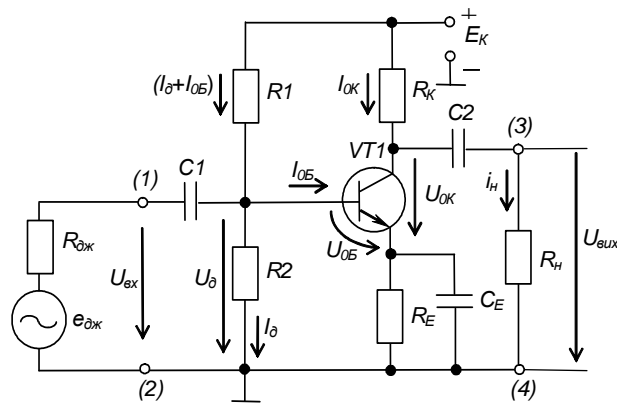


Рисунок 1.29 – Каскад попереднього підсилення на біполярному транзисторі з СЕ

Розглянемо склад схеми та призначення елементів:

$VT1$  – біполярний транзистор – підсилювальний елемент;

$R_n$  – навантаження, на якому виділяється підсилений сигнал;

$R_k$  – колекторне навантаження транзистора за постійним струмом;

$E_k$  – джерело живлення каскаду.

Зазначимо:  $VT1$  разом із  $R_k$  і  $E_k$  утворюють головне коло підсилювача, у якому, власне, здійснюється підсилення сигналу.

Решта елементів схеми виконують допоміжну роль. Зокрема:

ділянок напруги  $R_1$ ,  $R_2$  задає режим спокою класу А, подаючи на вхід каскаду постійну напругу  $U_0$ ;

$R_E$  – забезпечує температурну стабілізацію режиму спокою каскаду шляхом створення негативного зворотного зв'язку за постійним струмом;

$C_E$  – виключає дію негативного зворотного зв'язку для змінного вхідного сигналу;

$C_1$ ,  $C_2$  – роздільні конденсатори:  $C_1$  виключає потрапляння постійної напруги  $U_0$  на джерело вхідного сигналу;  $C_2$  виключає потрапляння постійної напруги на колекторі  $U_{0k}$  на навантаження (конденсатори розділяють кола за постійним струмом і з'єднують за змінним).

Вхідний сигнал, що підлягає підсиленню, подається на клеми (1) – (2):

$e_{дж}$  – джерело вхідного сигналу;  $R_{дж}$  – його внутрішній опір.

Для цієї схеми необхідно дотримуватись таких співвідношень:

$$\frac{1}{\omega_n C_1} \ll R_{дж}; \quad \frac{1}{\omega_n C_2} \ll R; \quad \frac{1}{\omega_n C_E} \ll R_E, \quad (1.23)$$

де  $\omega_n$  – нижня межа діапазону частот підсилюваного сигналу.

Детальніше розглянемо дію температурної стабілізації режиму спокою каскаду підсилення.

Як впливає із попередніх викладів, положення точки спокою на вихідній характеристиці залежить від коефіцієнта передачі транзистора за струмом  $I_{0k} = \beta I_{0b}$ . У разі підвищення температури навколишнього середовища він зростає, а при зниженні – зменшується. У результаті положення точки спокою



транзистора змінюється (дрейф) залежно від температури навколишнього середовища або у разі заміни транзистора на інший (коефіцієнти передачі різних екземплярів транзисторів навіть одного типу можуть суттєво різнитися).

Для того щоб забезпечити **температурну стабілізацію** режиму спокою, застосовують так звані кола температурної стабілізації.

Розглянемо, як резистор  $R_E$  стабілізує режим спокою, скориставшись рівняннями (3.9), (3.10), а також тим, що  $U_{\delta} = const$  (задається дільником  $R_1, R_2$  і від температури не залежить).

$$U_{\delta} = U_{0B} + I_{0E}R_E, \quad (1.24)$$

Звідки 
$$U_{\delta} = U_{0B} - I_{0E}R_E. \quad (1.25)$$

Наприклад, у разі зростання температури транзистора, збільшується його коефіцієнт передачі  $\beta$ , що призводить до зростання колекторного струму спокою  $I_{0K} = \beta I_{0B}$ , а отже, і струму емітера  $I_{0E} = (I_{0K} + I_{0B})$ . Падіння напруги на  $R_E$  збільшується, а це, виходячи з (3.10), викликає зменшення  $U_{0B}$ , що, зі свого боку, зменшить  $I_{0B}$ , а значить, і  $I_{0K}$  (приблизно до попереднього значення).

Таким чином, спроба відхилення  $I_{0K}$  від заданого значення припиняється через наявність в схемі  $R_E$ , що у цьому випадку здійснює негативний зворотний зв'язок за струмом.

Зрозуміло, що у разі зменшення температури струм  $I_{0K}$  також практично не змінить свого значення.

Зазвичай задають  $R_E = (0,1 - 0,2)R_K$ .

Конденсатор  $C_E$  забезпечує виключення негативного зворотного зв'язку за вхідним сигналом. Його ємність визначається із співвідношення  $1/\omega_n C_E \ll R_E$ , де  $\omega_n$  – нижня границя діапазону робочих частот підсилюваного сигналу. Отже за змінним струмом резистор  $R_E$  є зашунтованим малим опором  $C_E$  – маємо схему з СЕ. А за постійним струмом – це схема з негативним зворотним зв'язком (про зворотні зв'язки буде сказано нижче).

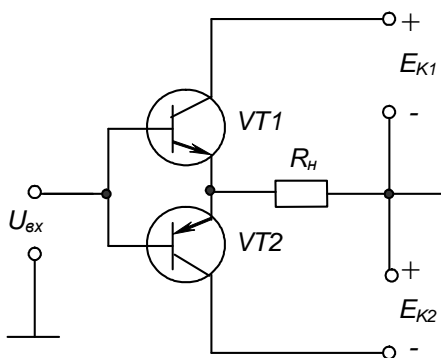


Рисунок 1.30 – Найпростіший каскад підсилення на транзисторах різного типу провідності

Останнім часом (оскільки добре реалізуються в інтегральному виконанні) широко використовують каскади підсилення, побудовані на транзисторах різного типу провідності – на комплементарних (від латинського *complement* – доповнення) парах транзисторів.

Схему найпростішого такого каскаду наведено на рисунку 1.30. Кожен із транзисторів разом із навантаженням тут утворює схему зі спільним колектором.

Якщо один підсилювальний каскад не забезпечує потрібний рівень підсилення, то застосовують **багатокаскадні підсилювачі**. Структурну схему такого підсилювача подано на рисунку 1.31.

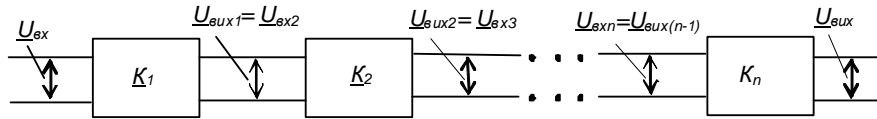


Рисунок 1.31 – Структурна схема багатокаскадного підсилювача

$$\underline{K} = \underline{K}_1 \cdot \underline{K}_2 \cdot \dots \cdot \underline{K}_n \quad (1.26)$$

таким буде загальний коефіцієнт підсилення.

### 1.14 Зворотні зв'язки в підсилювачах

Поряд із колами прямої передачі сигналів у підсилювачах вводять штучно створені кола, через які частина енергії з виходу подається на вхід. Це явище має назву **зворотного зв'язку**.

Із застосуванням зворотних зв'язків ми вже зустрічались, коли розглядали, наприклад, температурну стабілізацію режиму спокою підсилювального каскаду (негативний зворотний зв'язок).

Кола, за допомогою яких забезпечують зворотні зв'язки, називають **колами зворотного зв'язку**.

Коло прямої передачі сигналу та коло зворотного зв'язку утворюють петлю зворотного зв'язку.

Структурні схеми петльових зв'язків наведені на рисунку 1.32.

Зворотні зв'язки поділяються також на зв'язки за напругою та за струмом, як показано на рисунку 1.33, або змішані.

Залежно від способу подачі сигналу зворотного зв'язку у вхідне коло розрізняють паралельний та послідовний зворотні зв'язки, як показано на рисунку 1.34.

Зазвичай зворотні зв'язки у підсилювачах застосовують для стабілізації і покращення параметрів підсилювача.

Властивості підсилювача із зворотним зв'язком розглянемо на прикладі послідовного зворотного зв'язку за напругою.

Основним показником є коефіцієнт передачі зворотного зв'язку

$$\underline{\chi} = \frac{U_{33}}{U_{вих}} \quad (1.27)$$

що визначає, яка частка вихідної напруги надходить до вхідного кола підсилювача ( $U_{33}$  – комплекс напруги зворотного зв'язку).

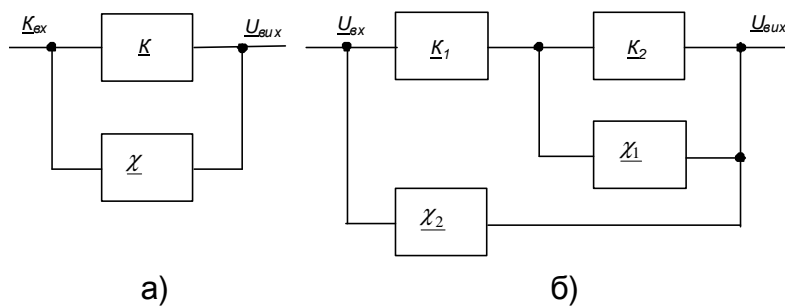


Рисунок 1.32 – Приклади петльових зворотних зв'язків:  
а – однопетльовий; б – багатопетльовий

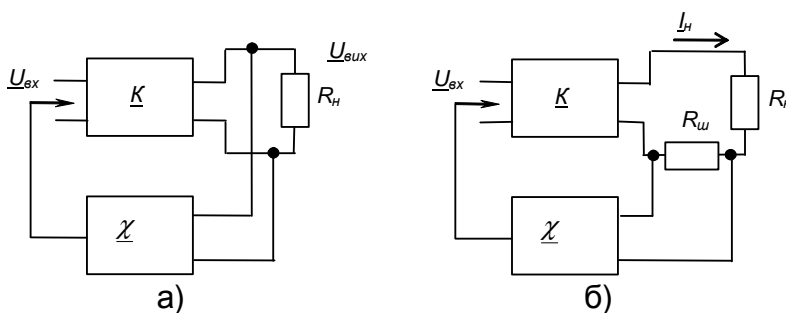


Рисунок 1.33 – Зворотні зв'язки: а – за напругою; б – за струмом  
(шунт  $R_{ш}$  – датчик струму навантаження)

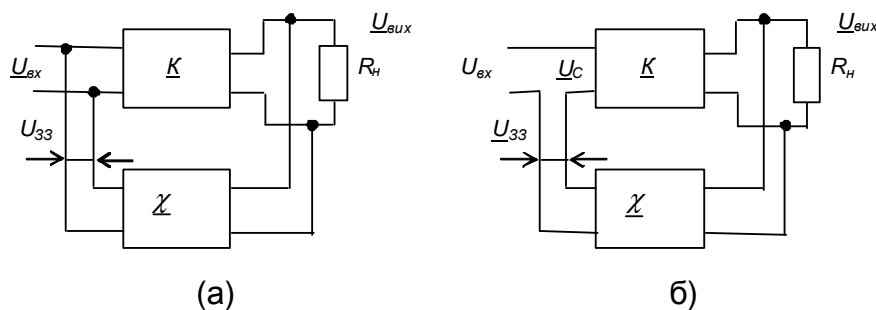


Рисунок 1.34 – Паралельний (а) та послідовний (б) зворотні зв'язки

Для вхідного кола можна записати рівняння

$$\underline{U}_C = \underline{U}_{вх} + \underline{U}_{33}, \quad (1.28)$$

де  $\underline{U}_C$  – комплекс напруги на вході.

З урахуванням виразу 1.27)

$$\underline{U}_C = \underline{U}_{вх} + \underline{\chi} \underline{U}_{вих}. \quad (1.29)$$

Запровадимо такі позначення:

1) коефіцієнт підсилення без зворотного зв'язку

$$\underline{K} = \frac{\underline{U}_{вих}}{\underline{U}_C}; \quad (1.30)$$

2) коефіцієнт підсилення підсилювача, охопленого зворотним зв'язком

$$\underline{K}_{33} = \frac{\underline{U}_{вих}}{\underline{U}_{вх}}. \quad (1.31)$$

Можна записати  $\underline{U}_{вих} = \underline{K}\underline{U}_C$ . (1.32)

З урахуванням виразу (1.29), маємо:

$$\underline{U}_{вих} = \underline{K}(\underline{U}_{вх} + \underline{\chi}\underline{U}_{вих}). \quad (1.33)$$

Поділимо обидві частини рівняння (1.33) на  $\underline{U}_{вх}$  і одержимо

$$\underline{K}_{33} = \underline{K}(1 + \underline{\chi}\underline{K}). \quad (1.34)$$

Звідки  $\underline{K}_{33} = \frac{\underline{K}}{1 - \underline{\chi}\underline{K}}$ . (1.35)

Зобразимо  $\underline{K}$  та  $\underline{\chi}$  у вигляді:

$$\underline{K} = K e^{j\phi_K}; \quad (1.36)$$

$$\underline{\chi} = \chi e^{j\phi_\chi}, \quad (1.37)$$

де  $\phi_K$ ,  $\phi_\chi$  – фазовий зсув сигналу в колі прямої передачі та колі зворотного зв'язку відповідно.

Вираз (1.35) набуває вигляду

$$\underline{K}_{33} = \frac{K e^{j\phi_K}}{1 - \chi K e^{j(\phi_K - \phi_\chi)}}. \quad (1.38)$$

Візьмемо випадок, коли  $\phi_K + \phi_\chi = \pi n$ , ( $n = 1, 3, 5 \dots$ ).

Тоді  $e^{j\pi} = -1$ , а  $\phi_K \approx 0$  і вираз (1.38) матиме вигляд

$$K_{33} = \frac{K}{1 + \chi K}. \quad (1.39)$$

Отже, якщо сигнал зворотного зв'язку зсунутий відносно вхідного сигналу на кут  $\pi$ , то цей зв'язок називається **негативним зворотним зв'язком** (НЗЗ). Коефіцієнт підсилення підсилювача, охопленого негативним зворотним зв'язком, зменшується у  $(1 + \chi K)$  разів. Незважаючи на це, НЗЗ широко використовують для підвищення стабільності роботи підсилювачів і покращення інших їхніх параметрів.

Насамперед, НЗЗ знижує залежність  $K_{33}$  від зміни  $K$  (наприклад, пов'язаних зі змінами температури). Покажемо це, для чого про-диференціюємо вираз (1.36) за  $K$ .

$$\frac{dK_{33}}{dK} = \frac{(1 + \chi K)^{-2} K \chi}{(1 + \chi K)^2} = \frac{1}{(1 + \chi K)^2}. \quad (1.40)$$

Перегрупуємо та поділимо ліву і праву частини цього рівняння на  $K_{33}$  із урахуванням (1.39), отримуємо

$$\frac{dK_{33}}{K_{33}} = \frac{dK}{K(1 + \chi K)}. \quad (1.41)$$

Цей вираз свідчить, що зміни  $K_{33}$  у  $(1 + \chi K)$  разів менші від змін  $K$ .

У випадку глибокого НЗЗ маємо

$$\chi K \gg 1 \text{ і тому } K_{33} = \frac{1}{\chi} \text{ — не залежить від } K.$$

Якщо, наприклад,  $K = 10^3$ ,  $\chi = 0,1$ , то  $K_{33} \approx 10$ .

НЗЗ також підвищує  $R_{вх}$  і знижує  $R_{вих}$ :

$$R_{вх33} = R_{вх}(1 + \chi K); \quad R_{вих33} = \frac{R_{вих}}{(1 + \chi K)}. \quad (1.42)$$

Також НЗЗ знижує коефіцієнт нелінійних та частотних спотворень. Отже зрозуміло, чому його широко застосовують у підсилювачах.

Розглянемо випадок, коли  $\phi_K + \phi_\chi = 0$  (тобто сигнал зворотного зв'язку співпадає за фазою з вхідним сигналом). Такий зв'язок називається **позитивним зворотним зв'язком** (ПЗЗ). У випадку ПЗЗ вираз (1.38) має вигляд

$$K_{33} = \frac{K}{1 - \chi K}. \quad (1.43)$$

Це свідчить, що  $K_{33}$  у  $\left(\frac{1}{1 - \chi K}\right)$  разів більший, ніж  $K$ . Тобто ПЗЗ суттєво

підвищує коефіцієнт підсилення підсилювача за  $\chi K < 1$ . Проте у той же час він погіршує інші його параметри. Тому практично застосовують граничний випадок, коли  $\chi K = 1$  і  $K_{33} \rightarrow \infty$ . Цей режим роботи називається генераторним (підсилювач самозбуджується) і використовується при створенні схем генераторів різного виду.

Зазначимо: наявність нульового фазового зсуву сигналу зворотного зв'язку і коефіцієнта підсилення більшого за одиницю є умовами режиму генерації.

### 1.15 Характеристики підсилювачів

Для підсилювачів важливими є амплітудна й амплітудно-частотна (АЧХ) характеристики.

Розглянемо ці характеристики на прикладі підсилювача змінного струму з **резистивно-ємнісними міжкаскадними зв'язками** (з  $RC$ -зв'язками).

На рисунку 1.35 наведено схему такого підсилювача.

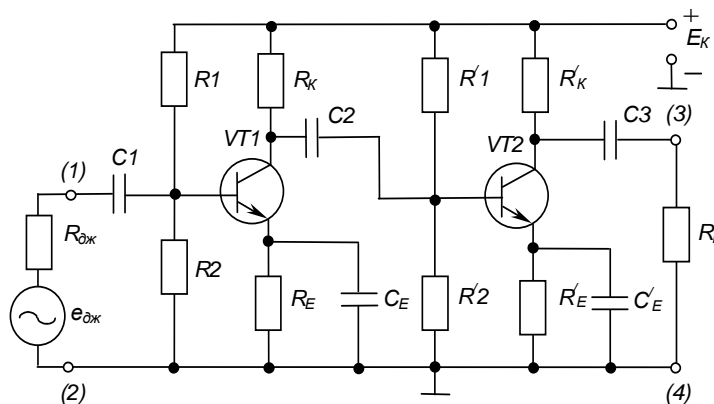


Рисунок 1.35 – Двокаскадний підсилювач з резистивно-ємнісними зв'язками

Підсилювач складається з двох каскадів підсилення, виконаних на транзисторах  $VT1$  і  $VT2$  за схемою з СЕ.

Вхідний сигнал після підсилення першим каскадом через конденсатор  $C_2$  надходить на вхід другого каскаду, з виходу якого підсилений вдруге через конденсатор  $C_3$  подається на навантаження  $R_n$ .

$$R_{н1} \approx = R_K || R' || R_{вх2}, \quad (1.44)$$

де  $R' = R'_1 || R'_2$ ;

$R_{вх2}$  – вхідний опір за змінним струмом другого каскаду;

$R_{н2} \approx = R'_K || R_n$ .

Амплітудна характеристика такого підсилювача має вигляд, наведений на рисунку 1.36.

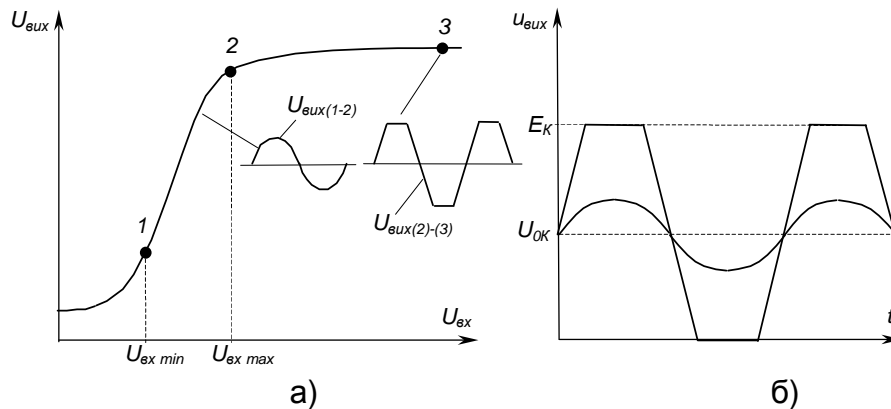


Рисунок 1.36 – Амплітудна характеристика (а) та часові діаграми вихідного сигналу (б) двокаскадного підсилювача з  $RC$ -зв'язками

На ній позначено:

- 1–2 – робоча ділянка підсилювача;
- 2–3 – режим насичення.

$$D = \frac{U_{вх\ макс}}{U_{вх\ мин}} - \text{динамічний діапазон підсилювача.}$$

На ділянці 1–2 маємо незначне спотворення форми вихідного сигналу, зумовлене нелінійністю характеристик транзистора. Ступінь спотворень визначається **коефіцієнтом нелінійних викривлень**

$$K_n = \frac{\sqrt{U_2^2 + U_3^2 + \dots + U_n^2}}{U_1}, \quad (1.45)$$

де  $U_1$  – ефективне значення напруги першої (основної) гармоніки вихідного сигналу;

$U_2, U_3, \dots, U_n$  – ефективні значення напруги другої, третьої і т.д. (вищих) гармонік вихідного сигналу.

Наявність сигналу на виході підсилювача за  $U_{вх} < U_{вх\ мин}$  і навіть за  $U_{вх} = 0$ , визначається власними шумами елементів підсилювача. Це шумовий сигнал, що зумовлений, наприклад, нестаціонарністю процесу інжекції носіїв із емітера в базу біполярного транзистора (до речі, польові транзистори позбавлені цього недоліку, у зв'язку з чим їх часто використовують у першому каскаді підсилювачів малих сигналів); виникають **шуми** також через флуктуації струму при його протіканні через металокомпонентні, вугільні та інші резистори тощо. Крім того, причиною вихідних шумів є сигнали, наведені на елементах і

з'єднаннях підсилювача зовнішніми електромагнітними полями, завади, що проникають на його вхід із кіл живлення за наявності в них пульсацій напруги.

Для зниження вихідних шумів використовують елементи з малими власними шумами, застосовують екранування, додаткові фільтри, вибирають схеми джерел живлення з мінімальними пульсаціями.

На ділянці 2–3 маємо режим насичення підсилювача через те, що транзистор тут виходить за межі лінійного режиму: поперемінно переходить із режиму відсічки через лінійний режим до режиму насичення і навпаки (не плутайте динамічний режим насичення підсилювача з статичним режимом насичення транзистора).

Другою важливою характеристикою двокаскадного підсилювача з  $RC$ -зв'язками є амплітудно-частотна характеристика (АЧХ), зображена на рисунку 1.37.

Причиною зниження коефіцієнта підсилення на низьких частотах є наявність розділяючих конденсаторів  $C_1$ ,  $C_2$ ,  $C_3$  і  $C_E$ , оскільки опір конденсатора

$$X_C \Big|_{\omega \rightarrow 0} = -\frac{1}{\omega C} \rightarrow \infty. \quad (1.46)$$

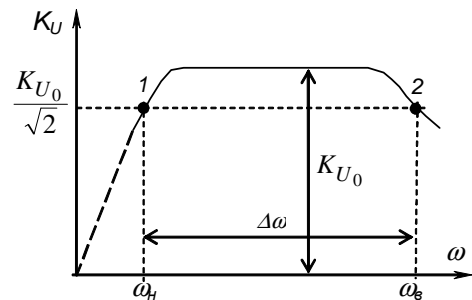


Рисунок 1.37 – АЧХ двокаскадного підсилювача з  $RC$ -зв'язками

У результаті на розділяючих конденсаторах падає частина напруги сигналу, що повинен передаватися у наступний каскад або навантаження, а з зростанням опору  $C_E$ , виникає суттєвий НЗЗ за підсилюваним сигналом змінної напруги – коефіцієнт підсилення знижується.

Причиною зниження коефіцієнта підсилення на високих частотах є:

- 1) зниження коефіцієнта передачі транзистора за струмом  $\beta$ ;
- 2) наявність у схемі паразитних конденсаторів та індуктивностей – зі збільшенням частоти сигналу (або для його вищих складових гармонік) розосереджена ємність ліній зв'язку в межах каскаду шунтує частину енергії сигналу, що підсилюється, а індуктивність провідників веде до падіння на них напруги. У результаті коефіцієнт підсилення знижується.

Виконання підсилювачів у вигляді ІМС, поряд із зменшенням габаритів, значно підвищує їхню якість порівняно з підсилювачами на дискретних компонентах. Зокрема, це відбувається за рахунок значного зниження паразитних зворотних зв'язків. Інтегральна технологія дозволяє істотно поліпшити якість і надійність електронних підсилювачів шляхом забезпечення при їхньому проектуванні великого запасу параметрів: так званої функціональної надлишковості.



### Контрольні запитання

1. Поясніть, що називають електричним колом?
2. Поясніть, що таке гілка електричного кола, вузол, контур?
3. Що таке ВАХ?
4. Поясніть, які електричні кола називають лінійними, а які нелінійними?
5. Які елементи електричних кіл відносять до активних, а які до пасивних?
6. Поясніть різницю між джерелом напруги і джерелом струму.
7. Наведіть приклади пасивних елементів електричних кіл.
8. Наведіть основні закони і правила розрахунку електричних кіл.
9. Поясніть, що таке напівпровідники (чисті і домішкові).
10. Що таке р-п перехід?
11. Що таке пряме і зворотне вмикання р-п переходу? Поясніть поведінку р-п переходу за прямого і зворотного вмикання.
12. Який вигляд має ВАХ у р-п переходу?
13. Вкажіть властивості р-п переходу, які використовують при побудові напівпровідникових електронних приладів?
14. Що таке біполярний транзистор? Поясніть його будову та принцип дії. Наведіть умовні позначення.
15. Як можна вмикати біполярний транзистор і який вигляд при цьому мають його вольт-амперні характеристики?
16. Як будується динамічна характеристика транзистора? У яких режимах може працювати транзистор?
17. Що таке польовий транзистор? Які є різновиди польових транзисторів? Поясніть їхню будову та принцип дії, наведіть умовні позначення.
18. Поясніть, коли виникає потреба в електронних підсилювачах і в чому полягає принцип підсилення?
19. Що таке підсилювальний каскад?
20. Що таке зворотні зв'язки в підсилювачах і як вони впливають на їхні параметри та характеристики?
21. Як будують багатокаскадні підсилювачі?
22. Поясніть вигляд амплітудної й амплітудно-частотної характеристик підсилювача.

## ТЕМА 2

### ПІДСИЛЕННЯ СИГНАЛІВ ПОСТІЙНОГО СТРУМУ. ОПЕРАЦІЙН ПІДСИЛЮВАЧІ

- 2.1 Загальні відомості про підсилювачі постійного струму.
- 2.2 Диференціальний ППС.
- 2.3 Загальні відомості про операційні підсилювачі.
- 2.4 Загальні відомості про операційні підсилювачі.
- 2.5 Неінвертувальний підсилювач.
- 2.6 Перетворювач струму в напругу.
- 2.7 Інвертувальний суматор.
- 2.8 Неінвертувальний суматор.
- 2.9 Інтегрувальний підсилювач (інтегратор).
- 2.10 Диференціювальний підсилювач (диференціатор).
- 2.11 Компаратори (схеми порівняння).

#### 2.1 Загальні відомості про підсилювачі постійного струму

У вимірювальній техніці, автоматиці, системах автоматичного керування і т. п. широко застосовують пристрої, що мають назву датчиків (давачів). Вони є перетворювачами неелектричних величин в електричні, часто – у напругу постійного струму. Їхня вихідна напруга пропорційна таким неелектричним величинам, як температура, тиск, освітленість тощо. Рівень вихідних напруг датчиків невеликий, із часом вони малозмінні або взагалі незмінні. Для підсилення таких сигналів і використовуються **підсилювачі постійного струму** (ППС).

АЧХ ППС зображена на рисунку 2.1. Її особливість полягає у тому, що нижня гранична частота діапазону підсилюваних сигналів дорівнює нулю. Отже, є можливість підсилення сигналів постійного струму.

Схемотехнічно це забезпечується відсутністю роздільних конденсаторів або трансформаторів між джерелом струму, каскадами і навантаженням. Тобто, ППС є підсилювачем із безпосередніми зв'язками.

Наявність роздільних елементів, які забезпечують розділення за постійним струмом і зв'язок за змінним, надавала ту перевагу, що режим  $i$ -го каскаду за постійним струмом не впливає на роботу інших каскадів, джерела сигналу або навантаження.

У **підсилювачах із безпосередніми зв'язками** вплив дестабілізуючих факторів (наприклад, змін із часом температури або напруги живлення) на режим спокою каскаду призводить до того, що навіть за відсутності вхідного сигналу на виході підсилювача може з'являтися напруга, що навантаженням

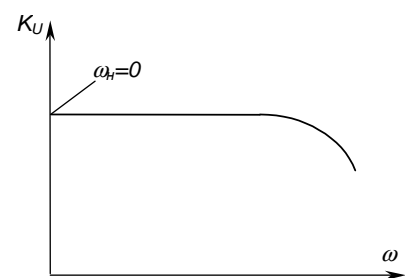
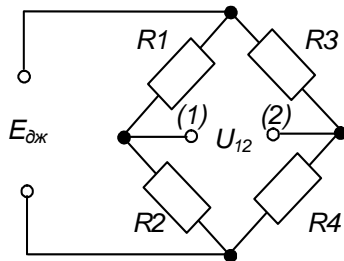


Рисунок 2.1 – АЧХ ППС

буде сприйматися як результат підсилення деякого вхідного сигналу. Це явище має назву **дрейфу нуля ППС**.

Дрейф нуля зумовлюється зміною вихідної напруги за зазначений проміжок часу за відсутності вхідного сигналу.

Для зменшення дрейфу в ППС застосовують елементи термостабілізації, запроваджується жорстка стабілізація напруги живлення та, найчастіше, використовують спеціальні балансні схеми.



**Балансні ППС** будуються на основі чотириплечого моста з паралельним балансом, схему якого наведено на рисунку 2.2.

$$\text{Тут } U_{12} = 0 \text{ при } E_{дж} - \text{var, якщо } \frac{R_1}{R_2} = \frac{R_3}{R_4}.$$

Напруга на виході мосту не залежить від змін напруги живлення чи від пропорційних змін параметрів плечей.

Рисунок 2.2 – Чотириплечий міст

На рисунку 2.3 подано найпростішу схему балансного підсилювача. Він складається з двох каскадів на транзисторах  $VT1$  і  $VT2$ . Причому параметри елементів обох каскадів мають бути однаковими (зокрема і транзисторів, що достатньо важко виконати):  $R_1=R_1'$ ;  $R_2=R_2'$ ;  $R_{K1}=R_{K1}'=R_K$ . Навантаження  $R_n$  вмикається між колекторами транзисторів.

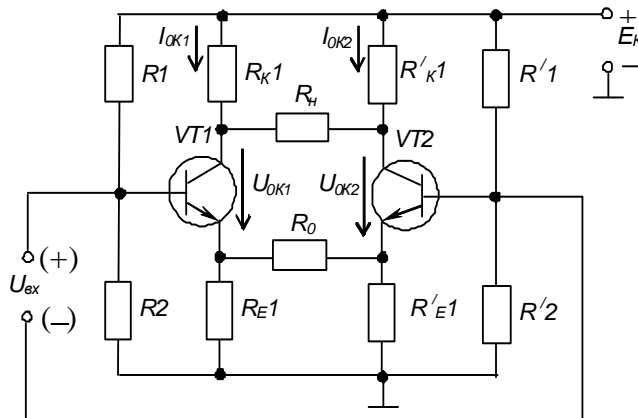


Рисунок 2.3 – Балансний підсилювач

Підсилювач є чотириплечим мостом, де роль резистора  $R_1$  виконує  $R_{K1}$ ,  $R_2$  – опір транзистора  $VT1$ ,  $R_3$  –  $R'_{K1}$ ,  $R_4$  – опір транзистора  $VT2$ .

За відсутності вхідного сигналу напруга на навантаженні дорівнює нулю (якщо схема абсолютно симетрична). Дрейф нуля практично у 20–30 разів менший, ніж у підсилювача із безпосередніми зв'язками, оскільки визначається різницею  $I_{OK1}$  та  $I_{OK2}$ . Маємо випадок, коли із двох каскадів, що мають низькі показники якості, отримано один із високими показниками.

За наявності вхідного сигналу з полярністю, вказаною на рисунку 2.3, транзистор  $VT1$  трохи відкривається, його колекторний струм зростає, а транзистор  $VT2$  пропорційно закривається і його колекторний струм

зменшується. Унаслідок цього на навантаженні  $R_H$  з'являється напруга розбалансу.

Коефіцієнт підсилення становить

$$K = \beta \frac{R'_K}{R_{ex}}, \text{ де } R'_K = \frac{R_K}{2} \parallel R_H. \quad (2.1)$$

Недоліком такого ППС є наявність значного НЗЗ, зумовленого великими значеннями  $R_{E1}$  і  $R_{E2}$ . Виключити цей недолік дозволяє схемотехнічне рішення, наведене на рисунку 2.4.

Тут справедливі такі співвідношення:

$$\Delta U_E = R_E (\Delta I_{E1} + \Delta I_{E2}); \quad (2.2)$$

$$\Delta I_{E1} = -\Delta I_{E2}; \quad (2.3)$$

$$\Delta U_E = 0. \quad (2.4)$$

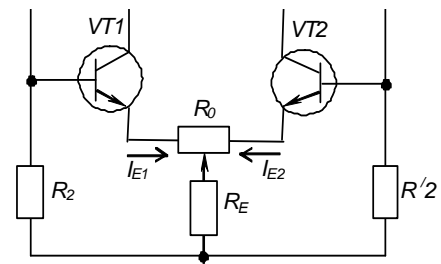


Рисунок 2.4 – Вилучення впливу НЗЗ у баланському підсилювачі

Отже, відносні зміни струмів емітерів під дією вхідного сигналу взаємно компенсуються, виключаючи НЗЗ за підсилюваним сигналом. НЗЗ за постійним струмом залишається.  $R_0$ , крім того, що вирівнює потенціали емітерів, як і в попередній схемі, у цьому разі ще й забезпечує балансування схеми за незначних відхилень параметрів елементів.

## 2.2 Диференціальний ППС

Балансний підсилювач, у емітерне коло якого замість  $R_E$  увімкнено джерело струму (наприклад, транзистор, якому задано фіксоване значення струму бази), має назву **диференціального** (різницевого – бо підсилює різницю напруг між входами) підсилювача. Його схему наведено на рисунку 2.5. Щодо нього варто зазначити таке.

Такі підсилювачі зазвичай живляться від двополярного джерела –  $E_{K1}$ ,  $E_{K2}$ .

Вхідний сигнал може бути подано не тільки як диференціальний (між входами  $Bx.1$  і  $Bx.2$ ). Його можна також подавати на будь-який із входів відносно точки з нульовим потенціалом. Другий вхід при цьому під'єднується до нульової точки.

Режим спокою забезпечується заданням такого значення струму  $I_0$ , що, при подачі на

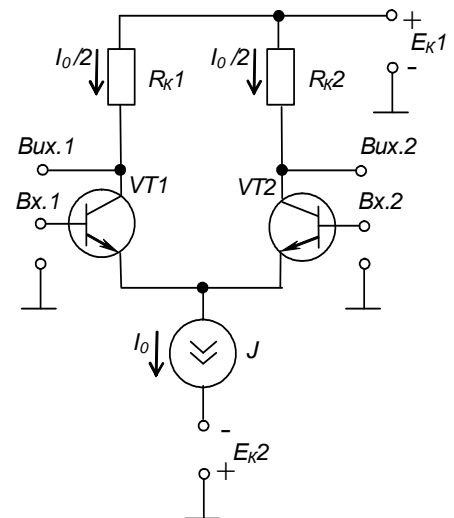


Рисунок 2.5 – Диференціальний підсилювач

обидва входи нульового потенціалу, потенціали обох виходів також дорівнюють нулеві. Так забезпечується виключення впливу каскаду на джерело сигналу та навантаження, а також взаємного впливу каскадів багатокаскадного підсилювача.

Навантаження також може бути підімкнене не тільки між обома виходами (**симетричний вихід**), але й до одного виходу і нульової точки (**несиметричний вихід**). Якщо це, наприклад, *Вих.2*, то *Вх.1* для нього буде **неінвертувальним**: зміни сигналу на виході співпадають за знаком (фазою – для змінного струму) зі змінами вхідного сигналу; *Вх.2* буде **інвертувальним**: зміни вихідного сигналу за знаком (фазою) протилежні змінам вхідного.

За несиметричного входу один із колекторних резисторів (від якого не робиться вихід) можна закортити, тобто не встановлювати.

Якщо на обидва входи подати відносно нульової точки однакові за знаком і напругою сигнали (синфазний сигнал), то напруга на виході дорівнюватиме нулю – підсилювач підсилює тільки різницевий сигнал!

Диференціальні підсилювачі знайшли широке використання при побудові ППС в інтегральному виконанні.

### 2.3 Загальні відомості про операційні підсилювачі

**Операційний підсилювач** (далі ОП) – це ППС, який має високий коефіцієнт підсилення, два входи (так званий диференціальний вхід) і один вихід.

Зазвичай ОП будують як ППС із безпосередніми зв'язками між каскадами, з диференціальним входом і біполярним відносно амплітуди підсилюваного сигналу виходом. Це забезпечує нульові потенціали на вході і виході ОП за відсутності вхідного сигналу. Тому такі підсилювачі легко з'єднувати послідовно, а також охоплювати зворотними зв'язками.

За своєю структурою ОП бувають три- або двокаскадні.

За трикаскадною схемою будувались ОП в інтегральному виконанні першого покоління. Перший диференціальний каскад у них працює в режимі мікрострумів, забезпечуючи тим самим високий вхідний опір. Другий диференціальний каскад забезпечує підсилення напруги. Третій каскад, вихідний, виконується як двотактний і забезпечує підсилення потужності, а також низький вихідний опір (див. п. 1.3).

ОП другого покоління будуються за двокаскадною схемою. Це стало можливим із зростанням рівня інтегральної технології. Перший каскад забезпечує і високий вхідний опір, і великий коефіцієнт підсилення напруги. Другий каскад є підсилювачем потужності.

Свою назву ці підсилювачі одержали у зв'язку з тим, що спочатку вони використовувались для моделювання математичних операцій (множення, додавання, віднімання, диференціювання, інтегрування та ін.) в аналогових обчислювальних машинах (АОМ).

Із розвитком інтегральної техніки сфери використання ОП значно розширились. Нині вони використовуються переважно як високоякісні

підсилювачі напруги для побудови будь-яких електронних пристроїв. А АОМ тим часом були витіснені цифровими обчислювальними машинами.

Поширеному застосуванню ОП сприяють їхні високі параметри. Це великий коефіцієнт підсилення за напругою, що становить  $K_U = (10^4-10^6)$ ; високий вхідний опір кожного з входів –  $R_{вх} > 400$  кОм; низький вихідний опір  $R_{вих} < 100$  Ом; досить частотний діапазон – від нуля до одиниць мегагерц.

За ними ОП для багатьох застосувань наближаються до **ідеального підсилювача**, що має:

- 1)  $K_U \rightarrow \infty$ ;
- 2) два симетричних входи з  $R_{вх} \rightarrow \infty$ ;
- 3)  $R_{вих} \rightarrow 0$ ;
- 4) нескінченний діапазон частот підсилюваного сигналу.

Зазначимо, що як лінійні підсилювачі із  $K_U$  у сотні тисяч разів реальні ОП не застосовують, бо їхній коефіцієнт підсилення (як і інші параметри) – величина вкрай нестабільна (наприклад, під дією температури).

Умовне позначення ОП наведено на рисунку 2.6, а (на рис. 2.6, б, в на дано умовні позначення, прийняті в деяких зарубіжних країнах).

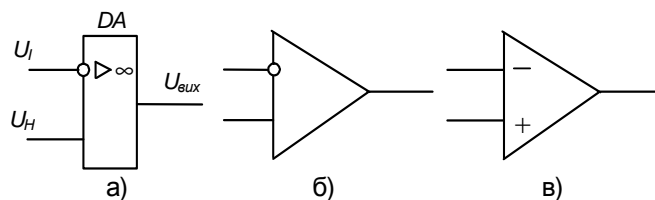


Рисунок 2.6 – Умовні позначення ОП

Вхід, на який подано  $U_I$ , називається інвертувальним, а  $U_H$  – неінвертувальним.

Якщо сигнал подати на неінвертувальний вхід, то зміни вихідного сигналу співпадають за знаком (фазою) із змінами вхідного. Якщо сигнал подати на інвертувальний вхід, то зміни вихідного сигналу матимуть протилежний знак (фазу) щодо до змін вхідного. Інвертувальний вхід використовують також для охоплення ОП зовнішніми НЗЗ, а неінвертувальний ПЗЗ.

Коротко розглянемо деякі характерні принципові схеми ОП.

ОП типу 153УД1, схему якого наведено на рисунку 2.7, має трикаскадну структуру.

Перший диференціальний каскад побудований на транзисторах  $VT1$ ,  $VT2$  із джерелом струму на транзисторі  $VT3$ . Другий побудовано на складених транзисторах  $VT5$ ,  $VT6$  і  $VT8$ ,  $VT9$  (для забезпечення великого коефіцієнта підсилення напруги). Вихідний двотактний каскад утворюють  $VT14$  і  $VT15$ . Інші елементи забезпечують стабільне живлення першого каскаду та узгодження

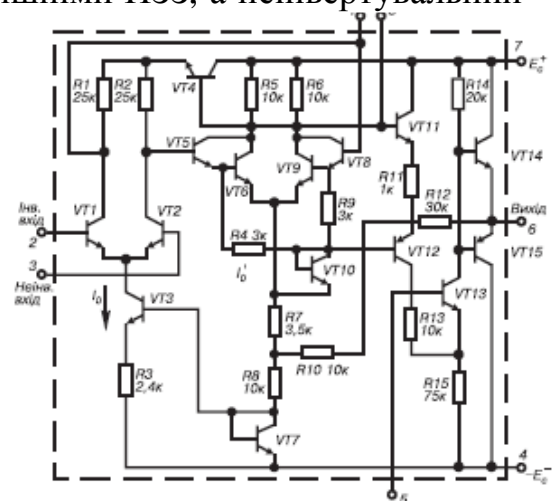


Рисунок 2.7 – ОП типу 153УД1

другого з вихідним (зверніть увагу: без кружка на схемах позначають транзистори, що не мають власного корпусу – безкорпусні).

Схемотехніка цього підсилювача багато у чому повторює схемотехніку ППС на дискретних елементах (див. рис. 2.5, рис. 1.31).

Особливістю інтегральної схемотехніки в цьому разі є застосування як джерела струму  $I_0$  для вхідного диференціального каскаду так званого «струмового дзеркала», побудованого на транзисторах  $VT3, VT7$ . Сутність його роботи полягає у тому, що за однакових параметрів транзисторів (а при виконанні на одному кристалі в одному технологічному циклі вони дуже подібні) струм колектора  $VT3$  наслідує – «віддзеркалює» – струм колектора  $VT7$ : напруга з  $VT7$  у діодному вмиканні задає струм бази  $VT3$ , що працює в режимі генератора струму. Нестабільність  $I_0$  визначається нестабільністю контактної різниці потенціалів емітерного переходу  $VT7$ . Задаючи відповідно значення опорів резисторів, увімкнених послідовно з  $VT7$ , і напругу живлення каскаду, забезпечують стабілізацію режиму  $VT7$ , а отже і  $VT3$ .

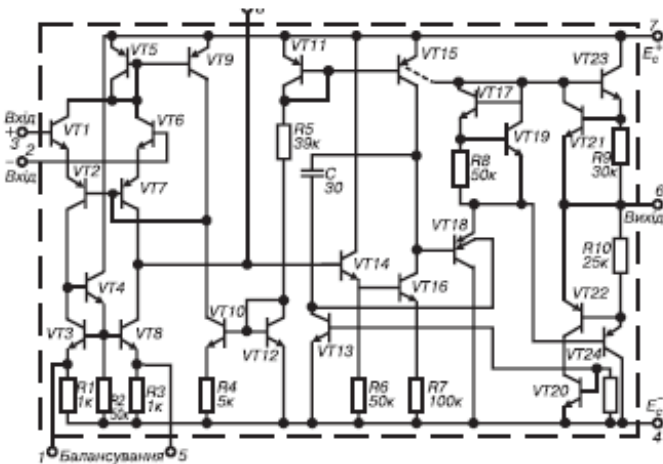


Рисунок 2.8 – ОП типу 140УД7

сигналу для каскадів із СБ на  $VT2, VT7$ , що їхніми колекторними навантаженнями є динамічні навантаження – джерела струму на  $VT3, VT8$  (як відомо, з боку колектора, через незначний нахил статичних вихідних ВАХ, транзистор має опір у сотні кілоом, а реально можливі опори резисторів в інтегральному виконанні сягають лише десятків кілоом). Оскільки значення коефіцієнта підсилення за напругою пропорційне опорі колекторного навантаження, це дозволяє отримати підсилення у декілька сотень разів уже в першому каскаді.

Вихідний каскад на  $VT23, VT24$  працює у режимі класу АВ. Захист каскаду від перевантажень забезпечують транзистори  $VT21, VT22$ , що вмикаються напругою датчиків струму  $R_9, R_{10}$  (якщо вона перевищує приблизно 0,6 В), шунтують емітерні переходи транзисторів  $VT23$  і  $VT24$ . Решта елементів забезпечує додаткове підсилення та узгодження диференціального каскаду з вихідним.

Типовим представником ОП другого покоління є ОП типу 140УД7, схему якого наведено на рисунку 2.8. Він двокаскадний, має складний вхідний диференціальний каскад на  $VT1 - VT4$  і  $VT6 - VT8$  з вмиканням транзисторів за схемою СК-СБ-СЕ. Вхідні емітерні повторювачі (каскади з СК) на  $VT1, VT6$  працюють у режимі мікροструмів, забезпечуючи тим самим великий вхідний опір ОП. Вони є джерелом

Особливістю ОП 140УД8, схему якого наведено на рисунку 2.9, є те, що, для забезпечення підвищеного входного опору, як входні транзистори VT2 і VT5 використано польові транзистори. Варто зазначити, що номенклатура сучасних ОП надзвичайно широка. Це необхідно для забезпечення конкретних специфічних потреб розробників електронних пристроїв.

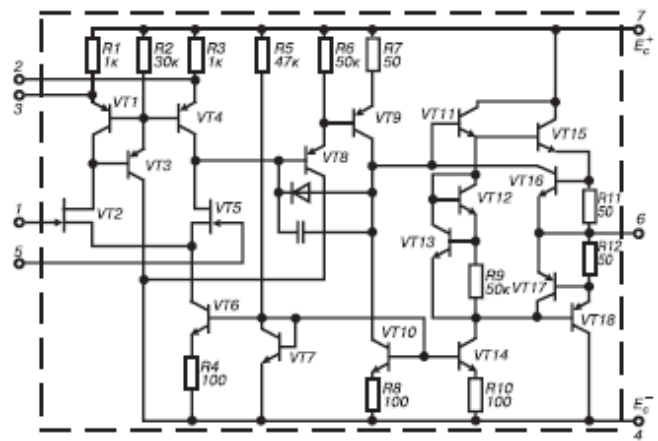


Рисунок 2.9 – ОП типу 140УД8

На рисунку 2.10 наведено типову схему вмикання ОП типу 140УД7.

Диференціальний входний сигнал  $U_{вх}$  подається між виводами 2 (інвертувальний вхід) і 3 (неінвертувальний вхід).  $U_{сф}$  – синфазний сигнал. Навантаження підмикається до виводу 6. Живлення забезпечується двополярним джерелом напруги  $E_1, E_2$ , що підмикаються між виводами 7, 4 і нульовою точкою.

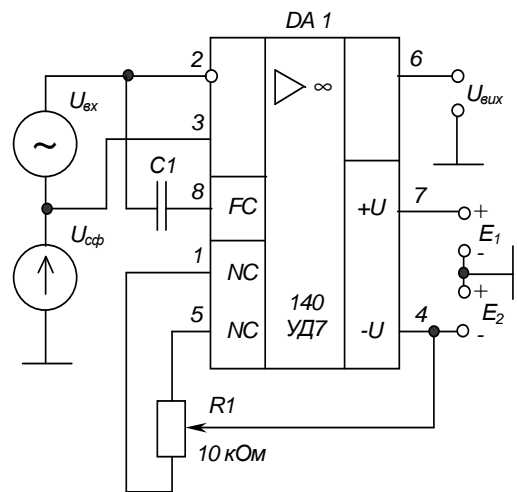


Рисунок 2.10 – Схема вмикання ОП типу 140УД7

Нульовий вихідний сигнал при  $U_{вх} = 0$  забезпечується резистором  $R_1$ , підімкненим до входів балансування (корекції нуля) 1 і 5. Це дозволяє виключити вплив несиметрії схеми ОП, яка виникає через неідеальну подібність його елементів.

Конденсатор  $C_1$  забезпечує корекцію амплітудно-частотної характеристики (АЧХ).

Схеми вмикання ОП і параметри коригувальних ланцюгів наводяться у довідкових матеріалах.

Найважливішими характеристиками ОП є вихідні **амплітудні (передатні) характеристики** –  $U_{вих} = f(U_{вх})$ , зображені на рисунку 2.11.

Знімають ці характеристики, подаючи сигнал на один із входів і з'єднуючи інший з нульовою точкою.

Кожна вихідна характеристика має горизонтальні та скісні ділянки. Горизонтальні ділянки відповідають режимам повністю відкритого чи закритого транзистора вихідного каскаду (режимам

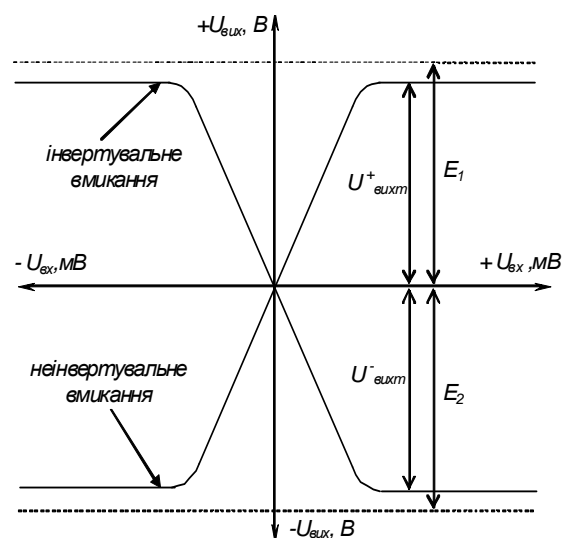


Рисунок 2.11 – Передатні характеристики ОП



насичення ОП). У разі зміни напруги вхідного сигналу на цих ділянках вихідна напруга підсилювача залишається незмінною і визначається напругами  $U_{вихт}^+$  або  $U_{вихт}^-$ , близькими до напруги джерел живлення  $E_1$  та  $E_2$ .

Коефіцієнт підсилення визначається за скісними ділянками

$$K_{UOP} = \frac{\Delta U_{вих}}{\Delta U_{вх}} \quad (2.5)$$

Великі його значення дозволяють за умови охоплення ОП глибоким НЗЗ одержати схеми з властивостями, що залежать лише від параметрів ланцюга НЗЗ (див. п. 1.14), за  $K \rightarrow \infty$   $K_{зз} \rightarrow 1/\chi$  – залежить лише від параметрів ланцюга НЗЗ (і, на перший погляд, фактично не залежить власне від підсилювача!).

Стан, за якого  $U_{вих} = 0$  за  $U_{вх} = 0$ , називається балансом ОП. Однак для реальних ОП умови балансу не виконуються (є **розбаланс**).

Напруга  $U_{зМО}$ , за якої  $U_{вих} = 0$ , має назву вхідної **напруги зміщення нуля**. Вона визначає напругу, що необхідно подати на вхід підсилювача для створення балансу. Передатні характеристики ОП за наявності розбалансу наведені на рисунку 2.12.

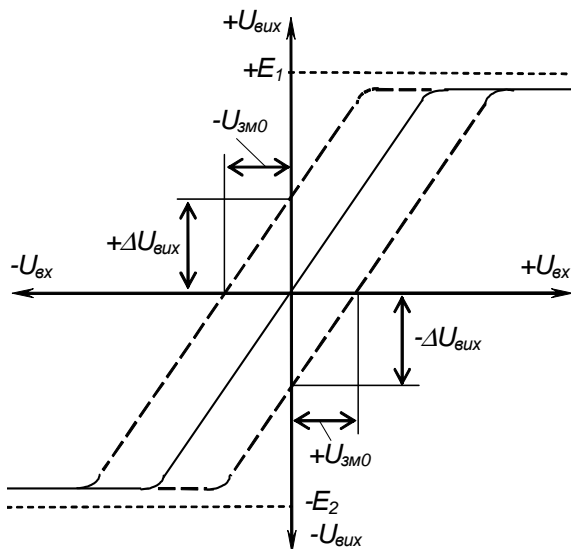


Рисунок 2.12 – Передатні характеристики ОП за наявності розбалансу

$$U_{зМО} = \frac{\Delta U_{вих}}{K_{UOP}} \quad (2.6)$$

**Корекція розбалансу** виконується корегувальними ланцюгами або, за відсутності таких у ОП деяких типів, подачею на вхід напруги, що дорівнює  $U_{зМО}$  і протилежна за знаком (див. пп. 5.6).

Вхідний опір, вхідний струм зміщення, максимальні вхідні диференціальна та синфазна напруги є основними вхідними параметрами ОП.

За необхідності захисту від перенапруг між входами ОП вмикають зустрічно-паралельно два діоди або стабілітрони.

Вихідними параметрами ОП є вихідний опір, максимальна вихідна напруга та струм.

**Частотні характеристики** ОП визначають з його АЧХ, зображеної на рисунку 2.13. Вона має спадний характер за високих частот, починаючи від частоти зрізу  $f_{зР}$ .

$f_B$  – верхня границя частотного діапазону. За цієї частоти:

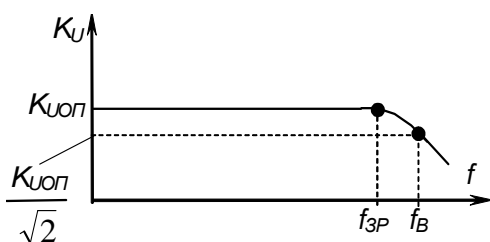


Рисунок 2.13 – АЧХ ОП

$$K_U = \frac{K_{UOP}}{\sqrt{2}} \quad (2.7)$$

Діапазон частот ( $0 - f_B$ ) має назву смуги частот ОП.

Широке практичне використання ОП в аналогових пристроях зумовлене, переважно, застосуванням у їхніх схемах різного типу зовнішніх НЗЗ, чому сприяє велике значення коефіцієнта підсилення  $K_{UOP}$ , високий вхідний та малий вихідний опори. Висока якість параметрів сучасних ОП дозволяє, зокрема, без внесення помітної похибки при розрахунку схем на ОП, приймати  $K_{UOP} \rightarrow \infty$ ,  $R_{вхОП} \rightarrow \infty$ ,  $R_{вихОП} \rightarrow 0$ , а значить вважати ОП за ідеальний!

Розглянемо деякі приклади електронних пристроїв на ОП.

## 2.4 Інвертувальний підсилювач

**Інвертувальний підсилювач** (необхідно розрізнити поняття «операційний підсилювач» і «підсилювач, виконаний на операційному підсилювачі»), схему якого зображено на рисунку 2.14, а, змінює знак вихідного сигналу відносно вхідного. Він створюється введенням паралельного НЗЗ за допомогою резистора  $R_{33}$  на інвертувальний вхід ОП – на цей вхід подається частина вихідного сигналу з дільника  $R_{33}, R_1$ .

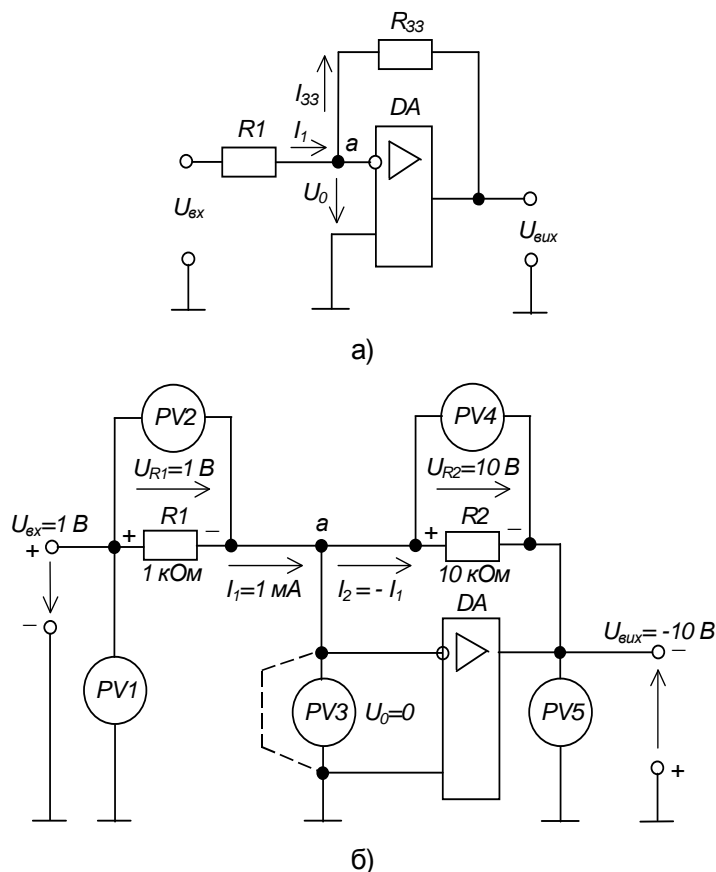


Рисунок 2.14 – Інвертувальний підсилювач на ОП

Неінвертувальний вхід з'єднується із спільною точкою схеми (точкою з нульовим потенціалом). Вхідний сигнал через резистор  $R_1$  подається на інвертувальний вхід ОП. Кола живлення і ланцюги корекції тут і надалі не показано.

Виходячи з наведеного вище, а саме: **вважаючи ОП за ідеальний, під час аналізу схем з ОП слід виходити з таких положень:**

- 1) коефіцієнт підсилення ОП нескінченний;
- 2) входи ОП струму не споживають ( $R_{вхОП} = \infty$ );
- 3) у вихідних колах ОП падіння напруги відсутнє ( $R_{вихОП} = 0$ );
- 4) якщо ОП охоплено НЗЗ і він працює у лінійному режимі (у режимі підсилення, а не насичення), різниця потенціалів між його входами  $U_{вхОП} = U_0 = 0$ .

Доведемо останнє положення.

$$U_{вихОП} = K_{УОП} U_{вхОП}; \quad (2.8)$$

$$U_{вхОП} = \frac{U_{вихОП}}{K_{УОП}}. \quad (2.9)$$

Якщо  $K_{УОП} \rightarrow \infty$ , то  $U_{вхОП} \rightarrow 0$ .

Реально  $U_{вхОП} = U_0$  нулю не дорівнює. Проте це настільки незначна величина, що для більшості схем на ОП нею можна знехтувати. Дійсно, якщо, наприклад,  $U_{вихОП} = 10$  В (це майже відповідає насиченню), а  $K_{УОП} = 100000$ , то  $U_0 = 100$  мкВ!

Оскільки на неінвертувальний вхід подана напруга  $U_n = 0$  (він з'єднаний з нульовою точкою), а  $U_0 = 0$ , то і потенціал інвертувального входу також дорівнює нулю (віртуальний нуль). У результаті джерелом вхідного сигналу пристрій сприймається як  $R_1$  – вхідний опір підсилувача дорівнює опору резистора  $R_1$ .

За першим законом Кірхгофа для вузла  $a$  маємо

$$I_1 = I_{33}. \quad (2.10)$$

Тобто

$$\frac{U_{вх}}{R_1} = -\frac{U_{вих}}{R_{33}} \quad (2.11)$$

ОП, забезпечуючи рівність  $U_0=0$ , створює на виході таку напругу, щоб відвести струм  $I_1$  через резистор  $R_{33}$ .

Тоді

$$K_{У33} = \frac{U_{вих}}{U_{вх}} = -\frac{R_{33}}{R_1}. \quad (2.12)$$

Отже,  $K_{У33}$  залежить лише від співвідношення опорів резисторів ділянки НЗЗ. Знак «-» вказує на інверсію вхідного сигналу.

Вхідний опір схеми дорівнює опору резистора  $R_1$ .

Якщо  $R_{33} > R_1$ , то  $U_{вих} = \frac{R_{33}}{R_1} U_{вх}$  – маємо **інвертувальний масштабний**

**підсилювач** (із масштабним коефіцієнтом  $K_{U33} = -\frac{R_{33}}{R_1}$ ).

За  $R_{33} = R_1$ ,  $K_{U33} = -1$  – схема набуває властивостей **інвертувального повторювача вхідної напруги (інвертор полярності)**.

На рисунку 2.14, б наведено схему, що пояснює викладені положення.

Так, якщо  $R_1 = 1$  кОм,  $R_2 = 10$  кОм, а  $U_{вх} = 1$  В, то матимемо наступне.

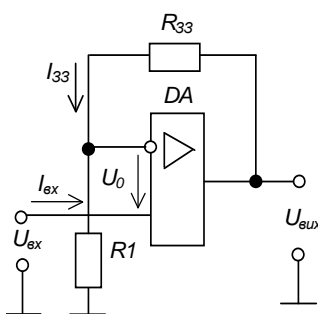
Оскільки різниця потенціалів між входами ОП  $U_0$  практично дорівнює нулеві, вольтметр *PV3* показує нуль. Значить ми подумки можемо вважати цей вольтметр закороченим провідником, позначеним штриховою лінією, що з'єднує точку *a* з нульовим провідником схеми. Тоді вольтметри *PV1* і *PV2* показують одне й те саме значення напруги 1 В, що дорівнює  $U_{вх}$ . Отже, через  $R_1$  у точку *a* із нульовим потенціалом тече струм  $I_1 = \frac{U_{вх}}{R_1} = \frac{1\text{В}}{1\text{кОм}} = 1\text{мА}$ , а весь

пристрій джерелом сигналу сприймається як  $R_1$ .

Через те, що насправді провідника, позначеного штриховою лінією, немає і вхідний опір ОП нескінченний, то від точки *a* протікає струм  $I_2 = I_1$  через  $R_2$  у вихід ОП. На  $R_2$  він викликає падіння напруги зі значенням  $U_{R2} = I_2 R_2 = I_1 R_2 = 1\text{мА} \cdot 10\text{кОм} = 10\text{В}$ , що його показує вольтметр *PV4*, підімкнений до точки *a* з нульовим потенціалом та до виходу ОП. Очевидно, що вольтметр *PV5*, підімкнений до виходу ОП та нульового провідника, показує напругу мінус 10 В, що дорівнює  $U_{вих}$ .

## 2.5 Неінвертувальний підсилювач

**Неінвертувальний підсилювач**, схему якого подано на рисунку 2.15, можна одержати, якщо ввести послідовний НЗЗ за напругою на інвертувальний вхід, а вхідний сигнал подати на неінвертувальний вхід ОП.



Тут  $U_n = U_{вх}$ , а вхідний струм  $I_{вх} = 0$ , бо  $R_{вхОП} = \infty$ .

Оскільки  $U_0 = 0$  (див. п. 5.2), то  $U_{R1} = U_{вх}$ , а  $\frac{U_{вх}}{R_1} = I_{33}$ .

З іншого боку 
$$I_{33} = \frac{U_{вих}}{R_{33} + R_1} \quad (2.13)$$

Отже, 
$$\frac{U_{вх}}{R_1} = \frac{U_{вих}}{R_{33} + R_1} \quad (2.14)$$

Рисунок 2.15 –  
Неінвертувальний  
підсилювач на ОП

Звідки 
$$U_{вих} = U_{вх} \left( 1 + \frac{R_{33}}{R_1} \right) \quad (2.15)$$

Тоді коефіцієнт підсилення неінвертувального підсилювача

$$K_{U33} = \frac{U_{вих}}{U_{вх}} = 1 + \frac{R_{33}}{R_1} . \quad (2.16)$$

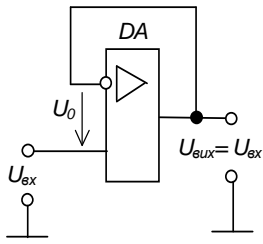


Рисунок 2.16 – Повторювач напруги на ОП

Якщо  $R_{33}=0$ , а  $R_1 \rightarrow \infty$ , одержимо **неінвертувальний повторювач**, схему якого подано на рисунку 2.16.

Неінвертувальний та інвертувальний підсилювачі широко використовуються як високостабільні підсилювачі різного призначення. Крім цього неінвертувальний має великий вхідний опір (теоретично нескінченний) і використовується для підсилення сигналів джерел із високим вихідним опором.

## 2.6 Перетворювач струму в напругу

Схема перетворювача струму у напругу, подана на рисунку 2.17, є варіантом схеми на рисунку 2.14,а за умови, що  $R_1 = 0$ .

Водночас

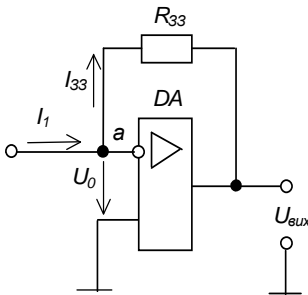


Рисунок 2.17 – Перетворювач струму у напругу

$$I_{вх} = I_{33} = -\frac{U_{вих}}{R_{33}}, \quad (2.17)$$

Звідки

$$U_{вих} = -I_{вх} R_{33}. \quad (2.18)$$

Малі значення вхідного та вихідного опорів зазначеної схеми є її важливою перевагою за використання як перетворювача струму джерела вхідного сигналу у напругу.

## 2.7 Інвертувальний суматор

Схема **інвертувального суматора** подано на рисунку 2.18. Він виконаний за типом інвертувального підсилювача (рис. 2.14) із кількістю паралельних гілок на вході, що дорівнює кількості сигналів. Якщо опори усіх резисторів схеми однакові

$$R_{33} = R_1 = R_2 = \dots = R_n \ll R_{вхОП}, \quad (2.19)$$

то при  $I_{вхОП} = 0$  маємо

$$I_{33} = I_1 + I_2 + \dots + I_n, \quad (2.20)$$

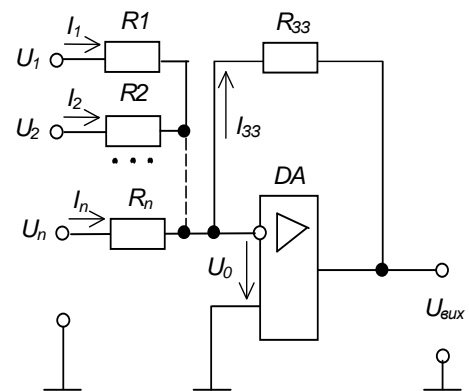


Рисунок 2.18 – Інвертувальний суматор

або 
$$U_{вих} = -(U_1 + U_2 + \dots + U_n). \quad (2.21)$$

Останнє співвідношення відбиває рівноправну вагову участь доданків у їхній сумі. Підсумовування може виконуватись також із різними ваговими коефіцієнтами для кожного з доданків.

Досягається це використанням різних значень опорів резисторів у вхідних гілках

$$U_{вих} = -\left(\frac{R_{33}}{R_1}U_1 + \frac{R_{33}}{R_2}U_2 + \dots + \frac{R_{33}}{R_n}U_n\right). \quad (2.22)$$

Тим, що з'єднання резисторів має нульовий потенціал («віртуальний нуль»), виключається взаємний вплив джерел вхідних напруг.

## 2.8 Неінвертувальний суматор

**Неінвертувальний суматор** можна отримати шляхом послідовного з'єднання суматора (рис. 2.18) і інвертора (рис. 2.14, а). Проте на основі неінвертувального підсилювача (рис. 2.15) його можна створити значно простіше – як це показано на рисунку 2.19.

За  $U_0 = 0$  напруга на обох входах ОП однакова і складає

$$U_H = \frac{U_{вих}R_1}{R_{33} + R_1}. \quad (2.23)$$

Оскільки струм неінвертувального входу дорівнює нулю (тому що  $R_{exOP} \rightarrow \infty$ ), маємо

$$\frac{U_1 - U_H}{R} + \frac{U_2 - U_H}{R} + \dots + \frac{U_n - U_H}{R} = 0, \quad (2.24)$$

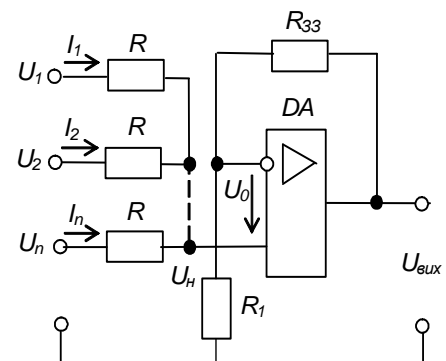


Рисунок 2.19 – Неінвертувальний суматор

або 
$$U_1 + U_2 + \dots + U_n = n \frac{R_1}{R_1 + R_{33}} U_{вих}, \quad (2.25)$$

звідки 
$$U_{вих} = \frac{R_1 + R_{33}}{nR_1} (U_1 + U_2 + \dots + U_n). \quad (2.26)$$

Задамо 
$$\frac{R_1 + R_{33}}{nR_1} = 1, \text{ і тоді } U_{вих} = U_1 + U_2 + \dots + U_n. \quad (2.27)$$

Проте взаємний вплив джерел вхідних напруг тут не виключається, як це було у інвертувального підсилювача. Тому джерела повинні мати якомога менші опори (будуватись на ОП), або їх потрібно враховувати при розрахунку.

Якщо поєднати схеми на рисунку 2.18 і рисунку 2.19 (використати пристрій одночасно як інвертувальний і неінвертувальний суматор), то отримаємо **суматор-віднімач**. Напряга на його виході дорівнює різниці результатів підсумовування напруг, поданих на неінвертувальний і на інвертувальний входи ОП.

## 2.9 Інтегрувальний підсилювач (інтегратор)

Схему **інтегратора** подано на рисунку 2.20. Вона створюється заміною у схемі інвертувального підсилювача (рис. 2.14, а) резистора зворотного зв'язку  $R_{зз}$  конденсатором  $C$ .

Оскільки  $R_{exOP} = \infty$ , то з урахуванням пояснень, наведених у п. 5.2, маємо

$$I_R = I_C \quad \text{і} \quad \frac{U_{ex}}{R} = -C \frac{du_{вих}}{dt},$$

$$\text{або} \quad U_{вих} = -\frac{1}{RC} \int_0^t U_{ex} dt + U_{вих0}.$$

Зазвичай, за  $t = 0$   $U_C = U_{вих0} = 0$ , тому

$$U_{вих} = -\frac{1}{RC} \int_0^t U_{ex} dt. \quad (2.29)$$

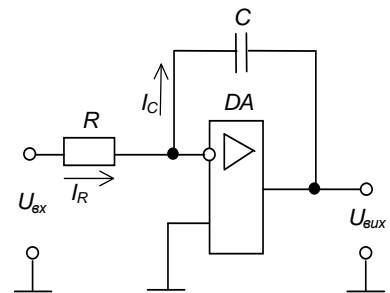


Рисунок 2.20 – Інтегратор

$RC = \tau$  – стала часу. Реальному масштабу часу відповідає  $\tau = 1$  с.

При подачі на вхід постійної за значенням напруги, струм, що заряджає конденсатор, має постійне значення  $U_{ex}/R$  (не залежить від ступеню заряду конденсатора) і конденсатор заряджається рівномірно, а вихідна напряга зростає лінійно

$$U_{вих} = -\frac{1}{RC} U_{ex} t. \quad (2.30)$$

Тому інтегратор часто застосовують як основу генераторів лінійних напруг.

На рисунку 2.21 зображено часові діаграми роботи інтегратора при подачі на його вхід постійної напруги.

При  $\tau_2$  параметри схеми вибрані неправильно, бо не забезпечується виконання інтегрування за весь час дії вхідного сигналу (ОП входить у режим насичення).

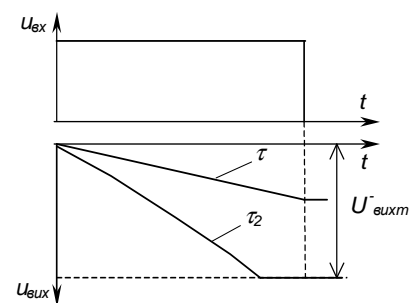


Рисунок 2.21 – Часові діаграми роботи інтегратора

## 2.10 Диференціювальний підсилювач (диференціатор)

Схему диференціатора наведено на рисунку 2.22. Від схеми інтегратора (рис. 2.20) вона відрізняється заміною місцями резистора і конденсатора. Тут

$$I_C = I_{R33}; \quad I_C = -C \frac{du_{ex}}{dt};$$

$$I_{R33} = -\frac{U_{вих}}{R_{33}}; \quad C \frac{du_{ex}}{dt} = -\frac{U_{вих}}{R_{33}};$$

$$U_{вих} = -CR_{33} \frac{du_{ex}}{dt};$$

$$R_{33}C = \tau; \quad U_{вих} = -\tau \frac{du_{ex}}{dt}. \quad (5.27)$$

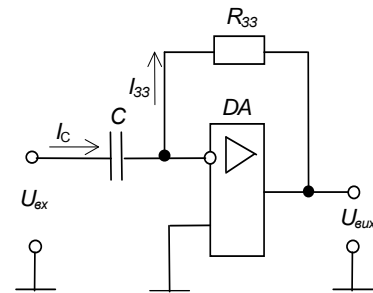


Рисунок 2.22 – Диференціатор

Сталу часу  $\tau$  необхідно вибирати так, щоб у процесі диференціювання дотримувалась нерівність  $U_{вих} < U_{вихм}^-$ .

## 2.11 Компаратори (схеми порівняння)

**Компаратори** – це електронні пристрої, призначені для порівняння напруг.

Схему найпростішого компаратора подано на рисунку 2.23, а. Він виконує порівняння вхідного сигналу  $U_{ex}$  з опорною напругою  $U_{оп}$ . Сигнал на виході ОП змінює полярність, коли ці напруги зрівнюються, як показано на

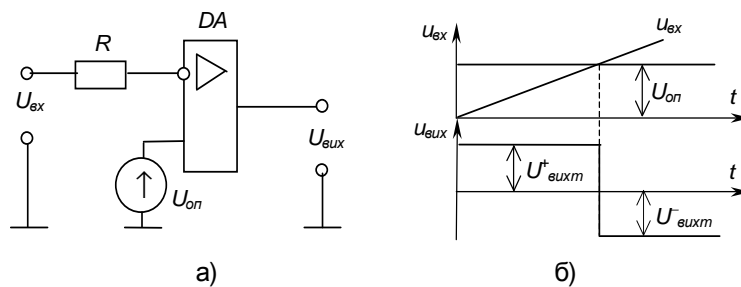


Рисунок 2.23 – Компаратор (а) і часові діаграми його роботи (б)

часових діаграмах роботи компаратора, наведених на рисунку 2.23, б.

Якщо задати  $U_{оп} = 0$ , отримуємо **нуль-орган**, що фіксує відхилення  $U_{ex}$  від нульового значення.

Компаратор – це чи не єдине використання ОП без зворотних зв'язків, коли напряду використовується його великий коефіцієнт підсилення: найменша різниця потенціалів між входами призводить до насичення ОП. При цьому маємо знак вихідної напруги «+», коли напруга на неінвертувальному вході більш позитивна, ніж на інвертувальному, і «-», якщо навпаки.

Живити ОП у цьому разі можна і від однополярного джерела, оскільки він фактично порівнює синфазні напруги.



### *Контрольні запитання*

- 1. Коли виникає необхідність у підсиленні сигналів постійного струму?*
- 2. Поясніть, які проблеми виникають при підсиленні сигналів постійного струму? Що таке дрейф нуля підсилювача постійного струму?*
- 3. На чому ґрунтується принцип дії балансного підсилювача постійного струму? Наведіть схему такого підсилювача.*
- 4. Що таке диференціальний підсилювач постійного струму? Наведіть його схему та поясніть принцип його дії.*
- 5. Що таке операційний підсилювач, як він побудований і які властивості має?*
- 6. Наведіть основні параметри і характеристики операційного підсилювача.*
- 7. Наведіть схеми і поясніть принцип дії інвертувального підсилювача на операційному підсилювачі, неінвертувального підсилювача, перетворювача струму в напругу, інвертувального і неінвертувального суматорів, інтегратора, диференціатора, компаратора.*

**ТЕМА 3**  
**КЛЮЧОВИЙ РЕЖИМ РОБОТИ ТРАНЗИСТОРА.**  
**ОСНОВИ БУЛЕВОЇ АЛГЕБРИ.**  
**ЛОГІЧНІ ЕЛЕМЕНТИ ТА ЇХ РЕАЛІЗАЦІЯ.**  
**ЕЛЕМЕНТИ НА КОМПЛЕМЕНТАРНИХ МДН-ТРАНЗИСТОРАХ**

- 3.1 Ключовий режим роботи транзистора.
- 3.2 Основи булевої алгебри. Логічні функції.
- 3.3 Реалізація простих логічних функцій.
- 3.4 Логічні елементи.
- 3.5 Логічні елементи на комплементарних МДН-транзисторах.
- 3.6 Процес перемикання елемента МДН.

### **3.1 Ключовий режим роботи транзистора**

Важливими елементами сучасних схем автоматики й обчислювальної техніки є пристрої, що мають можливість знаходитись в одному з двох стійких станів (режимів) і під дією вхідного сигналу стрімко змінювати свій стан (режим). Це дозволяє здійснювати перемикання (комутацію) різних електричних кіл.

Такі пристрої виконуються на каскадах, у яких транзистор працює в ключовому режимі, і називаються **транзисторними ключами**. Вони будуються на транзисторах, які працюють у ключовому режимі (режимі перемикання). Ключовий режим передбачає два **стани: відкритий і закритий**, аналогічно механічним контактам: увімкнено і вимкнено. У цьому режимі транзистори працюють у цифрових і імпульсних пристроях.

Транзисторні ключі повинні мати:

- 1) малий опір у відкритому стані та великий у закритому;
- 2) мале споживання енергії в обох станах;
- 3) високу швидкодію.

Як вже зазначалося у п. 2.2, при роботі у ключовому режимі транзистор може знаходитись у режимі відсічки, у режимі насичення і короткочасно в активному режимі. Це відповідає двом **стійким станам** перемикаючого пристрою.

Проміжний стан, при якому транзистор частково відкритий – активний режим, в ідеалі відсутній.

Потужність, що виділяється в транзисторі, в статичному режимі дорівнює добутку струму, що протікає через його силове коло, і напруги, прикладеної до нього.

В ідеальному випадку, коли транзистор відкритий, тобто в режимі насичення, його опір прагне до нуля. Потужність втрат у відкритому стані є добутком напруги, що дорівнює нулю, на певне значення струму, а отже, розсіювана потужність дорівнює нулю.

Знову ж таки в ідеалі, коли транзистор закритий (у режимі відсічки), його опір прагне до нескінченності. Потужність втрат в закритому стані є добутком певного значення напруги на рівне нулю значення струму. Отже, потужність втрат і в цьому режимі дорівнює нулю.

Виходить, що в ключовому режимі, в ідеальному випадку, потужність втрат у транзисторі дорівнює нулю.

Реально у відкритому стані є деякий невеликий опір силового кола транзистора. У сучасних низьковольтних МОН-транзисторів він складає тисячні долі ома, що максимально наближає їх за цим показником до механічного контакту.

Падіння напруги на транзисторі у відкритому стані (у режимі насичення) називають напругою насичення.

У закритому стані через транзистор протікає незначний струм.

Отже, потужність втрат у транзисторі в статичному режимі надзвичайно мала.

Проте в динамічному режимі, коли транзистор відкривається або закривається, його робоча точка поперемінно переходить через лінійну область (див. рис. 2.5), у якій струм через транзистор може умовно складати половину максимального струму силового кола, а напруга на ньому може досягати половини від максимального значення (напруги джерела живлення на рис. 2.5).

Отже, у динамічному режимі в транзисторі виділяється значна потужність втрат, яка звела б нанівець всі чудові якості ключового режиму. Але тривалість перебування транзистора в динамічному режимі зазвичай багато менша тривалості перебування в статичному режимі. У результаті цього К.К.Д. реального транзисторного каскаду, що працює в ключовому режимі, може бути дуже високий і складати до 93–98 %.

Ключовий режим транзисторів широко застосовують і в силових перетворювальних пристроях, імпульсних джерелах електроживлення (див., наприклад, п. 6.2), в вихідних каскадах деяких передавачів тощо, де ККД є одним із головних показників.

### 3.2 Основи булевої алгебри. Логічні функції

Основу сучасних пристроїв обробки інформації складають **цифрові (логічні) ІМС**.

Аналіз роботи цифрових пристроїв базується на використанні апарату **математичної логіки – алгебри Джорджа Буля** (1815–1864 роки), запропонованої ним у 1847 році. В її основі лежить поняття **події**, що оцінюється з погляду її настання: вона може настати або не настати.

Тоді кожному **подію** можна вважати **істинною**, що може моделюватися одиницею «1» (високим рівнем напруги при електричному моделюванні), або **хибною** – моделюється нулем «0» (низьким рівнем напруги).

Обробка інформації, поданої у вигляді подій, ведеться у **двійковій системі числення**. Вона має тільки дві цифри: 0 і 1.

Величина, котра може приймати тільки ці два значення, називається **двійковою (логічною) змінною**.

Складна подія, що залежить від декількох двійкових змінних, називається **двійковою (логічною, перемикальною) функцією**:

$$y = f(x_1, x_2, \dots, x_n), \quad \text{де } x = \{1,0\}. \quad (3.1)$$

Алгебра логіки дозволяє виконувати математичний запис логічних подій і зв'язків між ними, а це дає можливість аналітично описувати будову і роботу цифрових пристроїв (бо цифрові пристрої оброблюють інформацію, представлену у вигляді сигналів, що змінюються за законом дискретної функції).

В алгебрі логіки є три основних **логічних** дії (**операції**, функції):

- **операція НІ – логічне заперечення**:

функція має зворотне значення до змінної, від якої вона залежить

$$y = \bar{x} \quad (3.2)$$

(читається: у дорівнює не x);

- **операція АБО – логічне додавання (диз'юнкція)**:

функція істинна, якщо істинна хоча б одна з незалежних змінних, що до неї входять

$$y = x_1 + x_2; \quad (3.3)$$

- **операція І – логічне множення (кон'юнкція)**:

функція істинна, якщо істинні всі незалежні змінні, що до неї входять

$$y = x_1 \cdot x_2. \quad (3.4)$$

Зверніть увагу: в алгебрі логіки немає операцій віднімання і ділення.

Порядок дій в алгебрі логіки такий: перш за все виконується операція НІ, потім І й насамкінець АБО.

Для зміни порядку дій, як і в звичайній алгебрі, застосовують дужки.

Для **алгебри логіки** справедливі **закони**:

- **переставний (комутативний)**

$$x_1 + x_2 = x_2 + x_1 \quad \text{та} \quad x_1 \cdot x_2 = x_2 \cdot x_1; \quad (3.5)$$

- **сполучний (асоціативний)**

$$x_1 + x_2 + x_3 = x_1 + (x_2 + x_3) = (x_1 + x_2) + x_3$$

$$\text{та} \quad x_1 \cdot x_2 \cdot x_3 = x_1(x_2 \cdot x_3) = (x_1 \cdot x_2) x_3; \quad (3.6)$$

– **розподільний** (дистрибутивний)

$$x_1(x_2 + x_3) = x_1 \cdot x_2 + x_1 \cdot x_3 \quad (3.7)$$

(зазначимо, що такі ж закони діють і в звичайній алгебрі).

**Тотожності алгебри логіки:**

$$x + x = x \quad \text{та} \quad x \cdot x = x; \quad (3.8)$$

$$x + \bar{x} = 1 \quad \text{та} \quad x \cdot \bar{x} = 0; \quad (3.9)$$

$$x + 0 = x \quad \text{та} \quad x \cdot 0 = 0; \quad (3.10)$$

$$\begin{aligned} &= \\ &x = x; \end{aligned} \quad (3.11)$$

$$x_1 + x_1 \cdot x_2 + x_1 \cdot x_3 = x_1; \quad (3.12)$$

$$x_1 + \bar{x}_1 \cdot x_2 = x_1 + x_2; \quad (3.13)$$

$$x_1 \cdot x_2 + x_1 \cdot \bar{x}_2 = x_1; \quad (3.14)$$

$$x_1(x_1 + x_2) = x_1; \quad (3.15)$$

$$x_1(\bar{x}_1 + x_2) = x_1 \cdot x_2; \quad (3.16)$$

$$(x_1 + x_2)(x_1 + x_3) = x_1 + x_2 \cdot x_3. \quad (3.17)$$

До основних законів алгебри логіки також належать **закони інверсії для логічних додавання та множення – правила де Моргана:**

$$\overline{x_1 + x_2} = \bar{x}_1 \cdot \bar{x}_2 \quad \text{та} \quad \overline{x_1 \cdot x_2} = \bar{x}_1 + \bar{x}_2. \quad (3.18)$$

Ці закони відіграють важливу роль при синтезі схем цифрових пристроїв, часто спричиняючи суттєве спрощення логічних функцій, а значить і схем пристроїв, що їх реалізують.

Узагалі знання законів алгебри логіки дозволяє отримувати оптимальну за заданими критеріями схему пристрою, що забезпечує використання мінімальної кількості уніфікованих елементів, високу швидкодію та надійність.

Із практичною метою алгебру Буля першим у 1938 році застосував один із засновників математичної теорії інформації і кібернетики Клод Шеннон (США) при дослідженні електричних кіл із контактними перемикачами.

### 3.3 Реалізація простих логічних функцій

Практична реалізація аналітичного опису подій алгебри логіки виконується у вигляді **логічних схем**, що будуються з **логічних елементів** як **логічні (цифрові) автомати**. Водночас проектувальника зазвичай не цікавить внутрішня будова логічних елементів. Вони розглядаються як функціональні вузли обробки цифрової інформації.

Отже, однією з найпростіших логічних функцій є функція заперечення НІ, яку ще називають **операцією інверсії**.

Графічне позначення елемента, що реалізує таку функцію, наведено на рисунку 3.1. Як такий елемент може бути використано, наприклад, транзисторний ключ – підсилювач із СЕ, що працює у ключовому режимі: за високого рівня напруги на його вході на виході матимемо низький і навпаки.

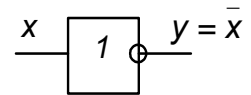


Рисунок 3.1 – Елемент НІ

Функцію, що її виконує логічний пристрій, для полегшення сприйняття часто подають у вигляді таблиці, яку називають **таблицею істинності**. Кількість стовбців цієї таблиці дорівнює числу змінних, що входять до функції і є ще один стовбець, у якому вказують значення функції для кожної з можливих комбінацій вхідних змінних, а їхньому числу відповідає кількість рядків таблиці. У загальному випадку кількість рядків дорівнює  $2^n$ , де  $n$  – число змінних.

Об'єднану таблицю істинності деяких основних логічних функцій, що залежать від двох змінних (усього таких функцій шістнадцять), наведено на рисунку 3.2. На рисунку також подано інформацію про математичний запис функцій, їхні назви, графічне позначення, можливу реалізацію.

З таблиці видно, що, наприклад, функція АБО істинна, якщо істинною є хоча б одна із змінних, що до неї входять, а функція І – тільки у випадку істинності обох змінних.

Варто звернути увагу також на достатньо популярну функцію **додавання по модулю два** або **нерівнозначність**.

$$y = x_1 \oplus x_2. \quad (3.19)$$

Її умовне позначення та таблиця істинності наведені на рисунку 3.3.

Якщо вхідні сигнали змінювати з часом, як це показано на рисунку 3.4, можна отримати часові діаграми роботи, що відповідають **динамічному режиму роботи** логічних елементів.

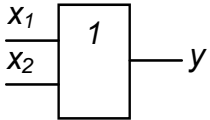
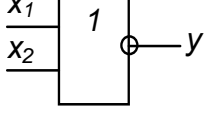
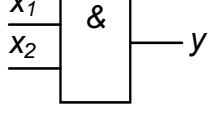
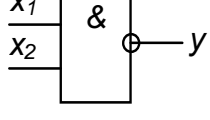
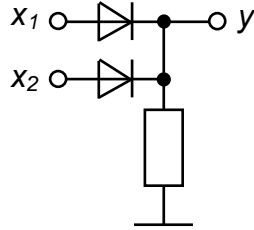
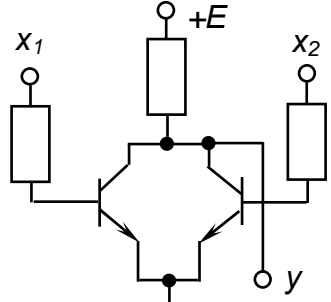
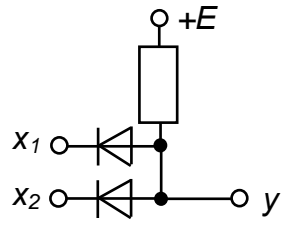
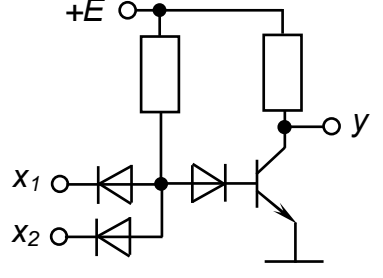
Вхідні змінні		Функція $y$			
$x_1$	$x_2$	АБО	АБО-НІ	І	І-НІ
0	0	0	1	0	1
0	1	1	0	0	1
1	0	1	0	0	1
1	1	1	0	1	0
Математичний запис (формула)		$y = x_1 + x_2 = x_1 \vee x_2$	$y = \overline{x_1 + x_2}$	$y = x_1 \cdot x_2 = x_1 \wedge x_2$	$y = \overline{x_1 \cdot x_2}$
Назва функції		Логічне додавання (диз'юнкція) – функція АБО	Заперечення логічного додавання (стрілка Пірса) – функція АБО-НІ	Логічне множення (кон'юнкція) – функція І	Заперечення логічного множення (штрих Шеффера) – функція І-НІ
Графічне позначення елемента, що реалізує функцію					
Можлива реалізація		 Резисторно-діодна логіка (РДЛ)	 Резисторно-транзисторна логіка (РТЛ)	 Резисторно-діодна логіка (РДЛ)	 Резисторно-діодно-транзисторна логіка (РДТЛ)

Рисунок 3.2 – Деякі логічні функції двох змінних

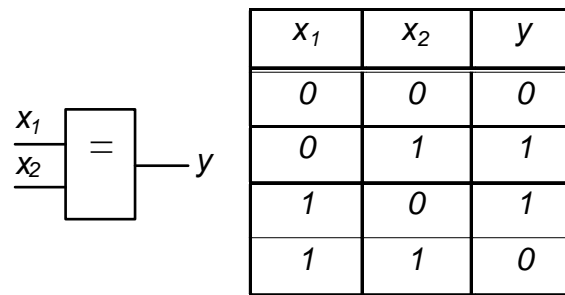


Рисунок 3.3 – Елемент нерівнозначності та його таблиця істинності

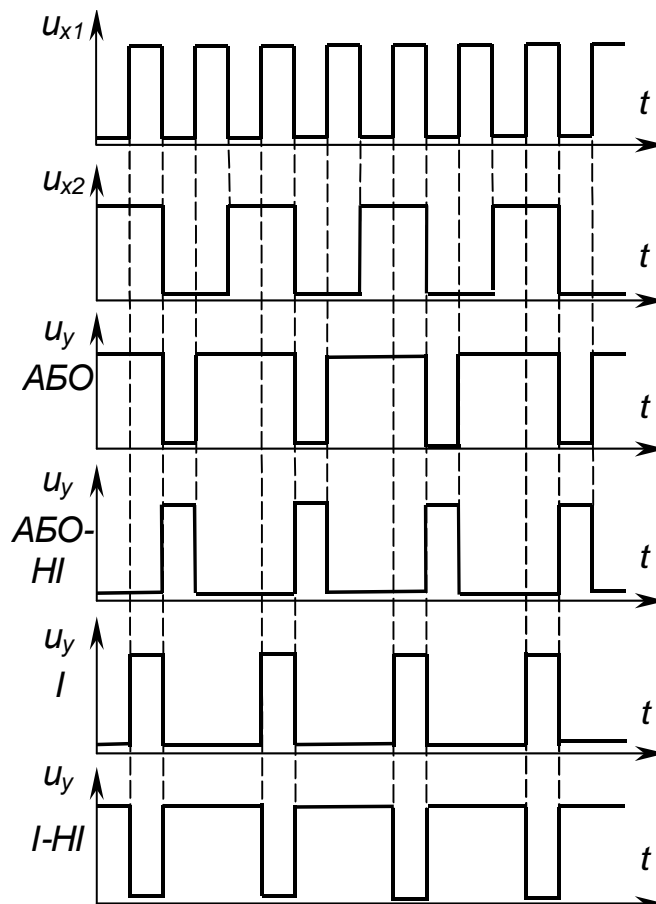


Рисунок 3.4 – Часові діаграми роботи деяких двовходових логічних елементів

### 3.4 Логічні елементи

Узагалі кількість вхідних змінних (кількість входів) логічних елементів, необхідних для реалізації складних логічних функцій, може бути будь-якою.

Реально у елементів, що випускаються у вигляді ІМС, вона зазвичай складає 2 (чотири елементи в одному корпусі ІМС, що мають спільні кола живлення), 3 (три елементи), 4 (два елементи), 8 (один елемент). Частіше це елементи І-НІ, АБО-НІ.



За елементною базою, на якій виконано логічні елементи, їх підрозділяють на резисторно-діодні (РДЛ – резисторно-діодна логіка), резисторно-транзисторні (РТЛ), резисторно-діодно-транзисторні (РДТЛ), транзисторно-транзисторні (ТТЛ), на К-МОН комплементарних транзисторах (К-МОН-логіка) і деякі інші.

Схеми двовходових резисторно-діодних елементів 2АБО та 2І наведено на рисунку 3.5, а і рисунку 3.5, б відповідно.

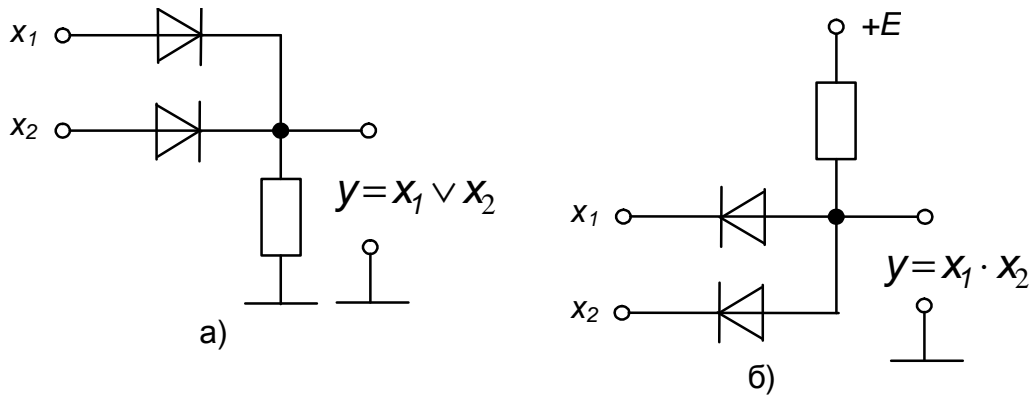


Рисунок 3.5 – Резисторно-діодні елементи 2АБО (а) та 2І (б)

При своїй схемній простоті вони мають суттєвий недолік: падіння напруги на діодних ключах не дозволяє реалізовувати складні логічні функції з послідовним вмиканням великої кількості елементів за прийнятних значень напруги джерела живлення. Необхідно забезпечувати проміжне підсилення сигналів.

Підсилення забезпечують елементи, побудовані на основі транзисторних ключів. Наприклад, це **інвертор**, схема якого наведена на рисунку 3.6. Зверніть увагу: подача невеликої негативної напруги зміщення  $U_{3М}$  забезпечує надійне закривання транзистора – збільшує завадостійкість елемента.

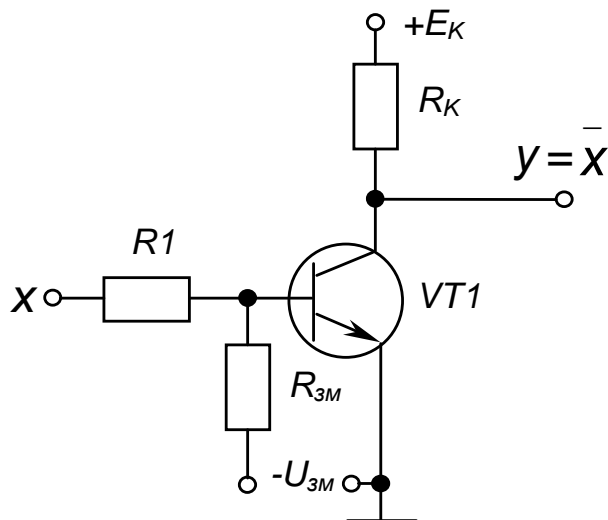


Рисунок 3.6 – Інвертор (елемент ІІ)

### 3.5 Логічні елементи на комплементарних МДН-транзисторах

На рисунку 3.7 наведено схему двовходового елемента І-НІ, виконаного на МДН-транзисторах, на комплементарних К-МОН транзисторах. Як видно з рисунку, елемент складається тільки з чотирьох МОН-транзисторів, що одночасно виконують і роль резисторів, оскільки опір їхнього каналу становить від десятків до сотень ом.

Вихід елемента транзисторними ключами  $VT1$  або  $VT2$  підмикається до шини живлення, а  $VT3$  і  $VT4$  – до нульової шини.

Діоди  $VD1$  і  $VD2$  забезпечують захист вхідних кіл ІМС від подачі від'ємної напруги.

Зазначимо, що захисні ланцюжки встановлюють на входах багатьох видів ІМС з метою їхнього захисту як від напруги недопустимої полярності, так і від перевищення вхідною напругою допустимого значення. Наприклад, від дії статичної електрики у разі дотику людини до виводів ІМС.

Елементи К-МОН прості у виготовленні (а значить дешеві), мають більшу заводостійкість ніж елементи ТТЛ, а за частотними властивостями в останній час наближаються до них.

Перевагою К-МОН логіки є ще й те, що вона працездатна у широкому діапазоні змін напруги живлення. Так, якщо для ІМС ТТЛ типове значення напруги живлення становить  $5\text{ В} \pm 5\%$ , то для ІМС К-МОН вона може становити від 3 В до 15 В.

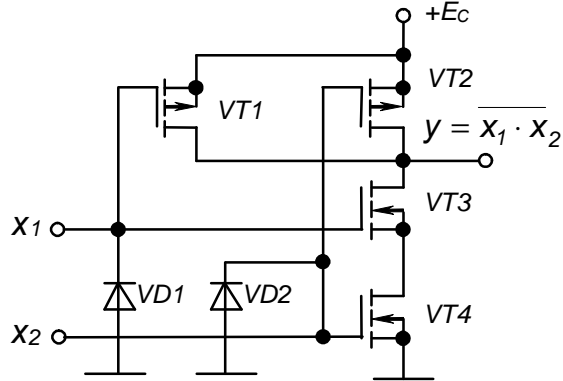


Рисунок 3.7 – Елемент 2I-НІ К-МОН-логіки

### 3.6 Процес перемикання елемента МДН

Перехід транзистора із вимкненого стану в увімкнений відбувається не миттєво, а за визначений для кожного типу транзистора час. Інерційність перехідних процесів зумовлена інерційністю процесів зміни концентрації носіїв електричних зарядів у структурі транзистора та наявністю в ній внутрішніх (власних) ємностей.

Відсутність явищ накопичення та розсмоктування носіїв у МДН-транзисторів зумовлює високу швидкодію усіх польових транзисторів. Проте, через конструктивні особливості значення власних міжелектродних ємностей у цих транзисторах більше, ніж у біполярних.

На рисунку 3.8, а наведено схему заміщення МДН-транзистора, що враховує його міжелектродні ємності.

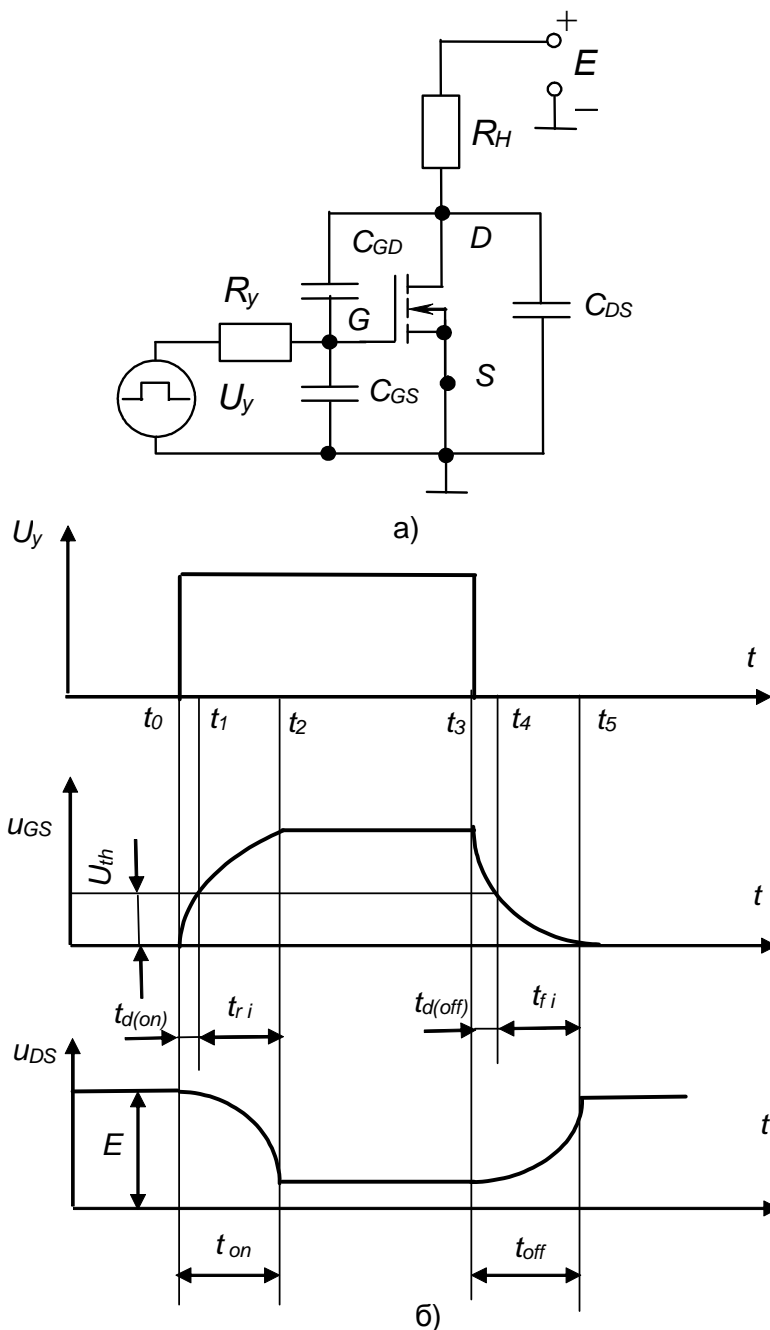


Рисунок 3.8 – Динамічні процеси в МДН-транзисторі: схема заміщення (а), діаграми процесів (б)

### 3.6.1 Вмикання МДН-транзистора

Припустимо, що МДН-транзистор знаходиться у стані відсічки (закритий). У момент часу  $t = t_0$  (рис. 3.8, б) на його затвор подається сигнал керування від джерела напруги  $U_{кер}$  із внутрішнім опором  $R_{кер}$ . Починається заряд вхідної ємності  $C_{iss}$ , яка за  $R_{кер} \gg R_H$  може бути визначена як

$$C_{iss} = C_{GD} + C_{GS} \cdot \quad (3.20)$$

Коли напруга на затворі транзистора досягне порогового значення  $U_{th}$  у момент часу  $t = t_1$ , транзистор виходить із режиму відсічки і починається спадання напруги стік-витік  $u_{DS}$ . Інтервал часу  $t_0 - t_1$  відповідає часу затримки на вмикання транзистора  $t_{d(on)}$ .

За подальшого збільшення  $u_{GS}$  транзистор у момент часу  $t = t_2$  переходить у відкритий стан. Цей інтервал часу відповідає фронту вмикання транзистора  $t_{ri}$ . Загальний час вмикання  $t_{on} = t_{d(on)} + t_{ri}$ . При вмиканні МДН-транзистора головним фактором, що визначає його швидкодію, є швидкість заряду вхідної ємності  $C_{iss}$ . Необхідно зазначити, що ємність  $C_{GD}$  має нелінійну залежність від напруги затвор-стік і з відкриттям транзистора, коли напруга затвор-стік зменшується, ємність  $C_{GD}$  різко збільшується. Це призводить до необхідності введення додаткового заряду в затвор від джерела керуючого сигналу. На честь вченого, що досліджував цей ефект, його називають ефектом Міллера, а ємність  $C_{GD}$  – ємністю Міллера. Швидкість заряду ємності затвору визначається параметрами джерела сигналу керування, тому в колах підвищення швидкодії часто використовують форсування вмикання цього транзистора від джерела струму на початковому інтервалі вмикання з подальшою підтримкою необхідного сигналу керування від джерела напруги малої потужності.

### 3.6.2 Вимикання МДН-транзистора

За стрибкоподібної зміни сигналу керування до нуля в момент часу  $t = t_3$  починається вимикання транзистора (див. рис. 3.8, б). Спочатку також буде інтервал затримки  $t_3 - t_4$  ( $t_{d(off)}$ ), доки напруга на затворі не досягне граничного значення  $u_{th}$ , за якого транзистор переходить в активний режим. Подальше спадання напруги на затворі переводить транзистор в момент часу  $t = t_5$  у режим відсічки, тобто у вимкнений стан. Інтервал часу  $t_4 - t_5$  відповідає фронту вимикання транзистора  $t_{fi}$ . Загальний час вимикання  $t_{off} = t_{d(off)} + t_{fi}$ . На тривалість зростання напруги  $u_{DS}$  можуть впливати вихідна ємність транзистора  $C_{DS}$  та опір навантаження  $R_H$ .

### Контрольні запитання

1. Поясніть, що таке транзисторний ключ?
2. Які стани передбачає робота транзистора в ключовому режимі?
3. Що таке стійкий стан?
4. Поясніть, чому втрати потужності в пристроях, що працюють у ключовому режимі в ідеальному випадку дорівнюють нулю?
5. Поясніть причини втрати потужності в ключових пристроях.
6. Чим пояснюється високе значення ККД ключових пристроїв?
7. Поясніть, на чому базується аналіз роботи цифрових пристроїв?
8. Вкажіть, як оцінюють подію в алгебрі логіки?
9. Поясніть, як можна моделювати події алгебри логіки?
10. Поясніть, що таке логічна (двійкова) змінна, логічна функція?
11. Які найпростіші логічні функції Ви знаєте?
12. Наведіть закони й тотожності алгебри логіки.
13. Поясніть будову логічного елемента К-МОН логіки.
14. Поясніть специфіку процесу вмикання МДН-транзистора.
15. Поясніть специфіку процесу вимикання МДН-транзистора.

## ТЕМА 4

### ВИДИ ЦИФРОВОЇ ЛОГІКИ. СЕРІЇ МІКРОСХЕМ. СИНТЕЗ ЛОГІЧНИХ СХЕМ

- 4.1 Загальні відомості.
- 4.2 Гібридні ІМС.
- 4.3 Напівпровідникові ІМС.
- 4.4 Призначення й параметри ІМС. Тенденції їхнього розвитку.
- 4.5 Серії мікросхем.
- 4.6 Реалізація складних логічних функцій.
- 4.7 Приклад реалізації комбінаційного пристрою.

#### 4.1 Загальні відомості

Бурхливий розвиток техніки, що у наш час значною мірою залежить від розвитку електроніки, спричиняє значне ускладнення електронних пристроїв. Це в свою чергу веде до збільшення кількості елементів у пристроях.

Зокрема, середньостатистична кількість активних (діоди, транзистори, лампи) та пасивних (резистори, конденсатори, дроселі) елементів електронних пристроїв складала:

у 1950 році –  $10^4$  шт.; у 1975 –  $10^6 \div 10^7$ ; у 1985 –  $10^8$ ; у 1995 –  $10^9$ .

Таке зростання складності електронних пристроїв призводить до виникнення низки проблем, основними з яких є:

- 1) надійність елементів і електричних зв'язків між ними (а отже і надійність пристрою загалом);
- 2) мініатюризація елементів (зменшення об'єму та маси пристроїв);
- 3) зниження споживаної потужності.

Неможливість вирішення зазначених проблем за використання розглянутих вище дискретних електронних приладів спричинило виникнення нового напрямку в електроніці – створення інтегральних мікросхем.

**Інтегральна мікросхема (ІМС)** – це електронний прилад із високою щільністю пакування електрично зв'язаних елементів, що виконує деяку функцію обробки або перетворення електричних сигналів і який, з погляду конструктивно-технологічних та експлуатаційних вимог є одним цілим.

Проектуванням, виготовленням та розробкою методів застосування ІМС займається **мікроелектроніка**.

Залежно від технології виробництва ІМС поділяють на:

- гібридні (виконуються на основі безкорпусних дискретних електронних приладів, що прикріплюються до ізоляційної основи, на яку нанесено плівкові елементи – резистори, конденсатори і т. п., а також з'єднувальні провідники);
- напівпровідникові (усі елементи виконуються на основі єдиного кристалу НП).

За складністю (ступенем інтеграції) ІМС поділяють на чотири групи:

- 1 – малий ступінь інтеграції (до 30 елементів у схемі);
- 2 – середній ступінь інтеграції (30–150 елементів);
- 3 – великий ступінь інтеграції (150–1 000 елементів);
- 4 – надвеликий ступінь інтеграції (понад 1 000 елементів).

## 4.2 Гібридні ІМС

**Гібридні ІМС** складаються з таких конструктивних вузлів:

- 1) ізоляційна основа із склопластику або керамічна, на поверхню якої у вигляді плівок нанесені резистори, конденсатори невеликої ємності, котушки невеликої індуктивності, електричні з'єднання;
- 2) дискретні безкорпусні НІІ прилади;
- 3) дискретні конденсатори великої ємності, трансформатори, дроселі;
- 4) ізоляційний корпус, що забезпечує герметизацію усіх елементів ІМС і має вивідні контакти.

На рисунку 4.1 показано конструкцію плівкових резисторів із малим і великим опором. Тонку плівку з чистого хрому, ніхрому або танталу наносять безпосередньо на ізоляційну основу. У такий спосіб одержують резистори з опором від 0,001 до десятків кілоом. Для того щоб одержати більш високоомні резистори (до десятків мегаом), використовують металодіелектричні суміші (наприклад, хром та монооксид кремнію).

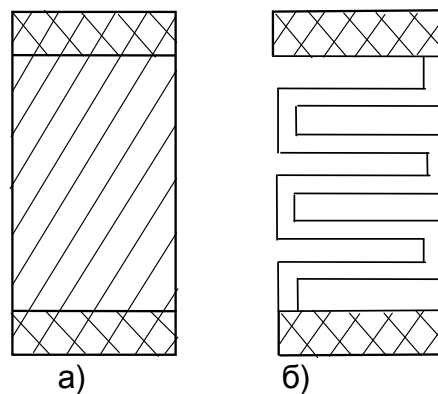


Рисунок 4.1 – Конструкція плівкових резисторів з малим (а) і великим (б) опором

На рисунку 4.2 зображено конструкцію плівкового конденсатора. Нижня та верхня обкладки конденсатора 2 є тонкими плівками із міді, срібла або золота. Діелектриком 1 є плівка із силікату алюмінію, двооксиду титану або кремнію. Розміщені вони на діелектричній основі 3.

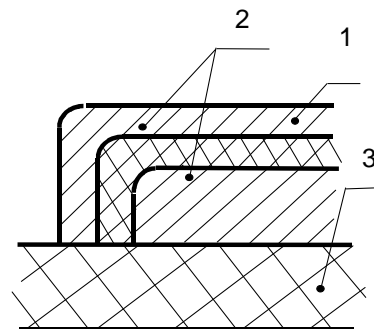


Рисунок 4.2 – Конструкція плівкового конденсатора

Ємність таких конденсаторів може бути від десяти до десятків тисяч пікофарад.

Провідники виконують у вигляді тонкої (1 мкм) плівки із золота чи міді з підшарком нікелю або хрому.

Дискретні елементи із гнучкими виводами (золотий дріт діаметром 30–50 мкм) приєднуються до плівкової мікросхеми пайкою або зваркою.

Електронні пристрої на гібридних ІМС можуть мати щільність монтажу до 60–100 елементів на  $1 \text{ см}^3$ . За такої щільності об'єм пристрою, що має  $10^7$  елементів, може складати 0,1–0,5  $\text{м}^3$ , а середній час безвідмовної роботи –  $10^3$ – $10^4$  годин і більше.

### 4.3 Напівпровідникові ІМС

На відміну від гібридних **напівпровідникові ІМС** виконуються на основі кристалу НП, де окремі його області виконують ролі транзисторів, діодів, конденсаторів, резисторів і т. і., які з'єднуються за допомогою алюмінієвих плівок, що наносяться на поверхню кристалу.

Середній час безвідмовної роботи пристрою, що має  $10^7$ – $10^{10}$  елементів, досягає  $10^3$ – $10^4$  годин.

### 4.4 Призначення й параметри ІМС. Тенденції їхнього розвитку

На відміну від дискретних елементів (діоди, транзистори), ІМС є функціональними пристроями і призначені для перетворювання електричних сигналів або енергії.

Залежно від призначення ІМС для неї можуть нормуватись різні параметри, що характеризують її як функціональний пристрій загалом.

За призначенням усі ІМС поділяються на два класи:

- 1) лінійно-імпульсні (або аналогові);
- 2) логічні (або цифрові).

До **лінійно-імпульсних (аналогових)** належать ІМС, що виконують функції перетворення й обробки електричних сигналів, які змінюються за законом безперервної функції. До них належать різні підсилювачі, генератори, стабілізатори струму та напруги.

Основні параметри підсилювачів:

- коефіцієнт підсилення за напругою  $K_u$ ;
- вхідний опір  $R_{вх}$ ;
- максимальна вихідна напруга  $U_{вих max}$ ;
- робочий діапазон частот.

Основні параметри стабілізаторів:

- коефіцієнт стабілізації  $K_{ст}$ ;
- напруга стабілізації  $U_{ст}$ ;
- максимальна потужність  $P_{max}$ ;
- діапазон зміни вхідної напруги.

До **логічних (цифрових)** відносять ІМС, що виконують функції перетворення і обробки електричних сигналів, які змінюються за законом дискретної функції (зазвичай, це двійковий цифровий код).

Параметри таких схем:

- рівень логічного нуля;
- рівень логічної одиниці;
- швидкодія;
- завадостійкість.

Основні переваги ІМС:

- висока надійність;
- малі габарити і маса;
- незначна споживана потужність;



- невисока вартість;
- високий рівень швидкодії.

Недолік – невелика вихідна потужність (50–100 мВт).

Проте за ІМС майбутнє, бо, завдяки створенню мікропроцесорів та на основі розвитку інтегральної технології стала можливою побудова функціонально різних електронних пристроїв на однотипних елементах (датчики, перетворювачі аналогових сигналів у цифрові, процесор, вузли пам'яті, перетворювачі цифрових сигналів в аналогові в поєднанні з виконавчими потужними пристроями на дискретних елементах). Водночас алгоритм обробки електричних сигналів визначається заданою програмою роботи пристрою і набір виконуваних функцій фактично залежить від програми, а не від схеми пристрою.

Зазначимо, що теоретично встановленою межею мікромініатюризації напівпровідникових ІМС є максимально досяжна кількість елементів (транзисторів), що можуть бути розміщені на 1 мм<sup>2</sup> площі кристалу, становить 10<sup>16</sup>–10<sup>18</sup> штук.

Як відомо, 16 грудня 1947 року Джон Бардін, Уолтер Браттейн та Уільям Шеклі створили електронний прилад, у якому зуміли підсилити силу струму в декілька разів. Тепер ми називаємо його біполярним транзистором. У 1958 році Джон Кілбі розмістив два транзистори на одній кремнієвій підкладці – з'явилась перша напівпровідникова інтегральна мікросхема. І ось вже більше 60 років відтоді спеціалісти намагаються розмістити на напівпровідникових підкладках якомога більше транзисторів (уже мільярди). До того ж зберігається дія закону, виведеного експериментально у 1965 році одним із засновників компанії Intel Гордоном Муром: кількість компонентів мікросхем щорічно подвоюється, а продуктивність (швидкодія) зростає вдвічі кожні вісімнадцять місяців за збереження попередньої вартості.

Сьогодні закон Мура ще є чинним, але продуктивність систем усе більше визначається не щільністю компонування транзисторів, а щільністю компонування мікропроцесорів. А декілька років тому відомий фізик і космолог Стівен Хокінг передрік, що індустрію будуть стримувати два основоположні чинники: швидкість світла й атомарна природа речовини. У 2007 році Гордон Мур зазначив, що інтегральній напівпровідниковій індустрії залишилося ще 10–15 років, оскільки, наприклад, шар ізоляційного матеріалу, що використовується в сучасних процесорах, практично досяг свого мінімуму і складає лише декілька молекул.

Одним із вірогідних кандидатів на роль матеріалу для мікросхем майбутнього є вуглецеві наноструктури. Зазначимо, що до структур, отримуваних на основі нанотехнологій відносять усі об'єкти розміром до 150 нанометрів, властивості яких не можуть бути пояснені традиційними теоріями.

Зокрема, група вчених із Національної лабораторії Лоуренса в Берклі (США) у 2007 році оголосила про створення радіоприймача нанометрового розміру. Пристрій складається з єдиної молекули вуглецевої наноструктури довжиною один мікрон і шириною десять нанометрів, що працює за тим саме

принципом, що і електронно-вакуумні лампи. А вчені зі Стенфорду (Великобританія) 2008 року розробили спосіб виготовлення транзисторів із вуглецевих наноструктур: вперше створено такий польовий транзистор. Вважається, що це ще один крок на шляху створення високопродуктивних ІМС для комп'ютерів, які будуть працювати швидше за сучасні кремнієві мікросхеми і виділяти значно менше тепла. Подібні прилади створювали і раніше, але для їхньої роботи необхідно було підтримувати температуру рідкого гелію – чотири градуси за Кельвіном. Можливість роботи за високих температур отримано шляхом використання «нанострічки» шириною менш ніж 10 нанометрів (у 50 тисяч разів тоншої за людську волосину).

Оскільки в основі всіх сучасних інформаційних технологій лежить комп'ютерна техніка, інформаційно-обчислювальні мережі, супутникові лінії зв'язку, інтернет-технології тощо, а обсяги інформації, що потребують опрацювання у реальному часі, невпинно зростають, пов'язані з цим технічні і технологічні проблеми потребують вирішення тим чи іншим способом. Завдяки невпинній роботі вчених і інженерів провідних лабораторій, фірм і корпорацій всього світу еволюціонують відповідні прилади та пристрої. А час від часу відбуваються глобальні революційні зміни.

Зокрема, 2009 року створено діод із одної молекули з шістьма атомами, а 2010 в Австралійській дослідницькій раді центру передового досвіду (Університет Вісконсин-Медісон), під керівництвом професора Мішель Сіммонс – транзистор із семи атомів фосфору. До того ж було знайдено спосіб використання електронного мікроскопу не тільки для спостережень або керування атомами, а й для цілеспрямованої побудови приладу з атомарною точністю.

У 2011 році сповіщено про відкриття в Лабораторії Федеральної політехнічної школи в Лозанні (Швейцарія) властивостей матеріалу молібденіт, завдяки яким із нього можна продукувати ІМС більш економічні та легкі, ніж із застосованих у нанотехнологіях кремнію і графену. Товщина каналу польового транзистора за цієї технології складає два з половиною атоми.

У 2010 році Жану-П'єру Коленжу та його колегам з Ірландського національного інституту Тиндалла, на основі структури, запропонованої ще 1925 року австро-угорським вченим Юлієм Едгаром Лілієнфельдом, було створено безперехідний польовий транзистор (до речі, всі інші польові транзистори було побудовано під впливом цієї його ідеї). А можливим лише тепер це стало, знову ж таки, за рахунок розвитку нанотехнологій. Така конструкція, за використання тих самих технологій, що застосовуються і для виготовлення традиційних польових транзисторів, дозволяє значно зменшити розміри приладу та підвищити його якість, наближаючи за параметрами до ідеального транзистора.

І хоча в останні роки, після побудови ІМС на транзисторах у 40 нанометрів, виникли сумніви щодо можливості реалізації 30-нанометрового транзистора, то невдовзі з'явився 32 нанометровий транзистор, а у 2011 році і 22 нанометровий (фірма Intel, США).

Ведуться дослідження із застосування для побудови комп'ютерів оптичних, біотехнічних і молекулярних систем.

Квантові комп'ютери базуються на засадах квантової механіки. Тут основою є кубіт (квантовий біт), яким може бути, наприклад, електрон, спин якого має два стани. Разом із тим він у кожний момент часу рівноймовірно може знаходитись в обох станах (0 або 1). У 2011 році фірма D-Wave (Канада) виставила вже на продаж такий комп'ютер на 128 кубітах, а у 2015 – на 1 152 кубітах. Мабуть із найбільших його недоліків є робота основної частини у середовищі з температурою 0,004 К (майже абсолютний нуль).

Проте вже у 2012 році американські вчені створили подібний комп'ютер на основі алмазу, що працює за кімнатної температури.

Вважається, що для повноцінної роботи квантовий комп'ютер має мати за основу не менш як 1 000 кубіт. Його створення передрікають у найближчі 5–10 (за найбільш песимістичними очікуваннями – 20) років.

Цього з захопленням очікують, наприклад, розробники ліків (зокрема від раку), дослідники ядерних процесів (можливо, і колайдер може більше не знадобитись), гідрометеорологи, дослідники штучного інтелекту. У той же час жахаються такої новини криптологи, бо якщо процес декодування самого сучасного конфедіційного шифру для дуже доброго сучасного персонального комп'ютера може тривати декілька десятків мільярдів років, то квантовий комп'ютер впорається з такою задачею за декілька годин (а отже, для виходу з такої халепи, зрозуміло, застосують таки ж квантове кодування).

Зазначимо, що створення пристроїв на основі різних систем не виключає одна одну. Вважається, що, наприклад, квантові комп'ютери будуть спеціалізуватися на обробці масивів даних і криптографії, молекулярні – на мікромашинах і керуванні, а оптичні й електронні – на засобах зв'язку.

Як один із напрямів, цікавим є створення логічних елементів на основі мікроелектромеханічної технології – на мікроелектромеханічних реле з вольфрамівими контактами (Університет штату Огайо, США). Розмір цих реле 25 мкм × 25 мкм × 0,5 мкм. Це, звісно, десь у тисячу разів більше розміру сучасного кремнієвого вентиля, але і у тисячу разів менше найменшого електромеханічного реле. Вони витримують не менше мільярда перемикачів. Логічний пристрій на таких елементах, поміщений у діючий атомний реактор, працює годинами без видимих пошкоджень. А контрольний напівпровідниковий – виходить із ладу менш ніж за хвилину.

Ми перебуваємо зараз саме на революційному етапі розвитку:

**механіка → електромеханіка → електронно-вакуумні лампи → напівпровідникові прилади та ІМС → наноструктури → квантові компютери →?**

#### 4.5 Серії мікросхем

Мікросхеми випускаються серіями.

**Серія мікросхем** – це група мікросхем, що мають єдине конструктивно-технологічне виконання і призначені для спільного застосування. Мікросхеми

однієї серії зазвичай мають однакову напругу джерел живлення, погоджені за вхідними і вихідними опорами, рівнями сигналів.

Вони також класифікуються за параметрами, що визначають **кліматичне виконання та стійкість до механічних впливів**:

- допустимий інтервал робочих температур (наприклад, мінус 10 °С – плюс 70 °С, або мінус 60 °С – плюс 85 °С) ;
- допустимий інтервал температур зберігання;
- багатократна циклічна зміна температури;
- відносна вологість повітря довкілля;
- атмосферний тиск;
- діапазон частот вібрацій і прискорення (наприклад, 1–2 000 Гц, 10 g);
- багатократні удари з прискоренням (наприклад, 75 або 150 g);
- лінійні навантаження з прискоренням;
- одиночні удари з прискоренням (наприклад, 25, 150 або 1 000 g; до речі, електронний модуль керованого гаубичного снаряду США витримує 16 000 g).

Мікросхеми випускаються в корпусному і безкорпусному виконаннях.

**Корпус мікросхеми** – це частина конструкції мікросхеми, призначена для захисту від зовнішніх дій і для з'єднання із зовнішніми електричними колами за допомогою виводів. Корпуси стандартизовані для спрощення технологічного процесу виготовлення виробів із різних мікросхем. Вони мають різного типу виводи: штирьові (для монтажу в отвір), планарні (для монтажу на поверхню друкованої плати), для поверхневого монтажу (SMD). За матеріалом корпуси бувають пластмасові, металоскляні, керамічні, металокерамічні, склокерамічні.

**Безкорпусна мікросхема** – це напівпровідниковий кристал («чип»), призначений для монтажу в гібридну мікросхему, чи безпосередньо на друковану плату або для поверхневого монтажу.

Цифрові інтегральні мікросхеми «**за видом логіки**» поділяються на такі:

- діодно-транзисторна логіка (ДТЛ);
- резисторно-транзисторна логіка (РТЛ);
- резисторно-ємнісна транзисторна логіка (РЕТЛ);
- транзисторно-транзисторна логіка (ТТЛ);
- емітерно-зв'язана транзисторна логіка (ЕЗТЛ);
- транзисторно-транзисторна логіка з бар'єром Шоттки (ТТЛШ);
- логіка на МОН-структурах (МОНЛ);
- логіка на комплементарних МОН-структурах (К-МОН);
- інжекційно-інтегральна логіка (І<sup>2</sup>Л).

Деякі з них розглянуто в темі 3.

#### **4.6 Реалізація складних логічних функцій**

Складні логічні функції реалізують на ІМС простих логічних елементів.

Мінімальний набір логічних елементів, що реалізують деякі прості логічні функції і за наявності необмеженої кількості яких можна реалізувати

наскільки завгодно складну логічну функцію, називають **функціонально повною системою логічних елементів** або **базисом**.

Найбільш відомими функціонально повними системами є:

- 1) елементи, що реалізують функції алгебри Буля – І, АБО, НІ;
- 2) елемент, що реалізує функцію штрих Шеффера – І-НІ;
- 3) елемент, що реалізує функцію стрілка Пірса – АБО-НІ.

Якщо уважно подивимось на таблицю істинності логічних елементів (див. рис. 9.2), то побачимо, що, наприклад, елемент І для одиниць є елементом АБО для нулів. Тобто, якщо для прямих значень

$$y = x_1 \cdot x_2,$$

то для інверсних

$$\overline{y} = \overline{x_1 + x_2}. \quad (4.1)$$

Для елемента І-НІ можна записати

$$y = \overline{x_1 \cdot x_2} = \overline{x_1} + \overline{x_2}, \quad (4.2)$$

а для елемента АБО-НІ

$$y = \overline{x_1 + x_2} = \overline{x_1} \cdot \overline{x_2}. \quad (4.3)$$

Вирази (12.2) і (12.3) називають правилами де Моргана.

Якщо задати, наприклад,  $x_2$  рівним відповідно 1 або 0, то матимемо

$$y = \overline{x_1 \cdot x_2} = \overline{x_1 \cdot 1} = \overline{x_1}, \quad (4.4)$$

або

$$y = \overline{x_1 + x_2} = \overline{x_1 + 0} = \overline{x_1}. \quad (4.5)$$

Тобто, ми можемо використовувати багатовходові логічні елементи з інверсією на виході як інвертори, задаючи на всіх, крім одного входах, сигнал 1 (*const 1*) або 0 (*const 0*).

Якщо на всі входи цих елементів подати одну й ту саму змінну, також матимемо інвертори:

$$y = \overline{x_1 \cdot x_1} = \overline{x_1},$$

$$y = \overline{x_1 + x_1} = \overline{x_1}. \quad (4.6)$$

Коли кількості входів конкретного логічного елемента не вистачає, можна вчинити так: якщо, наприклад, потрібен тривходовий елемент, а маємо

тільки двохходові, то тривходовий можна реалізувати на основі наступних співвідношень.

Оскільки очевидно, що

$$\overline{\overline{x}} = x, \quad (4.7)$$

то 
$$y = \overline{\overline{\overline{x_1 \cdot x_2 \cdot x_3}}} = \overline{\overline{\overline{x_1} \cdot \overline{\overline{x_2}} \cdot \overline{\overline{x_3}}} = \overline{\overline{\overline{x_1} \cdot \overline{\overline{x_2}} \cdot 1 \cdot \overline{\overline{x_3}}}}, \quad (4.8)$$

або 
$$y = \overline{\overline{\overline{x_1 + x_2 + x_3}}} = \overline{\overline{\overline{x_1} + \overline{\overline{x_2}} + \overline{\overline{x_3}}} = \overline{\overline{\overline{x_1} + \overline{\overline{x_2}} + 1 + \overline{\overline{x_3}}}}. \quad (4.9)$$

Отже, реалізувати тривходовий елемент можна на трьох двохходових, один із яких повинен працювати як інвертор.

Із наведених прикладів видно, що елементи І-НІ чи АБО-НІ дійсно дозволяють реалізувати логічну функцію будь-якої складності.

Нехай потрібно реалізувати функцію

$$y = \overline{\overline{\overline{(x_1 + x_2 + x_3)} \cdot x_4 + x_4 + x_5}}. \quad (4.10)$$

У загальному випадку це можна зробити за допомогою схеми, наведеної на рисунку 4.3.

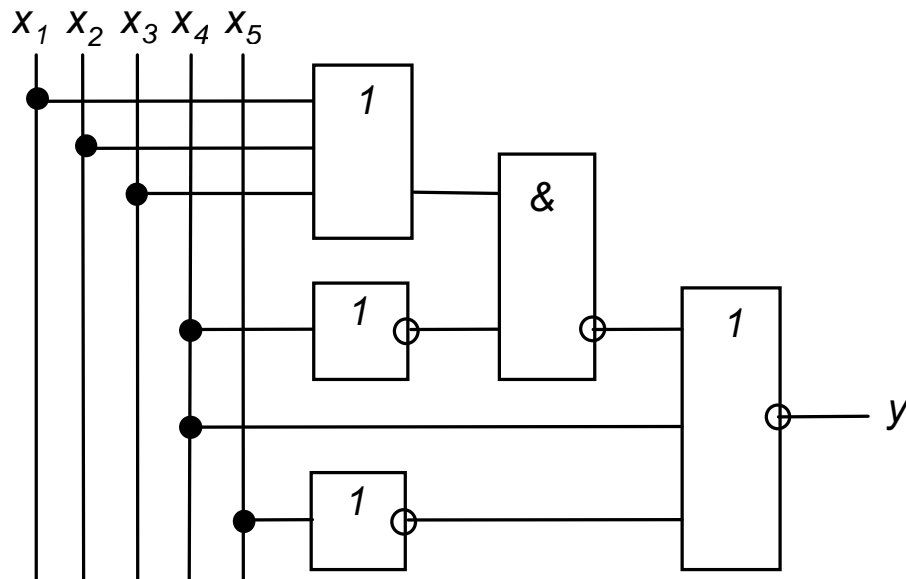


Рисунок 4.3 – Приклад схемної реалізації логічної функції

#### 4.7 Приклад реалізації комбінаційного пристрою

Для забезпечення отримання простої (економічної в реалізації), швидкодіючої схеми, складні комбінаційні пристрої спочатку описують за

допомогою логічних функцій (у вигляді математичних формул або таблиць істинності). Потім ці **функції мінімізують** на основі законів алгебри логіки з урахуванням специфіки стандартних ІМС логічних елементів, що будуть використані для схемної реалізації. Це можна робити як вручну, що досить складно, так і з використанням спеціальних програм на ЕОМ.

Якщо, наприклад, вираз (4.10) необхідно реалізувати на двовходових елементах І-НІ, то спочатку отримаємо еквівалентний мінімальний вираз у базисі І-НІ

$$\begin{aligned}
 y &= \overline{\overline{(x_1 + x_2 + x_3)} \cdot x_4 + x_4 + x_5} = \overline{\overline{x_1 \cdot x_2 \cdot x_3 \cdot x_4} + x_4 + x_5} = \\
 &= \overline{\overline{x_1 \cdot x_2 \cdot x_3 \cdot x_4 \cdot x_4 \cdot x_5} = \overline{\overline{x_1 \cdot x_2 \cdot x_3 \cdot x_4 \cdot x_5}} = \\
 &= \overline{\overline{x_1 \cdot 1 \cdot x_2 \cdot 1 \cdot 1 \cdot x_3 \cdot 1 \cdot x_4 \cdot 1 \cdot x_5 \cdot 1}}.
 \end{aligned}
 \tag{4.11}$$

Отриманому виразу відповідає схема, наведена на рисунку 4.4. Вона виконана на трьох ІМС К561ЛА7.

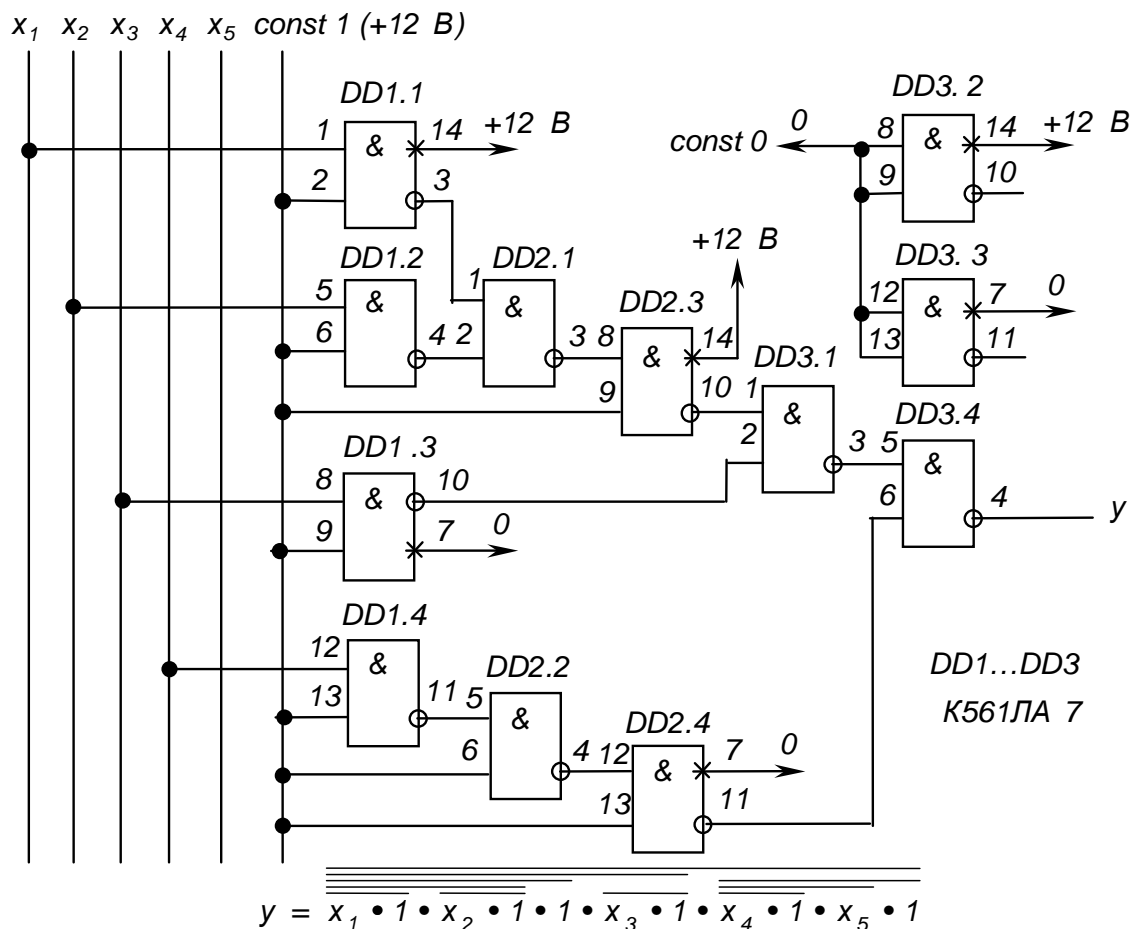


Рисунок 4.4 – Схемна реалізація логічної функції на однотипних елементах

Зауважимо, що на таких схемах відносно ланцюгів живлення ІМС на вільному полі в правій частині схеми в технічних вимогах дають вказівки щодо підмикання відповідних контактів або вказують відповідні контакти ІМС як нелогічні виводи елементів і позначають місця їхнього підмикання (див. рис. 4.2 – контакти 7 і 14). На входи елементів, що не задіяні, подають сигнали *const 1* або *const 0*, а їхні виходи залишають вільними (див. рис. 4.4 – елементи *DD3.2* і *DD3.3*).

#### Контрольні запитання

1. Поясніть, що називають інтегральною мікросхемою?
2. Як ІМС поділяють за ступенем інтеграції?
3. Які мікросхеми називаються гібридними, а які напівпровідниковими?
4. Для чого призначені ІМС і які параметри вони мають?
5. Які мікросхеми називаються аналоговими, а які цифровими?
6. Що таке «серія мікросхем»?
7. Чим відрізняються ІМС у корпусному і безкорпусному виконаннях?
8. Що таке функціонально повна система логічних елементів? Наведіть приклади.
9. Поясніть, як, виходячи з правил де Моргана, можна побудувати елемент АБО-НІ на основі елемента І-НІ ?
10. Поясніть, як багатовходовий логічний елемент з інверсією на виході можна використати як інвертор?
11. Поясніть, як можна отримати логічний елемент із кількістю входів, що перевищує кількість входів елемента, обраного за базовий при побудові логічної схеми?
12. Як реалізують складні логічні функції?



## ТЕМА 5

### ПОНЯТТЯ ПРО ЦИФРОВІ МІКРОЕЛЕКТРОННІ ПРИСТРОЇ. ДВІЙКОВА СИСТЕМА ЧИСЛЕННЯ. ДВІЙКОВІ КОДИ

5.1 Поняття про цифрові мікроелектронні пристрої.

5.2 Двійкова система числення.

5.3 Шістнадцяткова система числення.

#### 5.1 Поняття про цифрові мікроелектронні пристрої

**Цифрові мікроелектронні пристрої** є дискретними цифровими автоматами, виконаними на ІМС і призначені для обробки інформації, що представлена у вигляді цифрового коду. Вони використовуються для створення цифрових інформаційних, вимірювальних систем та систем керування.

Усі цифрові пристрої поділяються на два великих класи: комбінаційні й послідовнісні.

**Комбінаційні пристрої** реалізують функції, які залежать тільки від комбінації змінних, що до них входять, у конкретний момент часу і не залежать від стану пристрою у попередній момент часу. Найпростішими прикладами таких пристроїв є логічні елементи.

**Послідовнісні** (від слова «послідовність») **пристрої** реалізують функції, що залежать не тільки від комбінації вхідних змінних у конкретний момент часу, а ще й від стану пристрою у попередній момент часу: вони мають пам'ять. Найпростішими прикладами таких пристроїв є тригери (див. тему 7).

Основними (науживанішими) мікроелектронними цифровими пристроями є:

- 1) дешифратори;
- 2) мультиплексори;
- 3) лічильники імпульсів;
- 4) регістри;
- 5) цифро-аналогові та аналого-цифрові перетворювачі.

Будуються ці пристрої на логічних елементах і тригерах.

#### 5.2 Двійкова система числення

Особливістю сучасних процесорів є те, що вони працюють із числами, представленими не у **десятковій**, а у **двійковій системі числення**: число представляється не як сума ступенів числа 10 (основи системи числення), помножених на відповідні числа від 0 до 9

$$N_{10} = a_1 \cdot 10^0 + a_2 \cdot 10^1 + a_3 \cdot 10^2 + \dots + a_{n+1} \cdot 10^n, \quad (5.1)$$

де  $a_i = \{0;1;2;3;\dots;9\}$ ,

а як сума ступенів числа 2, помножених на 0 або 1

$$N_2 = a_1 \cdot 2^0 + a_2 \cdot 2^1 + a_3 \cdot 2^2 + \dots + a_{n+1} \cdot 2^n, \quad (5.2)$$

де  $a_i = \{0;1\}$ .

У результаті основою такого процесора є двостабільний (такий, що має два стани), а не десятистабільний елемент.

### 13.3 Шістнадцяткова система числення

Деяке спрощення при написанні і читанні команд дає використання **шістнадцяткової системи числення**. Вона містить 16 символів, кожному з яких відповідає чотирирозрядне число у двійковому коді: число представляється як сума ступенів числа 16, помножених відповідно на 0, 1, 2, ..., 9, A, B, C, D, E, F

$$N_{16} = a_1 \cdot 16^0 + a_2 \cdot 16^1 + a_3 \cdot 16^2 + \dots + a_{n+1} \cdot 16^n, \quad (5.3)$$

де  $a_i = \{0;1;2;3;\dots;9; A; B; C; D; E; F\}$ .

Таблиця 5.1 показує відповідність запису чисел у десятковому, двійковому і шістнадцятковому кодах.

Перетворити двійковий код у шістнадцятковий дуже легко: двійкове число поділяється на групи по чотири розряди, починаючи з молодшого – на **тетради**. Кожна група замінюється відповідним шістнадцятковим символом. При зворотному перетворенні кожен символ замінюється двійковою тетрадою.

Наприклад,  $0101\ 0111\ 1101\ 1111\ 0001_2 = 57DF1_{16}$ .

Отже, шістнадцятковий код з погляду застосування для запису програм для МПП можна вважати більш компактним записом двійкового.

Розглянуті типи кодів належать до послідовних позиційних зважених.

**Послідовний код** – тому що тут маємо послідовність від молодшого (правого) розряду і подальших старших розрядів.

**Позиційний код** – бо значущість кожного розряду визначається позицією в числі, що відповідає ступеню основи системи числення.

**Зважений код** – тому що кожен розряд має вагу, наприклад, від 0 до 9 для десяткового коду, або від 0 до 1 для двійкового.

Прикладом позиційного зваженого, але не послідовного коду може бути запис чисел у римському численні: IV, VI.

Таблиця 5.1 – Запис чисел у різних кодах (системах числення)

Десятковий код	Двійковий код	Шістнадцятковий код
0	0000	0
1	0001	1
2	0010	2
3	0011	3
4	0100	4
5	0101	5
6	0110	6
7	0111	7
8	1000	8
9	1001	9
10	1010	A
11	1011	B
12	1100	C
13	1101	D
14	1110	E
15	1111	F

А взагалі, кількість видів кодів необмежена. Та сама послідовність нулів і одиниць може означати що завгодно (універсальний міжнародний код ASCII, код WINDOWS, код телеграфу Морзе і Бодо, код факсів тощо).

#### *Контрольні запитання*

1. Поясніть, що являють собою цифрові мікроелектронні пристрої?
2. На які класи поділяють цифрові пристрої?
3. Які мікроелектронні пристрої відносять до комбінаційних?
4. Які мікроелектронні пристрої відносять до послідовнісних?
5. Назвіть найуживаніші цифрові мікроелектронні пристрої.
6. Поясніть представлення чисел у десятковому коді.
7. Поясніть представлення чисел у двійковому коді.
8. Поясніть представлення чисел у шістнадцятковому коді.
9. Що означає поняття «послідовний позиційний зважений код»?

## ТЕМА 6

### МУЛЬТИПЛЕКСОРИ. ШИФРАТОРИ І ДЕШИФРАТОРИ. НАПІВСУМАТОРИ ТА СУМАТОРИ

- 6.1 Комутатори.
- 6.2 Мультиплексори.
- 6.3 Шифратори.
- 6.4 Дешифратори.

#### 6.1 Комутатори

**Комутатор** — це пристрій для перемикання електричних кіл (сигналів). В електронних пристроях перемикання можуть застосовуватись як для цифрових, так і для аналогових сигналів.

У цифровій техніці комутатори забезпечують під'єднання або від'єднання вхідного сигналу до виходу за значенням коду керування. При побудові пристрою на К-МОН-транзисторах вони можуть комутувати й аналогові сигнали.

Комутатори можуть бути як одноканальними (під'єднання або від'єднання вхідного сигналу до виходу), так і багатоканальними (підключення або від'єднання вхідного сигналу до виходу за значенням коду керування) – тоді вони називаються мультиплексорами.

#### 6.2 Мультиплексори

**Мультиплексори** (комутатори) – це комбінаційні пристрої, що під'єднують до виходу вхід (передають на вихід інформацію з входу), номер якого задає комбінація нулів і одиниць на адресних входах.

Схема чотиривходового мультиплексора і його таблиця істинності наведені на рисунку 6.1.

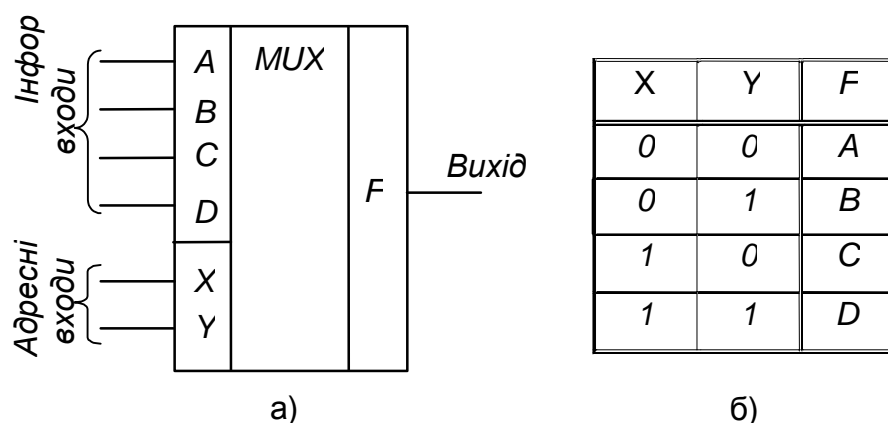


Рисунок 6.1 – Чотиривходовий мультиплексор (а) і його таблиця істинності (б)

Логічна функція, що її реалізує цей мультиплексор, така:

$$F = \overline{A}\overline{x}y + \overline{B}xy + Cx\overline{y} + Dxy. \quad (6.1)$$

На основі мультиплексорів може бути реалізована будь-яка логічна функція, тому їх часто застосовують у складі програмованих ВІС.

Як вже зазначалось, що К-МОН мультиплексори забезпечують комутацію не тільки цифрових, а також і аналогових сигналів.

В одному корпусі ІМС середнього ступеня інтеграції можуть бути два мультиплексори на чотири входи або один на вісім входів.

### 6.3 Шифратори

**Шифратор** (кодер) – це комбінаційний пристрій, призначений для перетворення керуючих сигналів (команд), що надходять на його входи в двійковий код. Зокрема, такими сигналами або командами можуть бути десяткові числа, наприклад, номер команди, який за допомогою шифратора перетворюється в двійковий код.

### 6.4 Дешифратори

**Дешифратори** (декодери) є комбінаційними пристроями, призначеними для перетворення кодованих двійкових вхідних сигналів у сигнали керування виконавчими пристроями, пристроями відображення інформації тощо.

У загальному випадку дешифратор має декілька входів (за кількістю розрядів двійкових чисел, які необхідно декодувати) і декілька виходів.

Кожній комбінації вхідних сигналів відповідає певна комбінація вихідних (зрозуміло, що дешифратори як комбінаційні пристрої будуються на логічних елементах і випускають їх у вигляді ІМС).

Наприклад, **двійковий дешифратор**, умовне позначення якого наведено на рисунку 6.2, має чотири входи ( $n = 4$ ) з ваговими коефіцієнтами 1, 2, 4, 8, що відповідає чотирьом розрядам послідовного двійкового коду ( $2^0, 2^1, 2^2, 2^3$ ), і шістнадцять виходів: від 0 до 15 ( $N = 2^n = 2^4 = 16$ ). Кожній комбінації нулів і одиниць на входах відповідає одиниця на відповідному виході.

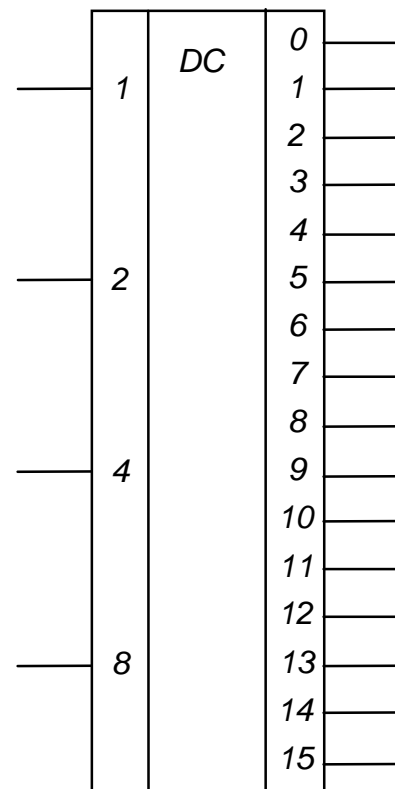


Рисунок 6.2 – Двійковий дешифратор

Наприклад,

$$y_5 = \overline{x_1} \cdot \overline{x_2} \cdot x_4 \cdot \overline{x_8}$$

$$(5=1 \cdot 2^0 + 0 \cdot 2^1 + 1 \cdot 2^2 + 0 \cdot 2^3). \quad (6.2)$$

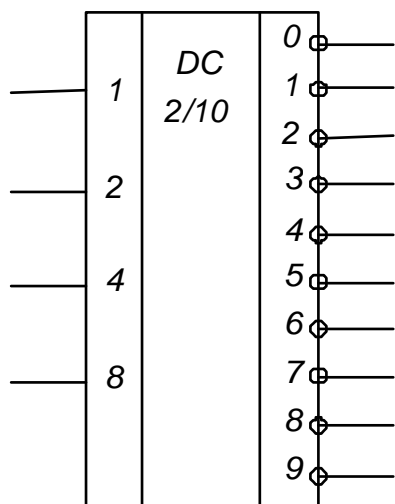


Рисунок 6.3 – Двійково-десятковий дешифратор

У **двійково-десяткового дешифратора** з інверсними виходами, умовне позначення якого наведено на рисунку 6.3, кожній з перших десяти двійкових комбінацій (двійково-десятковий код) відповідає нуль на відповідному виході.

Такі дешифратори у вигляді ІМС застосовують для керування десятковими неоновими індикаторами, у яких десяткові знаки є фігурними катодами неонові лампи.

**Двійково-семисегментний дешифратор**, зображений на рисунку 6.4, а, перетворює двійкову комбінацію вхідних сигналів у комбінацію вихідних,

необхідну для вмикання відповідної комбінації сегментів семисегментного десяткового індикатора – рисунок 6.4, б.

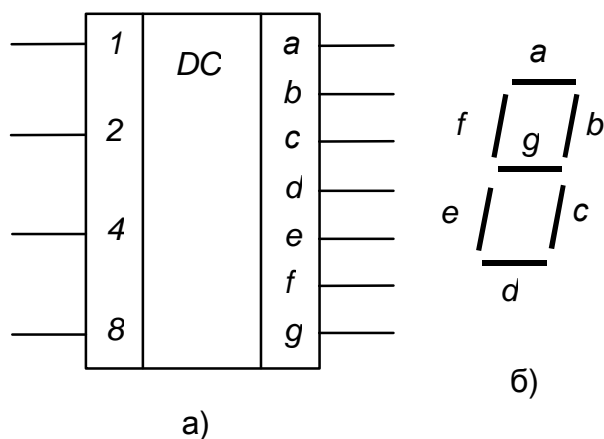


Рисунок 6.4 – Двійково-семисегментний дешифратор (а) і схема розміщення сегментів індикатора (б)

Дешифратори у цифрових обчислювальних пристроях забезпечують, наприклад, доступ до комірок пам'яті.

## 6.5 Напівсуматори та суматори

Напівсуматори і суматори є комбінаційними пристроями, що призначені для виконання арифметичного додавання розрядів двійкових чисел.

**Напівсуматор** – це вузол із двома входами та двома виходами, що виконує операцію додавання двох однорозрядних двійкових чисел.

$$a + b = S, \quad (6.3)$$

де  $a$  і  $b$  – розряди двійкових чисел;

$S$  – арифметична сума розрядів.

Крім того, напівсуматор також дозволяє отримати значення сигналу переносу в старший розряд.

Отже, на входи напівсуматора подаються значення розрядів чисел  $a$  і  $b$ .

Саме додавання забезпечується виконанням двох логічних операцій.

Суматор по модулю два дає арифметичну суму

$$S = \bar{a}b + a\bar{b} = a \oplus b, \quad (6.4)$$

а логічний елемент І дозволяє отримати сигнал переносу в наступний розряд  $P$

$$P = a \cdot b. \quad (6.5)$$

Схему напівсуматора та його умовне позначення наведено на рисунку 6.5, а і рисунку 6.5, б відповідно.

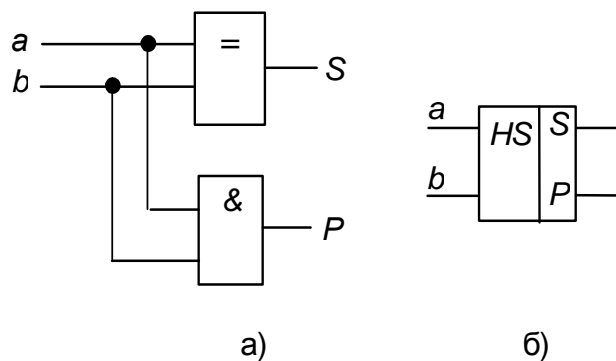


Рисунок 6.5 – Напівсуматор

**Суматор** (або повний суматор) має три входи. Він виконує операцію додавання двох однорозрядних двійкових чисел і переносу з попереднього розряду  $p$ .

$$S = \bar{a}\bar{b}p + \bar{a}b\bar{p} + a\bar{b}\bar{p} + abp,$$

$$P = \bar{a}bp + \bar{a}\bar{b}p + ab\bar{p} + abp. \quad (6.6)$$

Схему суматора та його умовне позначення наведено на рисунку 6.6, а і рисунку 6.6, б відповідно.

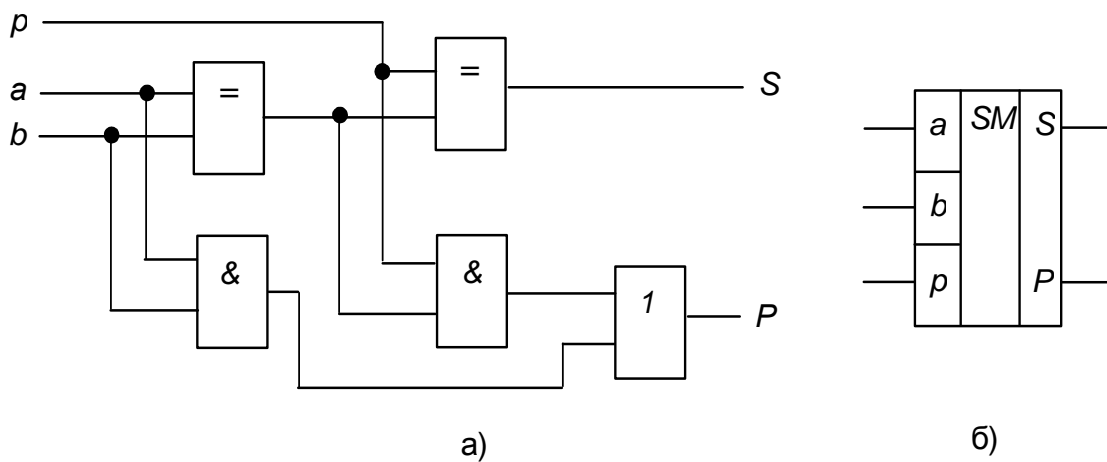


Рисунок 6.6 – Суматор

Зрозуміло, що багаторозрядні суматори, призначені для додавання багаторозрядних чисел, будуються на розглянутих вузлах. Водночас додавання молодших розрядів забезпечує напівсуматор, а старших суматори.

Зверніть увагу: у лічильних машинах є лише суматор, а віднімача немає. Операцію віднімання виконують за допомогою суматора, застосовуючи деякі специфічні прийоми!

#### Контрольні запитання

1. Поясніть, що таке комутатор?
2. Для чого застосовують комутатори?
3. Поясніть, що таке мультиплексор?
4. Наведіть таблицю істинності мультиплексора.
5. Наведіть логічну функцію, яку виконує мультиплексор.
6. Поясніть, що таке шифратори?
7. Поясніть, що таке дешифратори? Для чого вони призначені?
8. До якого класу цифрових пристроїв належать дешифратори?
9. Поясніть різницю між двійковим і двійково-десятковим дешифраторами.
10. Поясніть призначення і специфіку роботи двійково-семисегментного дешифратора.
11. До якого класу цифрових пристроїв належать напівсуматори та суматори?
12. Поясніть, як у напівсуматорі виконується операція додавання?



13. Поясніть, як у напівсуматорі отримується сигнал переносу у наступний розряд?

14. Поясніть, чим повний суматор відрізняється від напівсуматора?

15. Поясніть, як будуються багаторозрядні суматори?

**ТЕМА 7**  
**ІМПУЛЬСНІ ПРИСТРОЇ. ОСНОВНІ ПОНЯТТЯ.**  
**МУЛЬТИВІБРАТОРИ. ТРИГЕРИ.**  
**ПОБУДОВА І ПРИНЦИП ДІЇ RS-, D-, T- ТА JK-ТРИГЕРІВ.**  
**ЛІЧИЛЬНИКИ І РЕГІСТРИ.**  
**ЗАПАМ'ЯТОВУЮЧІ ПРИСТРОЇ**

- 7.1 Загальні відомості про імпульсні пристрої. Параметри імпульсів.
- 7.2 Електронні ключі та найпростіші схеми формування імпульсів.
- 7.3 Мультивібратори.
- 7.4 Загальні відомості про тригери та їхнє призначення.
- 7.5 Тригери на логічних елементах.
- 7.6 Загальні відомості про запам'ятовувальні пристрої.
- 7.6 Запам'ятовувальні пристрої для зберігання оперативної інформації (ОЗП).
- 7.7 Запам'ятовувальні пристрої для зберігання постійної інформації (ПЗП).

**7.1 Загальні відомості про імпульсні пристрої.**  
**Параметри імпульсів**

**Імпульсними** називають пристрої, що працюють не безперервно, а в переривчастому режимі, коли дія чередується з паузою, тривалість якої сумірна з тривалістю перехідних процесів (якщо тривалість несумірно більша, то процес вважається таким, що встановився). Використання імпульсних режимів роботи має низку переваг порівняно з безперервними режимами, а саме:

1) в імпульсному режимі можна одержати досить значну потужність в імпульсі за незначної середньої потужності, а оскільки габарити електронних пристроїв визначаються, переважно середньою потужністю, то імпульсні пристрої мають менші габарити, ніж пристрої, що працюють у безперервному режимі;

2) імпульсні пристрої практично не зазнають впливу такого дестабілізуючого фактору, як зміни температури навколишнього середовища, бо працюють у ключовому режимі: увімкнуто-вимкнуто;

3) імпульсні пристрої мають значну швидкодію та високу завадостійкість;

4) імпульсні пристрої, навіть найскладніші (наприклад, обчислювальні машини), будуються з простих однотипних елементів, що дозволяє якнайширше використовувати інтегральну технологію, забезпечуючи підвищену надійність і невеликі габарити;

5) застосування імпульсних (цифрових) методів у вимірювальній техніці дозволило суттєво підвищити точність вимірів та зручність роботи з вимірювальними приладами.

Імпульсні пристрої широко використовують при побудові систем керування та регулювання для:

- 1) формування імпульсів необхідної форми, тривалості й полярності з синусоїдних коливань та імпульсів іншої форми;
- 2) генерування імпульсів із заданими параметрами;
- 3) керування імпульсами, пов'язаного з визначенням їхнього часового положення (затримка, синхронізація, лічба, розподіл та ін.).

Отже, **імпульс** – це короткочасна зміна напруги (струму) в електричному колі від нуля до деякого значення, тривалість якої сумірна або менша тривалості перехідних процесів у цьому колі.

За геометричною формою імпульси бувають прямокутні, трапецоїдні, дзвоноподібні, експоненціальні, лінійнозмінювані (пилкоподібні), як показано на рисунку 7.1.

Розрізняють відеоімпульси і радіоімпульси.

**Відеоімпульс** – це імпульс у колі постійного струму. Відеоімпульси можуть бути позитивні, негативні або різнополярні.

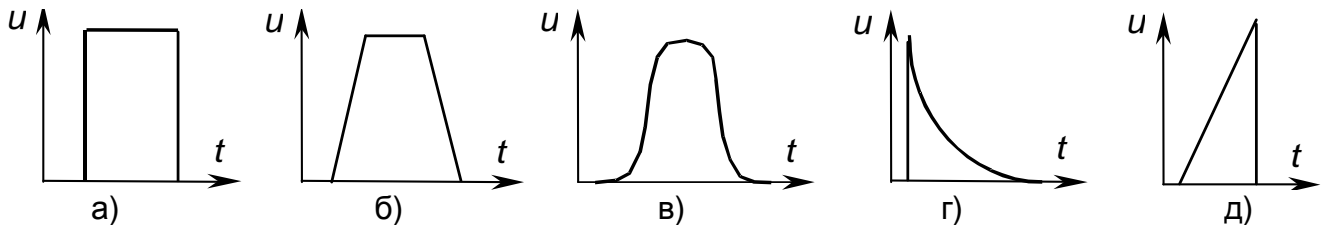


Рисунок 7.1– Імпульси різної форми: а) прямокутної; б) трапецоїдної; в) дзвоноподібної; г) експоненціальної; д) пилкоподібної

**Радіоімпульс** є короткочасним пакетом високочастотних коливань, обвідна якого має форму відеоімпульсу.

Параметри послідовності імпульсів розглянемо на прикладі прямокутних імпульсів з рисунку 7.2. Це:

- $T$  – період надходження імпульсів;
- $f = T^{-1}$  – частота повторення;
- $t_i$  – тривалість імпульсу;
- $U_i$  – амплітуда імпульсу;
- $t_n$  – тривалість паузи;

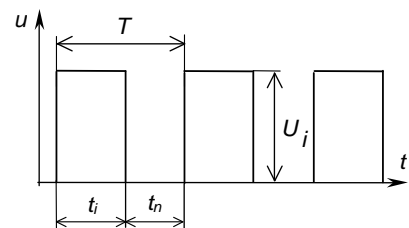


Рисунок 7.2 – Параметри послідовності імпульсів

$$Q = \frac{T}{t_i} \quad (7.1)$$

**щільність імпульсів;** (величина, зворотна до  $Q$ , називається **коефіцієнтом заповнення**);

$$U_{cp} = \frac{1}{T} \int_0^{t_i} U_i dt = \frac{U_i}{Q} \quad (7.2)$$

середнє значення напруги (дозволяє оцінити енергетичну дію імпульсної послідовності);

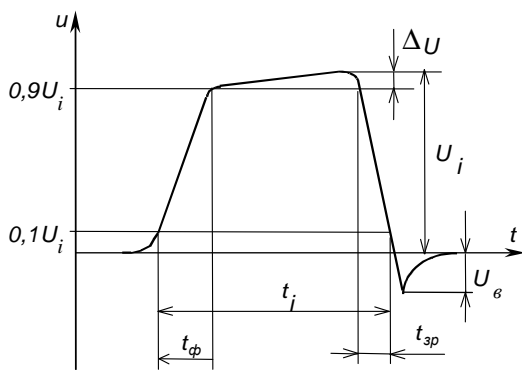
$$U_{ef} = \sqrt{\frac{1}{T} \int_0^{t_i} U_i^2 dt} = \frac{U_i}{\sqrt{Q}} \quad (7.3)$$

ефективне (діюче) значення напруги;

$$P_{cp} = \frac{P_i}{Q} \quad (7.4)$$

середня потужність (потужність джерела живлення імпульсного пристрою має бути не меншою за  $P_{cp}$ : тоді, накопичуючи енергію у паузі, можна в імпульсі видавати потужність у  $Q$  разів більшу за  $P_{cp}$  – так працюють фотоспалах, точкове зварювання і тому подібні пристрої).

На рисунку 7.3 зображено класичну форму реального прямокутного імпульсу. Він має такі параметри:



- $U_i$  – амплітуда імпульсу;
  - $\Delta U$  – нерівномірність вершини;
  - $T_i$  – тривалість імпульсу на рівні  $0,1U_i$  (іноді, наприклад, при оцінці енергетичної дії імпульсу її беруть на рівні  $0,5U_i$ );
  - $t_\phi$  – тривалість переднього фронту;
  - $t_{зр}$  – тривалість заднього фронту (зрізу);
  - $U_в$  – амплітуда викиду.
- Деякі імпульси не мають вершини (наприклад, див. рис. 7.1, д).

Рисунок 7.3 – Параметри несиметричного імпульсу

Пропускна спроможність імпульсного пристрою за частотою визначається спектром імпульсу, який є наслідком розкладання імпульсу у ряд Фур'є, тобто на нескінченну кількість гармонічних складових різної частоти.

Зокрема, частотні властивості імпульсного сигналу визначаються активною шириною частотного спектру  $F_a$ : беруться частоти від  $f = 0$  до  $f_{зр} = F_a$ , що відповідає 95 % енергії імпульсного сигналу.

Наприклад, активна ширина спектру:

у прямокутного імпульсу –  $F_a = \frac{2}{t_i}$ ; (7.5)

у дзвоноподібного імпульсу –  $F_a = \frac{0,25}{t_i}$ . (7.6)

## 7.2 Електронні ключі та найпростіші схеми формування імпульсів

**Ключ** – це елемент, що має два тривалих стани: увімкнений та вимкнений.

Найближчим за параметрами до ідеального ключа є електромеханічний контакт, що має нескінченний опір у розімкнутому стані та нульовий у замкнутому. У наш час в електронних пристроях як ключі найчастіше використовують напівпровідникові діоди, транзистори, тиристори.

Схема найпростішого ключа на електромеханічному контакті та часові діаграми його роботи зображені на рисунку 7.4.

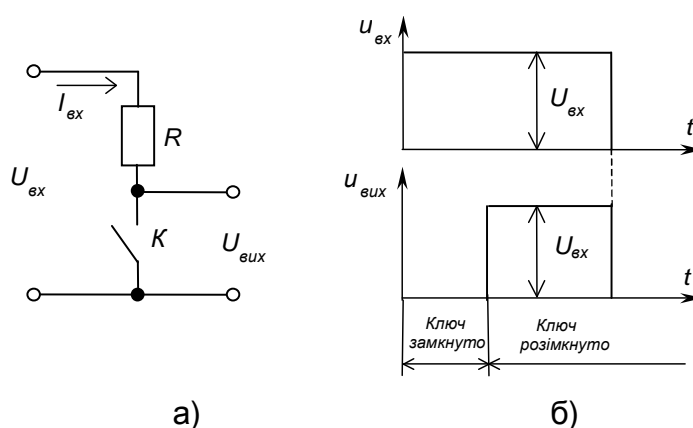


Рисунок 7.4 – Ключ на електромеханічному контакті (а) і часові діаграми його роботи (б)

Схему одного з найпростіших **діодних ключів** та його передатну характеристику зображено на рисунку 7.5 – це паралельний діодний ключ-обмежувач знизу.

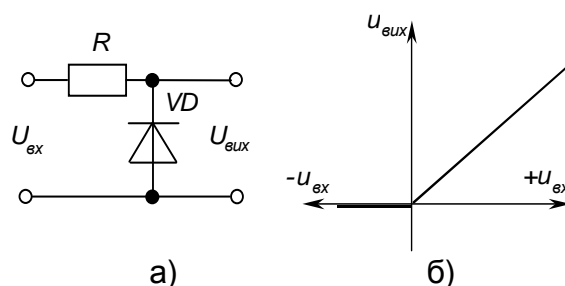


Рисунок 7.5 – Діодний ключ (а) та його передатна характеристика (б)

Зрозуміло, що точність його роботи визначається параметрами реального діода – прямим спадом напруги до 1 В і зворотним струмом (пряма гілка **ВАХ** ідеального ключового елемента збігається з відрізком вісі струму  $0 - I_{np}$ , а зворотна з відрізком вісі напруг  $0 - U_{зв}$ ).

Для того щоб виключити зв'язок між вхідним та вихідним колами та забезпечити підсилення, як ключ використовують транзистор. Схему

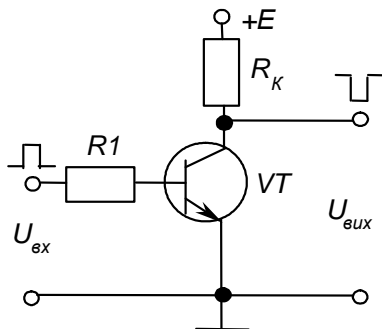
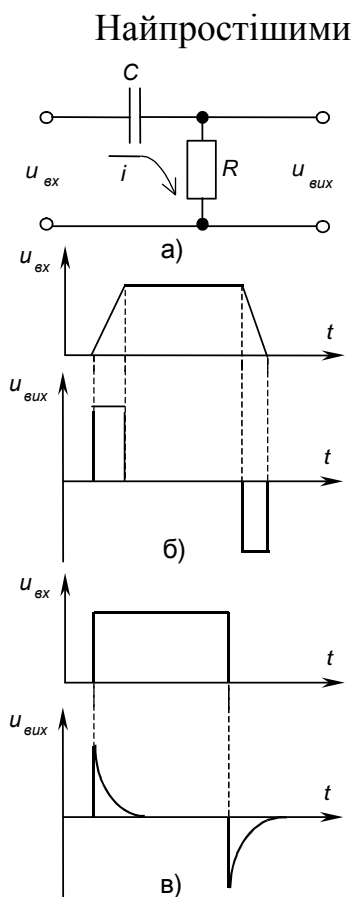


Рисунок 7.6 – Транзисторний ключ

транзисторного ключа зображено на рисунку 7.6.



колами формування імпульсів (формувальними колами) є диференціальні та інтегральні RC-ланцюжки.

У диференціовальній ланцюжці, схему якого подано на рисунку 7.7, а, напруга на виході пропорційна похідній за часом вхідної напруги, як це видно з подальших математичних викладів.

Для ідеального випадку

$$u_{вух} = K \frac{du_{вх}}{dt}, \quad (7.7)$$

тому що:

$$i = C_1 \frac{du_C}{dt}; \quad (7.8)$$

$$u_{вух} = R_1 C_1 \frac{du_C}{dt}; \quad (7.9)$$

$$u_C = u_{вх} - u_{вух}. \quad (7.10)$$

Якщо  $u_C \approx u_{вх}, u_{вух} = u_{R1} \ll u_{вх}, \quad (7.11)$

Рисунок 7.7 – Диференціальний ланцюжок (а) і часові діаграми його роботи (б), (в)

і забезпечуються умови виконання ланцюжком операції диференціювання (а саме:

– для гармонійного сигналу це

$$R_1 \ll \frac{1}{\omega C_1}, \quad (7.12)$$

де  $\omega = 2\pi f$ ;  $f$  – частота;

– для імпульсного сигналу –  $RC \ll t_i, \quad (7.13)$

де  $t_i$  – тривалість імпульсу), матимемо

$$u_{вих} = RC \frac{du_{ex}}{dt}, \quad (7.14)$$

де  $RC = \tau$  – стала часу.

Часові діаграми роботи диференціувального ланцюжка наведено на рисунку 7.7, б (для трапецієдної форми імпульсів) і рисунку 7.7, в (для прямокутного імпульсу у випадку, коли реально не виконується умова диференціювання).

В інтегрувального кола, схема якого подана на рисунку 7.8, а, вихідна напруга пропорційна інтегралу за часом від вхідної. Роботу схеми пояснюють такі математичні викладки:

$$u_{вих} = u_C = \frac{1}{C} \int_0^t i_C dt \text{ при } U_{вих0} = 0; \quad (7.15)$$

$$i_C = \frac{u_{ex}}{R_1} \quad (7.16)$$

(порівняйте з інтегратором на ОП – див. п. 2.9).

Якщо  $u_C \ll u_{ex}$ , маємо

$$i_C = \frac{u_{ex}}{R}. \quad (7.17)$$

(умови виконання ланцюжком операції інтегрування:

– для гармонійного сигналу  $R \gg \frac{1}{\omega C}$ ;

– для імпульсного сигналу  $RC \gg t_i$ ).

$$U_{вих} = \frac{1}{RC} \int_0^t u_{ex} dt = \frac{1}{\tau} \int_0^t u_{ex} dt. \quad (7.18)$$

Часові діаграми роботи інтегрувального ланцюжка для вхідного імпульсу прямокутної форми наведені на рисунку 7.8, б (у разі виконання умови інтегрування –  $u_{вих1}$  і у разі її невиконання –  $u_{вих2}$ ).

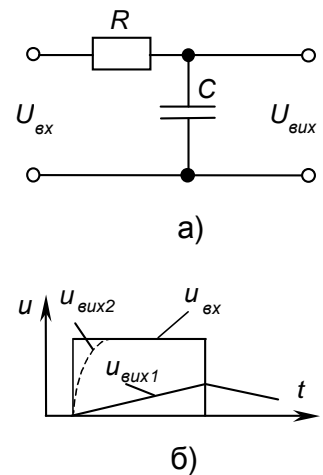


Рисунок 7.8 –  
Інтегрувальний ланцюжок

## 7.3 Мультивібратори

### 7.3.1 Загальні відомості

**Мультивібратори** (від латинського *multum* – багато; *vibro* – коливаю) – це релаксаційні автогенератори напруги прямокутної форми (релаксаційний – такий, що різко відрізняється від гармонійного – синусоїдного; автогенератор – пристрій, що генерує незгасаючі коливання без запуску ззовні та не має стійких станів).

Виконуються мультивібратори на основі електронних приладів, що мають на ВАХ ділянку з негативним опором (наприклад, тунельні діоди, тиристори), а також на підсилювачах постійного струму з ППЗ (позитивними зворотними зв'язками), побудованими на транзисторах, ОП, цифрових і спеціальних ІМС). Електронні прилади в них працюють у ключових режимах.

Мультивібратори можуть працювати у трьох режимах: очікувальному, автоколивальному та режимі синхронізації.

Найчастіше вони працюють в **автоколивальному режимі**, коли мультивібратор має два квазісталіх (нестійких) стани рівноваги і переходить із одного стану в інший самочинно під впливом внутрішніх перехідних процесів. У такому режимі мультивібратор використовується як генератор прямокутної напруги.

В **очікувальному режимі** мультивібратор має один сталий і один квазісталий стани рівноваги. Зазвичай він знаходиться у сталому стані та переходить до квазісталого під дією зовнішнього електричного сигналу. Час перебування у квазісталому стані визначається внутрішніми процесами у схемі мультивібратора. Такі мультивібратори використовуються для формування імпульсів напруги необхідної тривалості, а також для затримки імпульсів на визначений час. Мультивібратор, що працює у такому режимі, має назву одновібратор.

В **режимі синхронізації** використовується мультивібратор, що працює в автоколивальному режимі, але його перехід із одного стану в інший забезпечується зовнішньою синхронізуючою напругою. Для його нормальної роботи в цьому режимі необхідно, щоб частота синхронізуючого сигналу перевищувала частоту власних коливань. У результаті частота коливань мультивібратора практично не залежить від дестабілізуючих факторів, що впливають на його елементи. Використовуються такі мультивібратори для створення генераторів стабільної частоти та при керуванні складними електронними пристроями, робота яких синхронізована якоюсь зовнішньою дією (наприклад, синхронізація розгортки електронного осцилографа).

Загалом, мультивібратори повинні забезпечувати стабільність частоти і тривалості імпульсів, а також необхідну (зазвичай мінімальну) тривалість їхніх фронтів.



### 7.3.2 Мультивібратор із колекторно-базовими зв'язками в автоколивальному режимі

На транзисторах автоколивальний мультивібратор найчастіше будують за симетричною схемою з **колекторно-базовими зв'язками**. Він є двокаскадним підсилювачем із резистивно-ємнісними зв'язками, як показано на рисунку 7.9, а. Режим генерації забезпечується завдяки ПЗЗ, що створюється подачею вихідного сигналу другого каскаду на вхід першого, через що підсилювач самозбуджується. Симетричний мультивібратор з колекторно-базовими зв'язками зазвичай зображують у вигляді, поданому на рисунку 7.9, б.

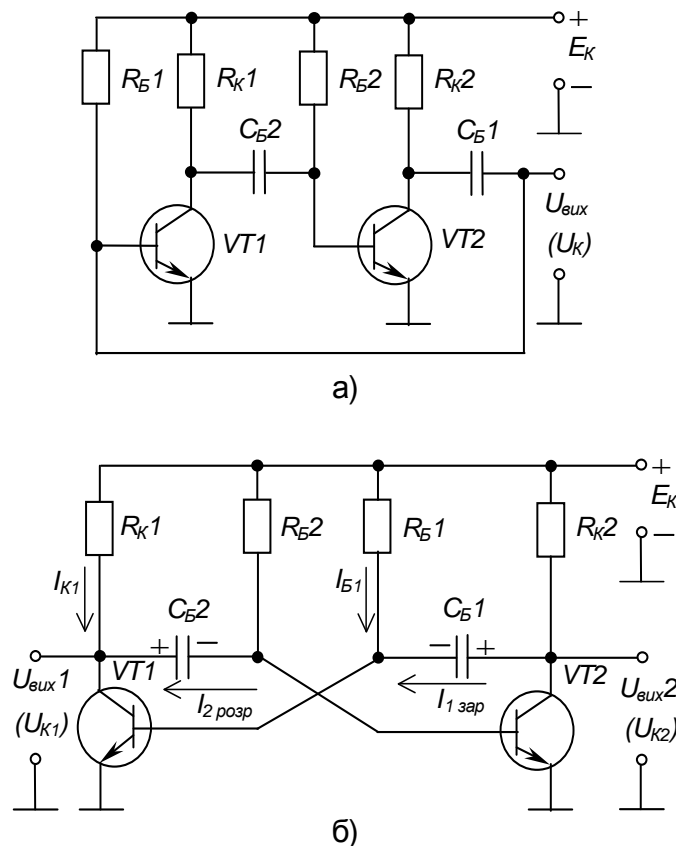


Рисунок 7.9 – Мультивібратор із колекторно-базовими зв'язками

І хоча такі мультивібратори зараз практично не застосовуються (бо використовують переважно мультивібратори виконані, на ІМС), вони якнайкраще підходять з погляду здобуття навичок аналізу роботи імпульсних пристроїв.

Симетрія схеми забезпечується тим, що задають  $R_{K1} = R_{K2}$  та  $R_{B1} = R_{B2}$  (вони призначені для забезпечення насиченого стану транзисторів),  $C_{B1} = C_{B2}$  (забезпечують зв'язок між каскадами). Відповідно параметри транзисторів мають бути повністю ідентичні. І така ідеальна схема буде непрацездатною: обидва транзистори будуть відкриті. Неможливість реально забезпечити абсолютну симетрію і наявність ПЗЗ призводять до того, що після подачі

напруги живлення один із транзисторів повністю відкривається, а другий – закривається.

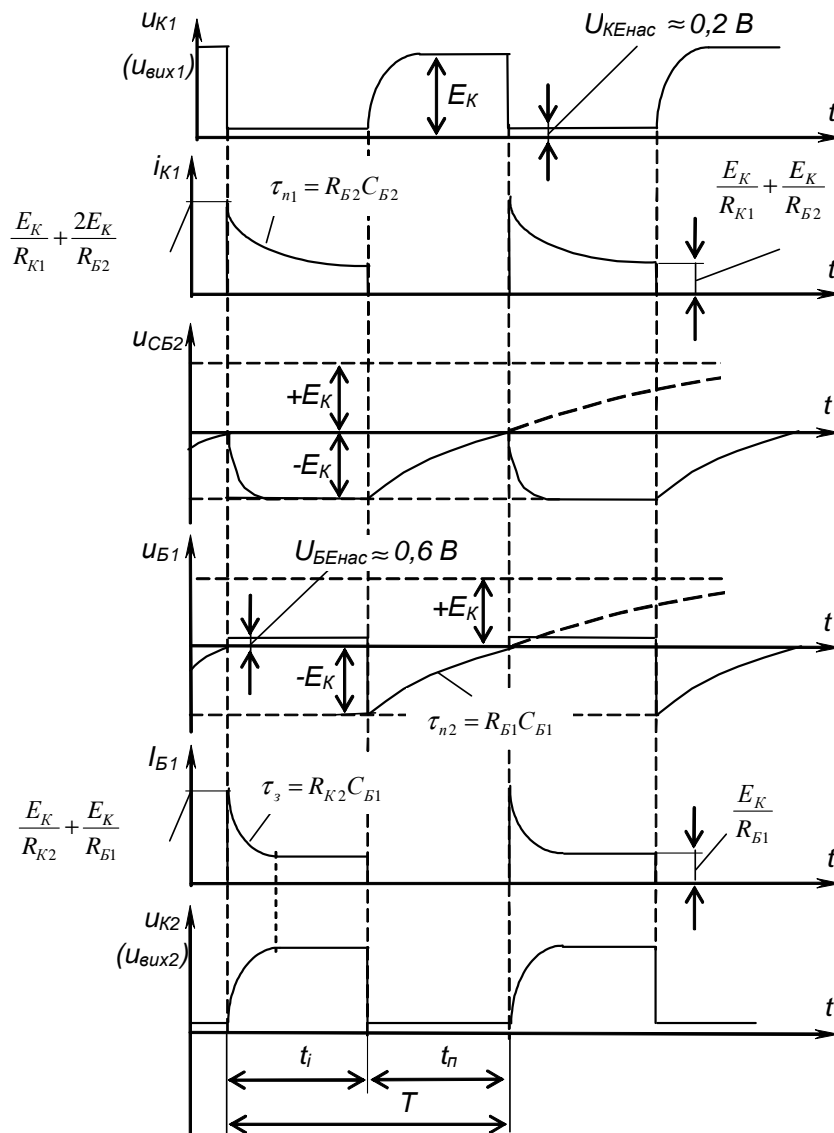


Рисунок 7.10 – Часові діаграми роботи мультивібратора з колекторно-базовими зв'язками

Роботу мультивібратора ілюструють часові діаграми, наведені на рисунку 7.10.

Отже, мультивібратор має два квазісталіх стани:

- 1 – транзистор  $VT1$  відкритий, а  $VT2$  закритий;
- 2 – транзистор  $VT2$  відкритий, а  $VT1$  закритий.

Уявимо, що початковий стан мультивібратора такий:  $VT1$  відкритий (знаходиться у режимі насичення), а  $VT2$  закритий (знаходиться у режимі відсічки). При цьому і надалі:

- 1) через  $VT1$  і  $R_{К1}$  від  $E_K$  протікає колекторний струм насичення  $I_{K1}$ ;
- 2) через  $R_{Б1}$  і базо-емітерний перехід  $VT1$  протікає струм бази  $I_{Б1}$ , який утримує  $VT1$  у режимі насичення (маємо схему зміщення фіксованим струмом бази);

3) конденсатор  $C_{B1}$  заряджається струмом  $I_{Iзар}$  від ЕК через  $R_{K2}$  і базо-емітерний перехід  $VT1$ ;

4) конденсатор  $C_{B2}$  заряджений із вказаною на схемі полярністю до напруги, що дорівнює  $E_K$  (у попередньому такті роботи схеми), і через  $VT1$  (замкнений ключ) підімкнений до нульової точки, завдяки чому через нього протікає струм  $I_{2розр}$  від  $E_K$  через  $R_{B2}$ ; цей струм намагається перезарядити  $C_{B2}$  від напруги мінус  $E_K$  до напруги  $+E_K$ , водночас негативна напруга з  $C_{B2}$  подається на базу  $VT2$  відносно його емітера й утримує транзистор у закритому стані (розімкнений ключ);

5) процес перезарядження конденсатора  $C_{B2}$  триває доти, доки напруга на ньому не перетне нульовий рівень і не стане вищою за порогову напругу базо-емітерного переходу транзистора  $VT2$   $U_{BEнас} \approx 0,6$  В, після чого потече базовий струм  $VT2$  і він почне відкриватися;

6) через  $VT2$ , що перейшов в активний режим, конденсатор  $C_{B1}$  обкладкою «+» підмикається до нульової точки і негативна напруга з  $C_{B2}$  подається на базу  $VT1$  відносно його емітера, закриваючи транзистор;

7) як тільки  $VT1$  починає закриватись, збільшується позитивна напруга на його колекторі і починає заряджатися  $C_{B2}$  від  $E_K$  через  $R_{K1}$  і базо-емітерний перехід  $VT2$ , завдяки чому останній відкривається ще більше – діє ППЗ: розвивається лавиноподібний регенеративний процес, після закінчення якого  $VT1$  повністю закривається, а  $VT2$  відкривається і мультівібратор переходить до свого другого квазісталого стану.

Далі процеси у схемі протікають аналогічно, тільки тепер заряджається  $C_{B2}$ , а перезаряджається  $C_{B1}$ .

Отже, пристрій фактично працює завдяки автоматичної комутації конденсаторів ключами-транзисторами.

Умовами працездатності мультівібратора є:

$$R_{K2} C_{B1} < R_{B2} C_{B2}; \quad R_{K1} C_{B2} < R_{B1} C_{B1};$$

$$R_{K1} \beta_1 \geq R_{B1}; \quad R_{K2} \beta_2 \geq R_{B2}. \quad (7.19)$$

Тривалість імпульсів, що знімаються з колекторів транзисторів  $VT1$  або  $VT2$ , становить відповідно

$$t_1 \approx 0,7 R_{B1} C_{B1}; \quad t_2 \approx 0,7 R_{B2} C_{B2}. \quad (7.20)$$

$$\text{Період надходження імпульсів} \quad T = t_1 + t_2.$$

$$\text{Для симетричної схеми} \quad T \approx 1,4 C, \quad (7.21)$$

де  $R = R_{B1} = R_{B2}$ ;  $C = C_{B1} = C_{B2}$ .

Співвідношення значень  $t_1$  і  $t_2$  (шпаруватість) можна змінювати, порушуючи симетрію схеми: наприклад, збільшуючи опір  $R_{B1}$  і пропорційно зменшуючи опір  $R_{B2}$ . Водночас тривалість періоду залишається незмінною.

Якщо змінювати опір тільки одного з резисторів або ємність конденсаторів, то за постійної тривалості імпульсу (або паузи) будуть змінюватись період і шпаруватість.

### 7.3.3 Мультивібратор на ОП

Схему **мультивібратора на ОП** наведено на рисунку 7.11, а, часові діаграми роботи – на рисунку 7.12.

Автоколивальний режим (збудження генератора) забезпечується ПЗЗ, що охоплює ОП із виходу на неінвертувальний вхід дільником  $R_1, R_2$ . Часові характеристики вихідного сигналу визначаються  $RC$ -ланцюжком, увімкненим у коло НЗЗ: з виходу ОП на його інвертувальний вхід.

ОП тут фактично працює як компаратор, порівнюючи значення напруг, що подаються на його інвертувальний та неінвертувальний входи.

Значення напруги на неінвертувальному вході є частиною вихідної напруги ОП. Для абсолютних величин це

$$|U_0| = \frac{|U_{\text{вих}}| R_2}{R_1 + R_2}. \quad (7.22)$$

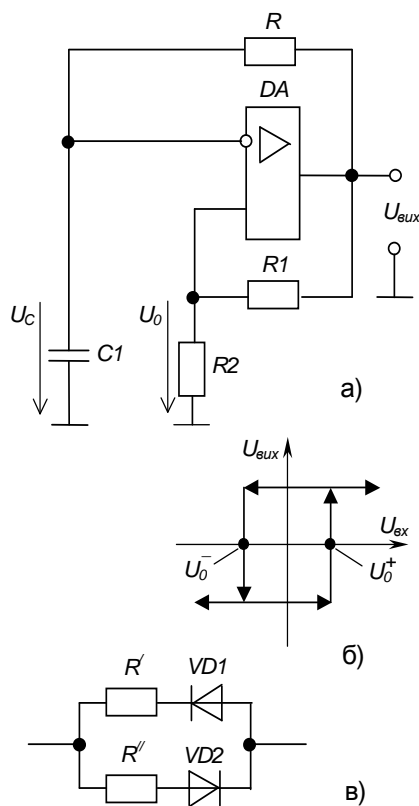


Рисунок 7.11– Мультивібратор на ОП

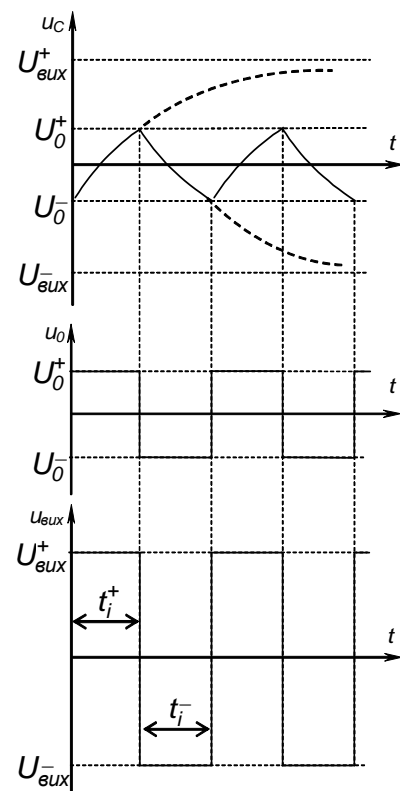


Рисунок 7.12 – Часові діаграми роботи мультивібратора на ОП

Тому маємо два пороги спрацьовування  $U_0^+$  і  $U_0^-$ . Якщо напруга на інвертувальному вході буде змінюватися від найбільш можливої негативної  $U_{вих}^-$  до найбільш позитивної  $U_{вих}^+$ , спрацьовування відбудеться за її значення  $U_0^+$ , а якщо вона почне змінюватись у зворотному напрямку – за  $U_0^-$ , як показано на рисунку 7.11, б. Такий пристрій (з гістерезисом за вхідним сигналом) називають **тригером Шмітта**.

Отже, під час роботи мультивібратора порівнюються фіксоване значення напруги, що знімається з дільника, зі змінною напругою на конденсаторі, який намагається зарядитися до вихідної напруги ОП  $U_{вих}$ .

Як тільки значення напруг зрівнюються,  $U_{вих}$  змінює знак, а значить, і  $U_0$  також, а конденсатор починає намагатися зарядитися до нового значення  $U_{вих}$  і так надалі. На виході ОП формується прямокутна **напруга типу «меандр»** – коли тривалості її негативного  $t_i^-$  і позитивного  $t_i^+$  значень однакові. Період генерованих імпульсів становить

$$T = 2RC \ln\left(1 + 2 \frac{R_2}{R_1}\right). \quad (7.23)$$

Змінити співвідношення  $t_i^-$  і  $t_i^+$  можна, якщо замість резистора  $R$  ввести два паралельних ланцюжки з двох різних за опором резисторів  $R'$  і  $R''$  та послідовно у різних напрямках увімкненими діодами  $VD1$  і  $VD2$ , як це показано на рисунку 7.11, в.

### 7.3.5 Одновібратор на ОП

**Одновібратор на ОП** можна отримати з мультивібратора (див. рис. 7.11), якщо зашунтувати конденсатор діодом, як це показано на рисунку 7.13. Це виключає можливість заряджання конденсатора до напруги  $U_0^-$  і забезпечує один стійкий стан пристрою, як показано на часових діаграмах, наведених на рисунку 7.14.

У вихідному стані конденсатор  $C_1$  розряджений, на виході маємо напругу  $U_{вих}^-$ , струм протікає через діод і резистор  $R$ .

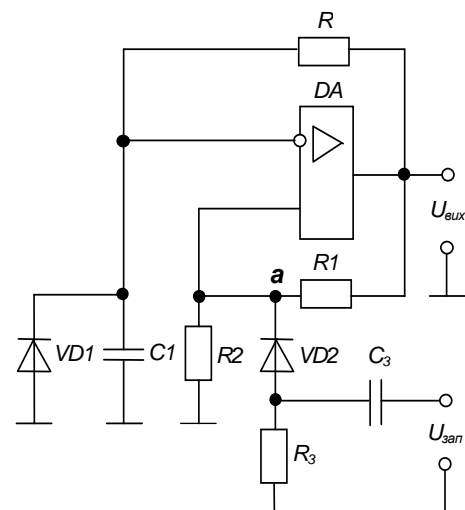


Рисунок 7.13 – Одновібратор на ОП

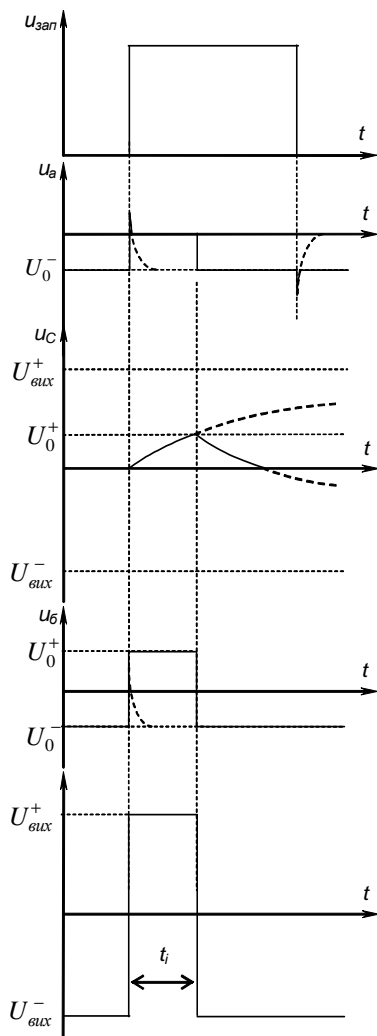


Рисунок 7.14 – Часові діаграми роботи одновібратора на ОП

Щоб перевести пристрій у квазістабільний стан, необхідно в точку *a* подати імпульс напруги позитивної полярності більшої за  $U_0$ . Тоді на виході будемо мати напругу  $U_{вих}^+$  і конденсатор  $C_1$  почне заряджатись через резистор  $R$ : на виході формується імпульс позитивної полярності.

Після досягнення напругою на конденсаторі значення  $U_0^+$  отримаємо на виході  $U_{вих}^-$  – закінчиться формування імпульсу, конденсатор  $C_1$  розрядиться і пристрій буде готовий до повторного запуску.

Якщо тривалість запускаючого імпульсу більша за тривалість генерованого, то запускаючий подають через диференціувальний ланцюжок  $R_3C_3$  і діод  $VD_2$  (інакше на виході отримаємо імпульс з тривалістю запускаючого). За формулою

$$t_i = RC_1 \ln\left(1 + \frac{R_2}{R_1}\right). \quad (7.24)$$

визначається тривалість генерованого імпульсу.

## 7.4 Загальні відомості про тригери та їхнє призначення

Основою послідовних логічних пристроїв (пристроїв з пам'яттю) є тригери. Тригер забезпечує запам'ятовування елементарного об'єму дискретної інформації – 1 біт (binary digit за Шенноном).

**Тригери** (від англійського *trigger* – заскочка) – це спускові імпульсні пристрої з позитивним зворотним зв'язком, що мають два сталі стани рівноваги і можуть переходити із одного стану в інший під дією сигналу, який перевищує за значенням деякий рівень – поріг спрацьовування пристрою.

Тригери можуть бути побудовані на напівпровідникових приладах, що мають ділянку з негативною крутістю характеристики (наприклад, на тиристорах). Сучасні тригери зазвичай будують на основі двокаскадних підсилювачів із позитивним зворотним зв'язком. Тригери в інтегральному виконанні будують на логічних цифрових елементах.

Використовуються тригери для таких цілей:

- 1) перетворення імпульсу довільної форми у прямокутну, тобто застосовуються як формувачі імпульсів прямокутної форми (тригери Шмітта);
- 2) створення електронних реле;
- 3) створення пристроїв підрахунку імпульсів і ділення частоти надходження імпульсів;
- 4) зберігання інформації у двійковому коді.

## 7.5 Тригери на логічних елементах

Тригери в інтегральному виконанні будуються з простих логічних елементів типу АБО-НІ, І-НІ. Зазвичай мікросхема вміщує 1–4 тригери із спільними колами живлення, а інколи і спільними колами синхронізації або керування.

Взагалі тригер складається з логічного пристрою керування та власне тригера як елемента пам'яті. Є велика кількість різноманітних схем тригерів із різними функціональними можливостями.

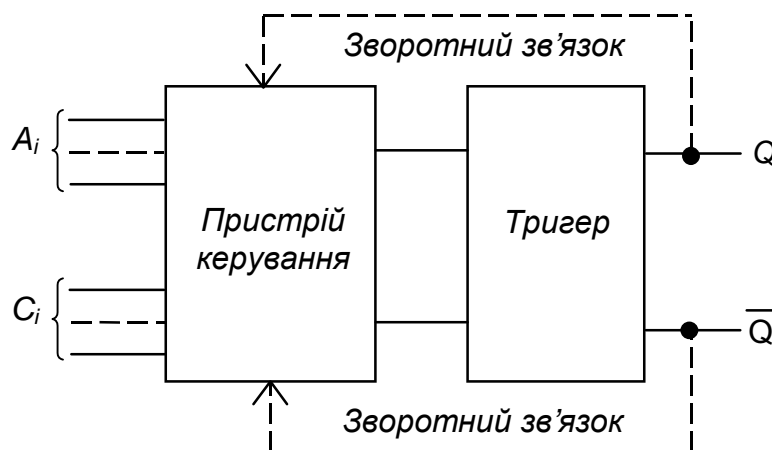


Рисунок 7.15 – Структурна схема тригера

Узагальнену структурну схему тригера подано на рисунку 7.15.

Пристрій керування призначений для перетворення сигналів, що надходять до входів  $A_i$ , у вигляді, придатний для керування власне тригером, що виконує функцію елемента пам'яті.

Тригер має два виходи:  $Q$  – **прямий** (одичний),  $\bar{Q}$  – **інверсний** (нульовий). Входи  $A_i$  називаються **інформаційними**, а входи  $C_i$  – **тактовими** або **синхронізувальними**.

За способом занесення інформації тригери поділяються на **асинхронні**, що змінюють свій стан одразу після надходження сигналу на певний інформаційний вхід, і **синхронні** (тактовані), які спрацьовують не тільки за наявності сигналів на інформаційних входах, а лише після надходження синхронізувального (тактового) сигналу на певний вхід синхронізації.

Описують роботу тригерів (і послідовнісних пристроїв узагалі) також за допомогою логічних функцій або частіше задля наочності за допомогою **таблиць переходів**. У таблицях вказують усі можливі комбінації сигналів на інформаційних входах у конкретний момент часу  $t^i$  і стан, у який перейде тригер під дією цих сигналів у наступний момент часу  $t^{i+1}$ . Причому, наступний момент часу в асинхронного тригера настає одразу після зміни комбінації сигналів на інформаційних входах, а у синхронного – після надходження тактового сигналу (зазвичай це імпульс) на відповідний вхід синхронізації.

**Стани тригера** в таблицях переходів зазвичай вказують так:

0 – тригер має сигнал на виході  $Q = 0$  (**нульовий стан**) незалежно від сигналів на входах;

1 – тригер має сигнал на виході  $Q = 1$  (**одиничний стан**) незалежно від сигналів на входах;

$\underline{Q}_i$  – стан тригера не змінюється при зміні сигналів на входах;

$\overline{Q}_i$  – стан тригера змінюється на протилежний у разі зміни сигналів на входах;

X – **невизначений стан** тригера, коли він після зміни сигналів на входах рівноможливо може опинитися в нульовому ( $Q = 0$ ) або в одиничному ( $Q = 1$ ) стані.

Стверджують, що навіть за найпростішої конфігурації тригерного пристрою, яка має один інформаційний вхід і два виходи, можна отримати 25 функціональних різновидів тригерів. При двох входах їх буде вже 625. Практично ж застосовують 6–8 типів.

Найрозповсюджені з них *RS*-тригери, *D*-тригери, *T*-тригери, *JK*-тригери. Часто тригери будують як комбіновані: *RSD*-тригер, *RST*-тригер та інші.

### 7.5.1 RS-тригер

Умовні позначення **двовходових асинхронних RS-тригерів з прямими** (такими, що реагують на наявність 1) і **інверсними** (такими, що реагують на наявність 0) **входами**, наведено на рисунку 7.16.

Свою назву *RS*-тригер отримав від перших літер англійських слів *set* - встановлювати (*S*) та *reset* - відновлювати (*R*).

*S* – інформаційний вхід, призначений для установаження тригера в одиничний стан ( $Q = 1$ ), а *R* – вхід, призначений для повертання тригера в нульовий стан ( $Q = 0$ ).

Роботу тригерів описують відповідні таблиці переходів наведені в таблиці 7.1.

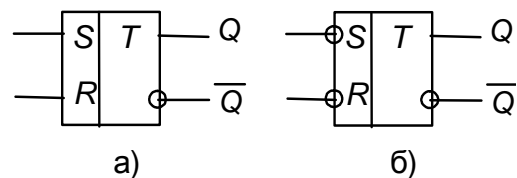


Рисунок 7.16 – Умовні позначення *RS*-тригера з прямими (а) й інверсними (б) входами



Таблиця 7.1 – Таблиці переходів *RS*-тригерів

а) з прямими входами			б) з інверсними входами		
$t_i$		$t_{i+1}$	$t_i$		$t_{i+1}$
S	R	Q	S	R	Q
1	0	1	1	0	0
0	1	0	0	1	1
0	0	$Q_i$	1	1	$Q_i$
1	1	X	0	0	X

Схеми таких *RS*-тригерів, побудованих на елементах І-НІ та АБО-НІ, подано на рисунку 7.17.

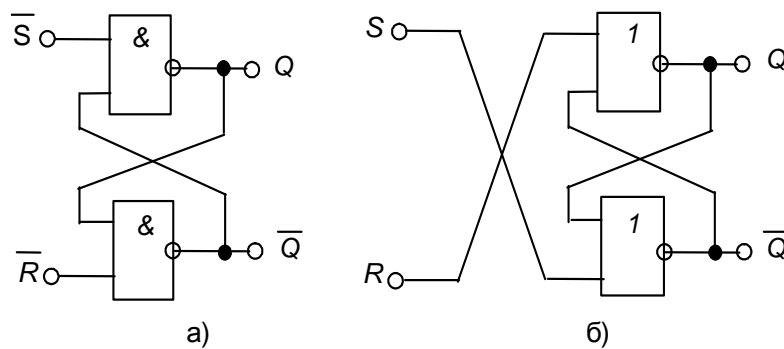


Рисунок 7.17 – *RS*-тригер з інверсними входами на елементах І-НІ (а) та з прямими входами на елементах АБО-НІ (б)

Схема й умовне позначення синхронного *RS*-тригера з прямими входами, побудованого на елементах І-НІ, наведено на рисунку 7.18.

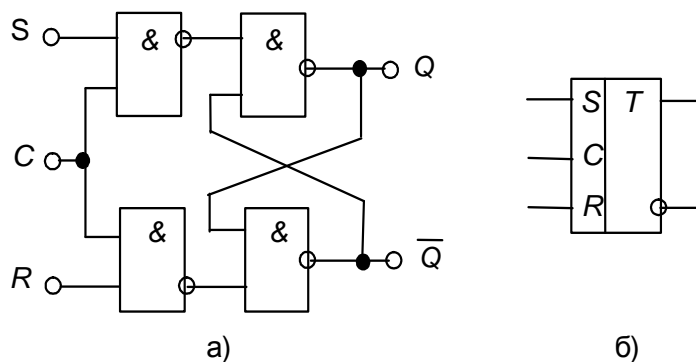


Рисунок 7.18 – Синхронний *RS*-тригер

Варто зазначити, що **тактові входи** бувають **потенціально прямі**, як у цьому випадку (тригер змінює свій стан у разі надходження сигналу 1 на вхід *C*), та **інверсні** (тригер змінює стан у разі надходження сигналу 0), або

імпульсні, також прямі й інверсні (коли тригер змінює свій стан у разі зміни сигналу на тактовому вході з 0 на 1 або з 1 на 0 відповідно).

### 7.5.2 Тригер $D$ -типу ( $D$ -тригер)

**$D$ -тригер** (від англійського *delay* – затримка) має два входи:  $D$  – інформаційний та  $C$  – тактовий (синхронізувальний):  $D$ -тригер синхронний. А це значить, що інформація, яка надходить на вхід  $D$ , запам'ятовується лише у разі надходження синхронізувального імпульсу на вхід  $C$ , тобто із затримкою на час надходження останнього. Тому  $D$ -тригер ще називають тригером затримки.

Умовне позначення  $D$ -тригера з прямим імпульсним входом синхронізації та таблиця переходів наведено на рисунку 7.19, а

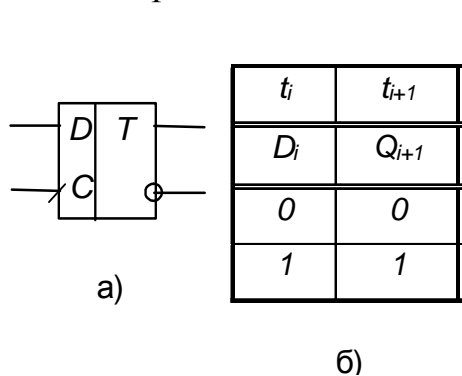


Рисунок 7.19 – Умовне позначення (а) і таблиця переходів (б)  $D$ -тригера

часові  
діаграми  
його роботи  
– на  
рисунок  
7.20.

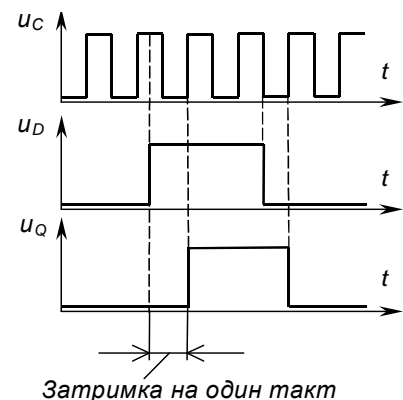


Рисунок 7.20 – Часові діаграми роботи  $D$ -тригера

### 7.5.3 Тригер $T$ -типу ( $T$ -тригер)

**$T$ -тригер** (від англійського *toggle* – перекидатись) ще називають тригером поділювачем на два або лічильним тригером. Тригер має тільки один тактовий вхід, а його стан змінюється на протилежний з надходженням на вхід кожного імпульсу. Цей тригер використовують для лічення та ділення частоти імпульсів.

Умовне позначення та часові діаграми роботи  $T$ -тригера з інверсним імпульсним входом наведено на рисунку 7.21.

### 7.5.4 $JK$ – тригер

Синхронний  **$JK$ -тригер** має два інформаційних входи  $J$  (*jump* – стрибок) і  $K$  (*kill* – вимкнення) та тактовий  $C$ . Умовне позначення та таблиця переходів  $JK$ -тригера з прямим імпульсним тактовим входом наведено на рисунку 7.22.

$JK$ -тригер є універсальним, оскільки він може виконувати роль  $RS$ -тригера, якщо використовувати вхід  $J$  як  $S$ , а  $K$  як  $R$  (таблиця переходів  $RS$ -тригера відповідає першим трьом рядкам таблиці переходів  $JK$ -тригера). Якщо задати одиниці на обох інформаційних входах,  $JK$ -тригер стає  $T$ -тригером.

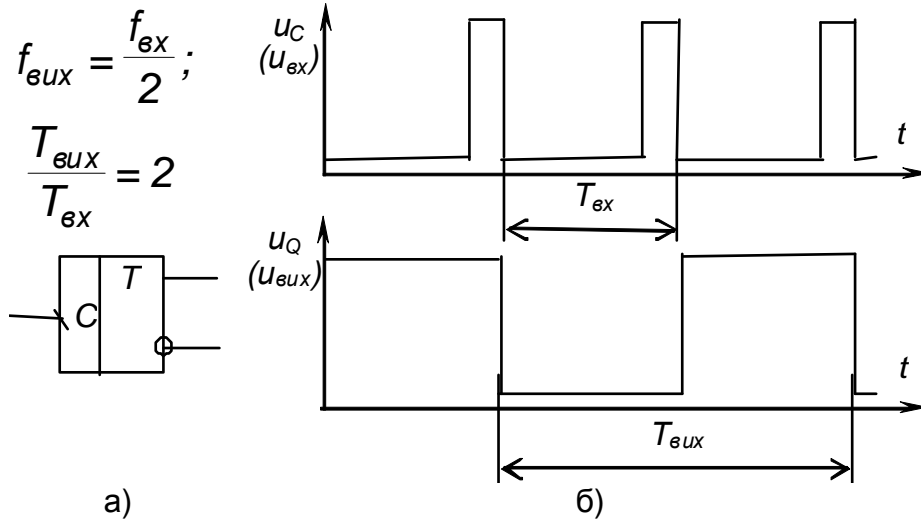


Рисунок 7.21 – Умовне позначення (а) та часові діаграми роботи (б) *T*-тригера

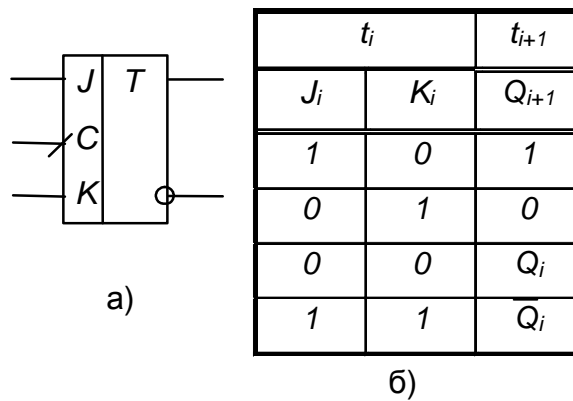


Рисунок 7.22 – Умовне позначення (а) та таблиця переходів (б) *JK*-тригера

Схеми використання *JK*-тригера як *T*-тригера та *D*-тригера зображено на рисунку 7.23.

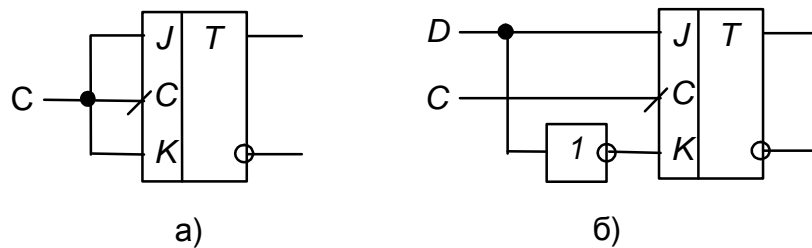


Рисунок 7.23 – Використання *JK*-тригера як *T*-тригера (а) та *D*-тригера (б)

## 7.6 Лічильники

Однією з найрозповсюдженіших операцій у пристроях інформаційно-обчислювальної і цифрової вимірювальної техніки є фіксування кількості імпульсів – підрахунок їхньої кількості. Реалізують таку операцію лічильники імпульсів. Лічильники також забезпечують представлення інформації про кількість імпульсів у вигляді двійкового коду (завдяки принципів побудови).

Лічильники бувають **прості (підсумовувальні)**, у яких код збільшується на одиницю після надходження на вхід кожного імпульсу; **віднімальні**, у яких код відповідно зменшується після надходження на вхід кожного імпульсу) і **реверсивні** (суміщують властивості підсумовувальних і віднімальних – можуть працювати в тому або іншому режимі за зовнішньою командою).

Лічильники зазвичай будують на основі тригерів.

Схему **чотирирозрядного підсумовувального послідовного двійкового лічильника**, виконаного на комбінованих *RST*-тригерах з імпульсними інверсними входами, наведено на рисунку 7.24, його умовне позначення – на рисунку 7.25, часові діаграми роботи – на рисунку 7.26, таблиця переходів – у таблиці 7.2.

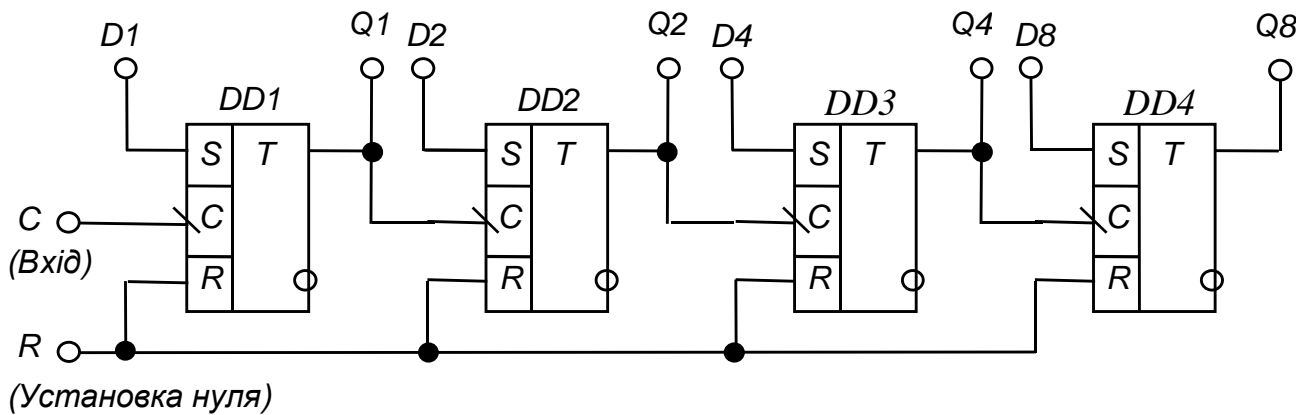


Рисунок 7.24 – Чотирирозрядний послідовний двійковий лічильник

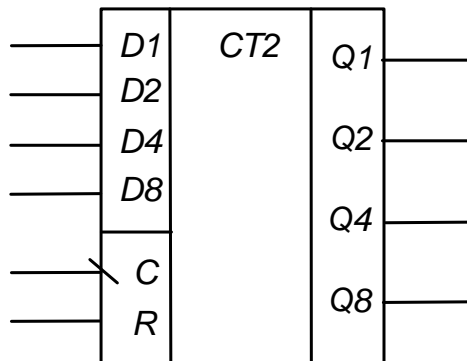


Рисунок 7.25 – Умовне позначення чотирирозрядного послідовного двійкового лічильника

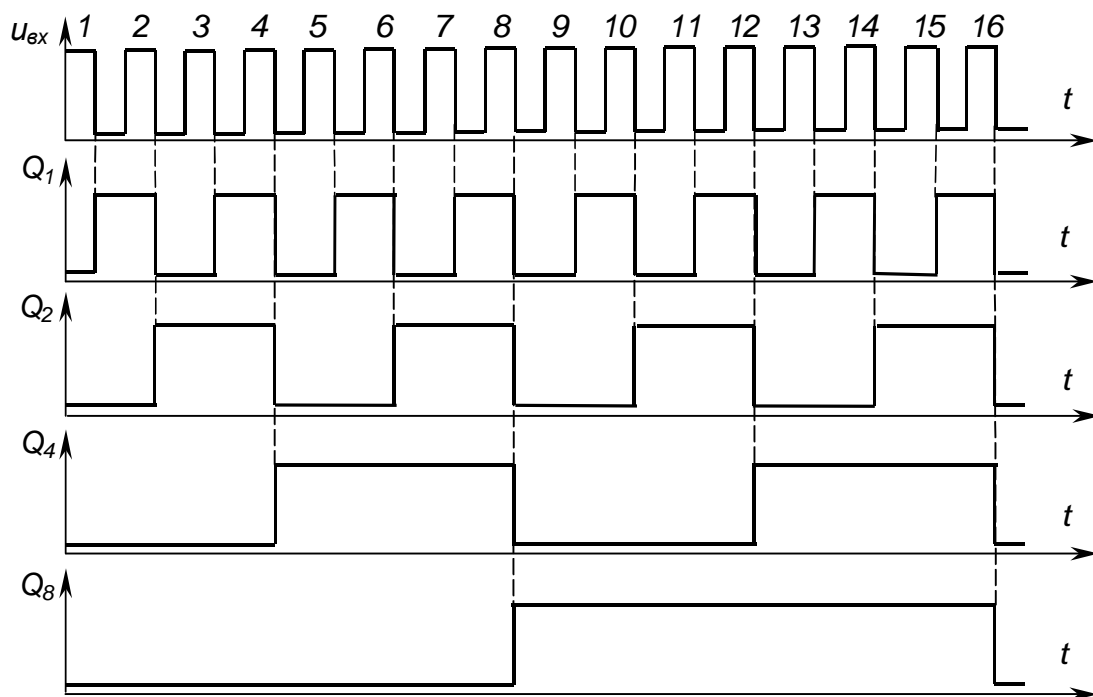


Рисунок 7.26 – Часові діаграми роботи чотирирозрядного підсумовувального послідовного двійкового лічильника з імпульсним інверсним лічильним входом

Таблиця 7.2 – Таблиця переходів чотирирозрядного послідовного двійкового лічильника

Стан	Q <sub>8</sub>	Q <sub>4</sub>	Q <sub>2</sub>	Q <sub>1</sub>
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10	1	0	1	0
11	1	0	1	1
12	1	1	0	0
13	1	1	0	1
14	1	1	1	0
15	1	1	1	1

Лічильник називається **послідовним** тому, що вихід тригера кожного попереднього розряду з'єднано з лічильним входом тригера наступного, у результаті чого передача інформації – перемикання тригерів розрядів лічильника – відбувається послідовно одного за одним. Це визначає низьку швидкість лічильника.

У **паралельних** лічильниках інформація з розряду в розряд передається за допомогою спеціальної комбінаційної схеми, а входи синхронізації тригерів з'єднано разом і перемикання всіх тригерів відбувається одночасно.

Як видно з таблиці переходів і часових діаграм, за безперервної роботи лічильника на його виходах  $Q_1, Q_2, Q_4, Q_8$  формується **послідовний двійковий код**.

Вхід  $R$  призначений для установки лічильника в нульовий стан (у цьому разі – подачею сигналу логічної 1).

Входи  $D_1, D_2, D_4, D_8$  призначені для паралельного занесення чисел у лічильник – для завдання початкового стану, що відрізняється від нульового.

Послідовну роботу лічильника можна порушити, обмеживши кількість його станів. Це можна зробити, вводячи зворотний зв'язок, як, наприклад, показано на рисунку 7.27. Тепер у разі досягнення десятого стану лічильник одразу переходить у нульовий стан – ми отримали **двійково-десятковий лічильник**, який має не 16, а 10 станів і формує на виходах **двійково-десятковий код**. Його часові діаграми роботи показано на рисунку 7.28, а таблицю переходів наведено в таблиці 7.3.

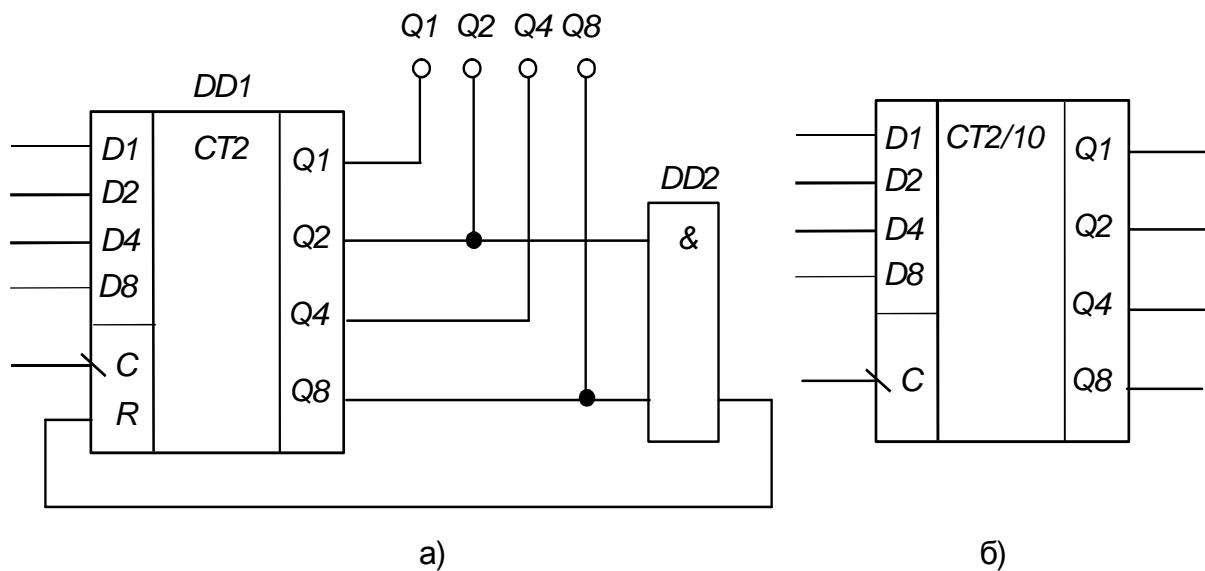


Рисунок 7.27 – Отримання двійково-десяткового лічильника з двійкового (а) і умовне позначення двійково-десяткового лічильника (б)

Застосування таких лічильників разом з двійково-десятковими або двійково-семисегментними дешифраторами дозволяє на основі стандартних ІМС будувати схеми керування багаторозрядними десятковими індикаторами (розряди десяткові, а у межах десяткового розряду рахунок двійковий).

На рисунку 7.29 наведено схему лічильника, що також має десять станів, але працює не в послідовному двійковому коді, бо після надходження восьмого імпульсу переходить з 7 стану у 14, після дев'ятого – у 15, а після десятого – у 0.

Таблиця 7.3 – Таблиця переходів чотирирозрядного послідовного двійково-десяткового лічильника

Стан	Q <sub>8</sub>	Q <sub>4</sub>	Q <sub>2</sub>	Q <sub>1</sub>
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10	0	0	0	0

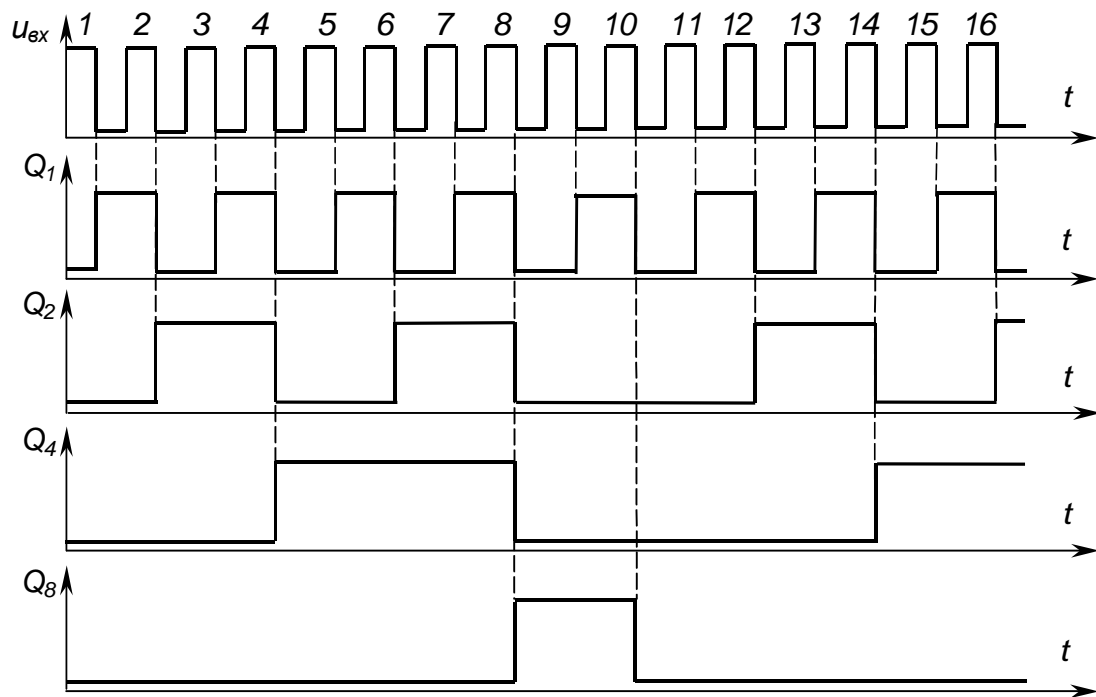


Рисунок 7.28 – Часові діаграми роботи чотирирозрядного двійково-десятькового лічильника

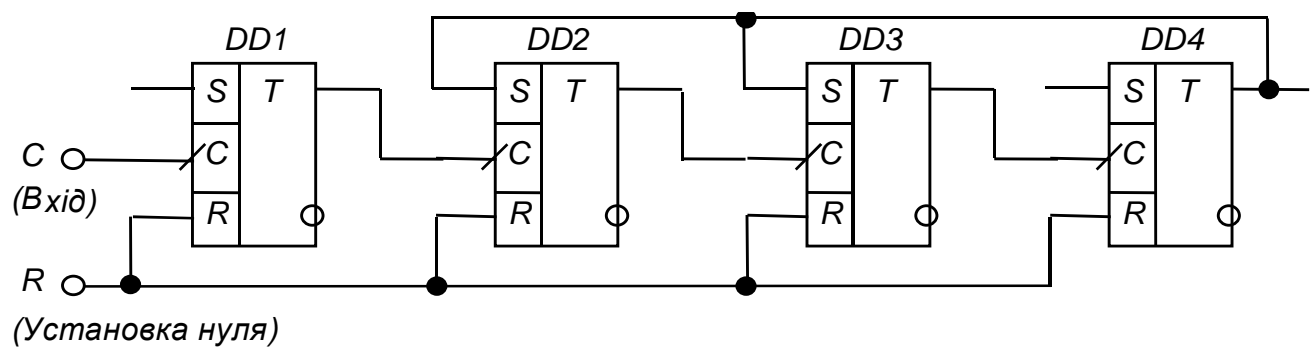


Рисунок 7.29 – Чотирирозрядний лічильник, що має десять станів

У вигляді ІМС випускається широка номенклатура лічильників.

На рисунку 7.30 як приклад наведено умовне позначення чотирирозрядного реверсивного лічильника типу К561ІЕ14.

Він має входи:

- 1) запису інформації з входів паралельного вводу інформації  $D_1, D_2, D_4, D_8 - WR$ ;
- 2) паралельного вводу інформації –  $D_1, D_2, D_4, D_8$ ;
- 3) синхронізації (тактовий) –  $C$ ;
- 4) дозволу лічення –  $\bar{V}$ ;
- 5) напрямку лічення (підсумовування чи віднімання) –  $\pm I$ ;
- 6) завдання роботи в двійковому чи двійково-десятьковому коді –  $2/10$ .

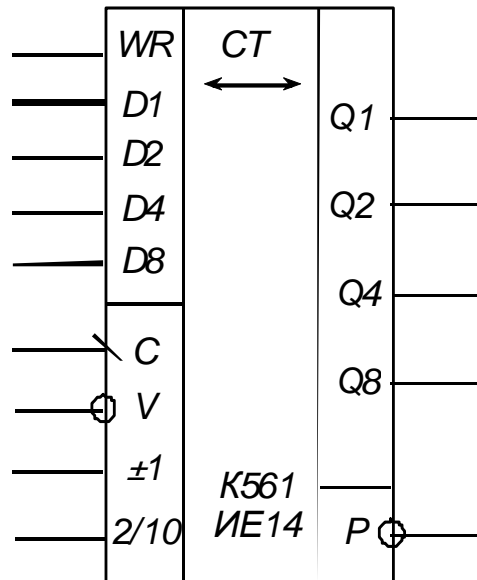


Рисунок 7.30 – Реверсивний лічильник K561IE14

Виходи:

- 1) інформаційні –  $Q_1, Q_2, Q_4, Q_8$ ;
- 2) переносу (займу) в старший (із старшого) розряду –  $\bar{P}$ .

## 7.7 Регістри

**Регістри** – це послідовнісні цифрові пристрої, побудовані на основі тригерів, призначені для запам'ятовування та зберігання інформації, поданої у вигляді багаторозрядних двійкових чисел (двійкового коду) і їхньої видачі за зовнішньою командою. Регістри є елементами короткочасної (оперативної) пам'яті.

Залежно від способу запису та видачі інформації регістри бувають:

1) послідовні – запис інформації в яких виконується послідовно одного двійкового розряду за іншим через один вхід (наприклад, при прийомі інформації по радіоканалу з інтернету);

2) паралельні – запис інформації в яких виконується одночасно (паралельно) у всі розряди;

3) послідовно-паралельні – можуть працювати як послідовні або паралельні, залежно від сигналу на спеціальному вході керування.

На рисунку 7.31, як приклад, наведено умовне позначення універсального регістру типу

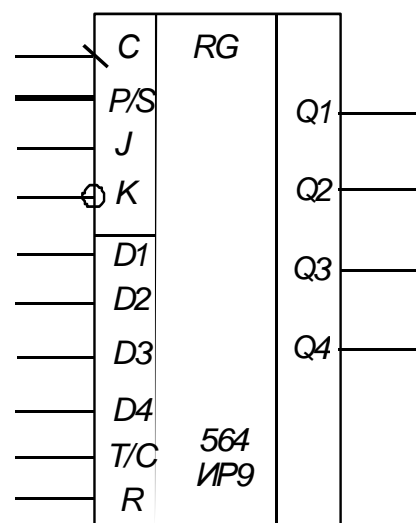


Рисунок 7.31 – Універсальний регістр 564IP9



564IP9.

Він має входи:

- 1) синхронізації (тактовий) –  $C$ ;
- 2) завдання режиму роботи (паралельний – послідовний) –  $P/S$ ;
- 3) послідовного вводу інформації (входи  $JK$ -тригера першого розряду) –

$J, \bar{K}$ ;

- 4) паралельного вводу інформації –  $D_1, D_2, D_3, D_4$ ;
- 5) завдання видачі інформації в прямому або інверсному коді –  $T/C$ ;
- 6) установки нульового стану  $R$ .

Виходи:  $Q_1, Q_2, Q_3, Q_4$ .

При видачі інформації у послідовному коді, останній знімається з виходу  $Q_4$ .

Запис і зчитування інформації в послідовному режимі відбувається для кожного розряду по сигналах синхронізації.

## 7.8 Загальні відомості про запам'ятовувальні пристрої

**Запам'ятовувальні пристрої** (ЗП) забезпечують зберігання програми роботи, вихідних даних і результатів обробки, обмін інформацією між окремими частинами мікропроцесорної системи. Будуються вони на напівпровідникових ІМС. Мікросхеми пам'яті складають близько 40 % у загальному обсязі випуску ІМС. ЗП також входять до складу ВІС: мікропроцесорів, мікроконтролерів та ін.

Максимально можливий об'єм інформації ЗП визначається його **інформаційною ємністю** в бітах (**біт** – мінімальний об'єм цифрової інформації, що може приймати значення 0 або 1) або **словах (байтах)**, що складаються з декількох біт, наприклад, із чотирьох або восьми). Біт зберігається у **запам'ятовувальному елементі** (ЗЕ), а слово – у **запам'ятовувальній комірці**, що є групою ЗЕ, до яких можливе лише одночасне звернення.

Інформаційна ємність вимірюється, наприклад, у кілобітах ( $1 \text{ Кбіт} = 2^{10} = 1\,024 \text{ біт}$ ), кілобайтах ( $1 \text{ Кбайт} = 2^{10} = 1\,024 \text{ байт}$ ), або в мегабітах ( $1 \text{ Мбіт} = 2^{20} = 1\,048\,576 \text{ біт}$ ), мегабайтах ( $1 \text{ Мбайт} = 2^{20} = 1\,048\,576 \text{ байт}$ ) тощо.

**Організація ЗП** визначає, скільки слів і якої розрядності він зберігає. Наприклад, за ємності 512 біт може зберігатися 64 восьмирозрядних слова або 128 чотирирозрядних.

**Швидкодія ЗП** оцінюється часом зчитування і запису.

Цифрові обчислювальні пристрої мають шинну структуру, за якою звертання до комірки ЗП відбувається за номером, що називається **адресою**.

## 7.9 Запам'ятовувальні пристрої для зберігання оперативної інформації (ОЗП)

Такі ЗП **РАМ-типу** (Random Acces Memory – ОЗП) поділяються на статичні та динамічні.

У статичних ЗП – **SRAM** (Static RAM) – за ЗЕ використовуються тригери з ланцюгами установки і встановлення нуля. За К-МОН-технології тригер складається з шести транзисторів. Тому такі ЗП досить дорогі і займають багато місця на кристалі, але мають велику швидкодію.

У динамічних ЗП – **DRAM** (Dynamic RAM) – дані зберігаються у вигляді зарядів ємностей МОН-структур. Основою ЗЕ тут є просто конденсатор невеликої ємності. Такий ЗЕ значно простіший тригерного, що дозволяє розмістити на кристалі значно більше ЗЕ. Оскільки конденсатор із часом втрачає свій заряд, то зберігання даних вимагає їхньої періодичної регенерації (через кожні декілька мікросекунд) за допомогою спеціальних підсилювачів-регенераторів. Зараз ємність динамічних ЗП становить до 128 Мбіт, у стані розробки ЗП на 256 Мбіт (із кількістю транзисторів на кристалі до 300 мільйонів). Динамічні ЗП у 4–5 разів дешевші статичних і у стільки ж разів мають більшу інформаційну ємність.

Обидва ці типи пам'яті є **енергозалежними** – у разі вимкнення джерела живлення ІМС інформація безповоротно губиться.

### 7.10 Запам'ятовувальні пристрої для зберігання постійної інформації (ПЗП)

Існує декілька типів ЗП для зберігання постійної інформації – **ROM-типу** (Read On Memory – ПЗП). Як ЗЕ в них використовують перемички, діоди, біполярні та МОН-транзистори.

У **масочні ЗП типу ROM(M)** інформація записується при виготовленні ІМС за допомогою спеціального шаблону – маски. Матриця діодного ЗП такого типу є координатною сіткою з горизонтальних ліній вибірки слів і вертикальних ліній зчитування. Код слова визначається наявністю діода (що відповідає одиниці) або його відсутності (відповідає нулю) у вузлах координатної сітки.

Такі ЗП компактні та дешеві. Їх застосовують для зберігання інформації масового призначення – кодів літер і цифр, таблиць типових функцій, стандартного програмного забезпечення тощо. Користувач не може змінювати інформацію, що зберігається.

**Мікросхеми ЗП типу PROM** (Programmable ROM – програмовані ПЗП) програмують одноразово видаленням або створенням перемичок у вузлах координатної сітки. У вихідній заготовці наявні (або відсутні) усі перемички. При програмуванні користувачем за допомогою спеціального програмувального пристрою залишаються (або видаляються) тільки необхідні. Перемички можуть бути у найпростішому випадку плавкими елементами, увімкненими послідовно з діодом, або двома зустрічно увімкненими діодами, один з яких пробивається при програмуванні.

**ЗП типу EPROM** дозволяють не тільки записувати в них інформацію, а й стирати її та замінювати на нову – вони є **репрограмуваними**. Як ЗЕ в них використано **транзистори ЛІЗМОН-типу** (МОН-транзистори з лавинною інжекцією заряду). Такі транзистори мають так званий плаваючий затвор –

обмежену з усіх боків діелектриком провідну зону. Уведений у неї, як у пастку, в результаті лавинного пробію під дією імпульсу напруги у 20–25 В заряд зберігається дуже тривалий час. Цей заряд забезпечує закритий стан транзистора. Стирання інформації відбувається під дією ультрафіолетового опромінення, для чого корпус ІМС має спеціальне прозоре віконце. Виникнення фото- і теплових струмів дозволяє заряду залишити плаваючий затвор. Стирання триває декілька хвилин, одразу стирається вся інформація. Опромінення веде до змін властивостей матеріалів транзисторів, тому кількість циклів перепрограмування складає лише 10–100 разів.

Новітні ЗП типу **EEPROM** також є репрограмуваними. Їхньою основою є МНОН-транзистори, що, на відміну від звичайних МОН-транзисторів, мають двошаровий підзатворний діелектрик – окрім тонкого шару  $\text{SiO}_2$  є ще більш товстий шар нітриду кремнію  $\text{Si}_3\text{N}_4$  (звідси літера Н в аббревіатурі). Під дією електричного поля достатньо високої напруженості носії заряду проходять через тонкий шар і скупчуються на межі розділу шарів. Після зняття поля заряд залишається у приграничному шарі нітриду кремнію і вже не розсмоктується, що і забезпечує зберігання інформації на протязі десятків років. Для стирання інформації необхідно видалити носії заряду з приграничного шару, для чого подається напруга, що створює електричне поле протилежної направленості. Інформацію можна стерати не з усього кристалу, а вибірково. Тривалість процесу досить коротка. Кількість циклів перепрограмування складає  $10^4$ – $10^6$  разів.

Найвищим досягненням у розробці напівпровідникових програмованих ЗП є створення **флеш-пам'яті**. Її ЗЕ подібні елементам пам'яті типу EEPROM, але в схемах флеш-пам'яті не передбачене стирання окремих слів. Інформація може стиратися або вся одразу, або достатньо великими блоками за єдиним сигналом, миттєво (*flash* – спалах). За своєю дією флеш-пам'ять вже подібна до пам'яті ОЗУ але є **енергонезалежною**. Пристрої флеш-пам'яті зі збільшенням кількості запам'ятовуваної інформації (із розвитком технології) поступово витісняють такі накопичувачі, як жорсткі магнітні диски, оптичні диски та інші носії. Вони у сотні разів скорочують споживану потужність, мають велику надійність, невеликі розміри та вагу, у декілька разів збільшують швидкодію пристроїв пам'яті. Однією з найважливіших властивостей є також відсутність в ЗП цього типу рухомих механічних частин, зокрема таких, що обертаються, і повна технологічна сумісність з ІМС. Флеш-пам'ять може бути частиною багатьох типів ІМС мікроконтролерів (що забезпечує універсальність їхнього застосування завдяки можливості багатократного перепрограмування) та ін.

Тут можна зазначити, що це є одним із прикладів поступової відмови людства від колеса у багатьох застосуваннях.

У 1971 році було створено теорію **мемристора** (*memory* – пам'ять, *resistor* – електричний опір). Це четвертий після резистора, конденсатора та котушки індуктивності пасивний елемент. Він змінює опір залежно від заряду, що через нього протікає, і після зняття напруги зберігає свій стан. У 2008 році колективом вчених фірми Hewlett-Packard було створено лабораторний зразок подібного елемента, що значно менший за розмірами від елемента флеш-

пам'яті, менш енергоємніший, має більшу швидкодію. Далі було анонсовано вихід запам'ятовувальних пристроїв на основі мемристорів у 2013 році, який потім перенесли на 2014 рік. Тоді ж було опубліковано проект суперкомп'ютера з мемристорною пам'яттю. Його комерціалізація очікується до кінця 2020-х років.

Узагалі ведеться багато досліджень зі створення пристроїв пам'яті. Наприклад, на основі магнітних явищ у наноструктурах.

### *Контрольні запитання*

- 1. Які пристрої називають імпульсними?*
- 2. Поясніть, які переваги надає використання імпульсних режимів в електронних пристроях?*
- 3. Що таке імпульс? Які бувають імпульси?*
- 4. Наведіть параметри імпульсів та їхньої послідовності.*
- 5. Що таке електронний ключ? Які електронні прилади використовують як ключі? Наведіть схеми їх вмикання.*
- 6. Наведіть схему і поясніть роботу диференціувального ланцюжка, інтегрувального ланцюжка.*
- 7. Поясніть, які електронні пристрої називають мультівібраторами, на основі яких електронних приладів вони виконуються, у яких режимах працюють.*
- 8. Наведіть схему, поясніть будову і роботу мультівібратора з колекторно-базовими зв'язками.*
- 9. Наведіть схему мультівібратора на ОП, поясніть специфіку роботи ОП. Що таке тригер Шмітта?*
- 10. Наведіть схему і поясніть роботу очікувального мультівібратора на ОП.*
- 11. Поясніть, що таке тригери та для чого вони можуть бути застосовані?*
- 12. Наведіть узагальнену структурну схему тригера, побудованого на логічних елементах.*
- 13. Поясніть різницю між асинхронним і синхронним тригерами.*
- 14. Поясніть, як описують роботу тригерів? Наведіть приклади.*
- 15. Поясніть значення термінів «прямий вхід», «інверсний вхід», «потенціальний вхід», «імпульсний вхід».*
- 16. Наведіть умовне позначення, таблиці переходів і схеми RS-тригерів з прямими й інверсними входами, побудованих на логічних елементах.*
- 17. Наведіть схему та поясніть роботу синхронного RS-тригера, побудованого на логічних елементах І-НІ.*
- 18. Наведіть умовні позначення, таблиці переходів та поясніть роботу D-тригера, Т-тригера, JK-тригера.*

19. Поясніть, чому JK-тригер вважають універсальним? Наведіть та поясніть приклади його використання для побудови тригерів інших типів.
20. Поясніть, для чого призначені, які бувають і на чому можуть бути побудовані лічильники імпульсів?
21. Наведіть схему, умовне позначення і поясніть роботу чотирирозрядного підсумовувального послідовного двійкового лічильника імпульсів, виконаного на комбінованих RST-тригерах.
22. Поясніть, як з підсумовувального послідовного двійкового лічильника можна отримати двійково-десятковий?
23. Для чого призначені двійково-десяткові лічильники?
24. Для чого призначені регістри?
25. Які регістри бувають залежно від способу запису та видачі інформації?
26. Коли виникає необхідність у послідовних регістрах?
27. Поясніть, у чому вимірюється інформаційна ємність ЗП?
28. Що визначає організація ЗП?
29. За якими показниками оцінюють швидкість ЗП?
30. Які різновиди ЗП RAM-типу Ви знаєте?
31. Які різновиди ЗП ROM-типу Ви знаєте?
32. Що використовують як запам'ятовувальні елементи в ЗП різного типу?
33. Як працює флеш-пам'ять?
34. Поясніть, які типи пам'яті є енергозалежними та чому?
35. Які типи пам'яті є енергонезалежними та чому?
36. Які переваги має флеш-пам'ять?
37. Що таке мемристор?

## ТЕМА 8

### ЦИФРОАНАЛОГОВІ ТА АНАЛОГО-ЦИФРОВІ ПЕРЕТВОРЮВАЧІ

- 8.1 Цифроаналогові перетворювачі
- 8.2 Аналого-цифрові перетворювачі

#### 8.1 Цифроаналогові перетворювачі

Для узгодження цифрових пристроїв вимірювання і керування, що працюють з інформацією, поданою у двійковому коді, з виконавчими пристроями і датчиками, які мають аналогові відповідно вхідні та вихідні сигнали, застосовують **цифроаналогові й аналого-цифрові (ЦАП і АЦП) перетворювачі**.

Тут зазначимо, що до **аналогових** відносять процеси, що в часі змінюються за законом неперервної функції, а до **цифрових** такі, що змінюються за законом дискретної функції, наприклад мають вигляд двійкового коду.

**ЦАП** є пристроєм для автоматичного декодування вхідних величин (напруги або струму), представлених числовим кодом, у еквівалентне значення заданої фізичної величини. Кількісний зв'язок між вхідною числовою величиною  $N_i$  та її аналоговим еквівалентом  $A(t_i)$ , що характеризує алгоритм цифроаналогового перетворення, має вигляд

$$A(t_i) = N_i \cdot \Delta A + \delta \cdot A_i, \quad (8.1)$$

де  $\Delta A$  – аналоговий еквівалент одиниці молодшого розряду коду;

$\delta \cdot A_i$  – похибка перетворення.

ЦАП виготовляються здебільшого в інтегральному виконанні. При цьому орієнтуються на їхнє застосування в різноманітних мікропроцесорних та інших системах обробки даних.

Існують два найбільш розповсюджених способи цифроаналогового перетворення за яких використовують:

- резисторну матрицю з двійково-зваженими опорами;
- резисторну матрицю з двома значеннями опорів, яку називають матрицею R-2R.

На рисунку 8.1 зображено найпростіший ЦАП, що працює за першим способом перетворення.

Як можна бачити, у склад ЦАП входять: резисторна матриця; електронні ключі  $K_0 - K_n$ , що керуються паралельним цифровим кодом ( $a_0 - a_n$ ); резистор зворотного зв'язку  $R_M$ . Джерело опорної напруги  $U_{оп}$  та операційний підсилювач  $DA1$  не входять до складу інтегрального ЦАП. Опори резисторів вибирають такими, щоб при замкнених ключах через них протікав струм, що відповідає вазі розряду. Ключі  $K_0 - K_n$  замикаються тоді, коли у відповідний

розряд вхідного цифрового коду надходить логічна одиниця. Завдяки тому, що операційний підсилювач  $DA1$  через  $R_M$  охоплено петлею негативного зворотного зв'язку, вузол підсумовування  $A$  має нульовий потенціал ( $DA1$  вважаємо за ідеальний).

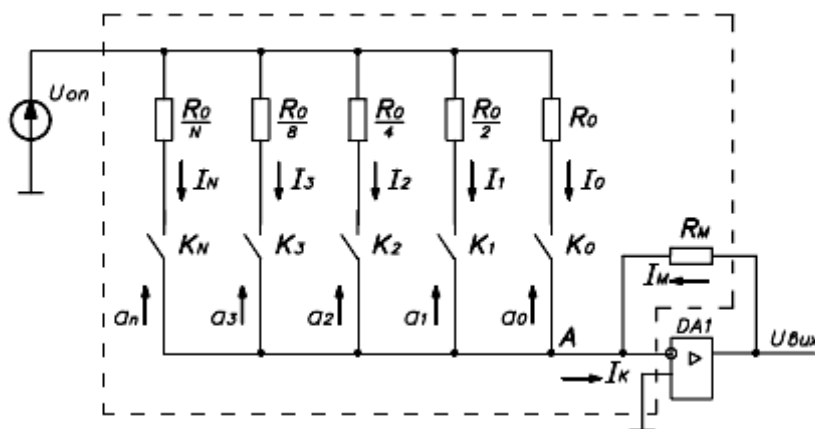


Рисунок 8.1 – ЦАП на основі матриці з двійково-зваженими опорами

Маємо суматор струмів. Водночас виключається взаємний вплив складових струму  $I_K$ .

Для цього типу ЦАП вихідну напругу  $U_{вих}$  можна подати у вигляді залежності

$$U_{вих} = -U_{оп} \cdot \frac{R_M}{R_0} \cdot (n \cdot a_n + \dots + 8 \cdot a_3 + 4 \cdot a_2 + 2 \cdot a_1 + a_0), \quad (8.2)$$

де  $a_0 \dots a_n$  можуть приймати значення 0 або 1.

Опір кожного резистора менший за опір попереднього вдвічі. Від точності виготовлення цих резисторів залежить похибка перетворення. Найбільш жорсткі вимоги висуваються щодо точності опорів резисторів старших розрядів, оскільки струм через них не повинен перевищувати значення струму молодшого розряду. Тому розкид опорів у  $2^n$  розряді повинен бути меншим, ніж

$$\frac{\Delta R}{R} = 2^{-n-1}. \quad (8.3)$$

Із цього витікає, що розкид опорів у  $2^4$  розряді не повинен перевищувати 3 %, а у  $2^{10}$  розряді має бути не більше 0,05 %. Така висока точність виготовлення в інтегральному виконанні ЦАП в умовах серійного виробництва є недосяжною. Крім того, на електронних ключах у моменти комутації виникають сплески напруги, нерівномірно навантажуються джерело опорної напруги. Усі ці фактори знижують метрологічні характеристики ЦАП.

Для отримання більш високої точності, частіше застосовується резисторна матриця типу R-2R. Спрощена принципова схема такого ЦАП наведена на рисунку 8.2. Розглянемо його роботу.

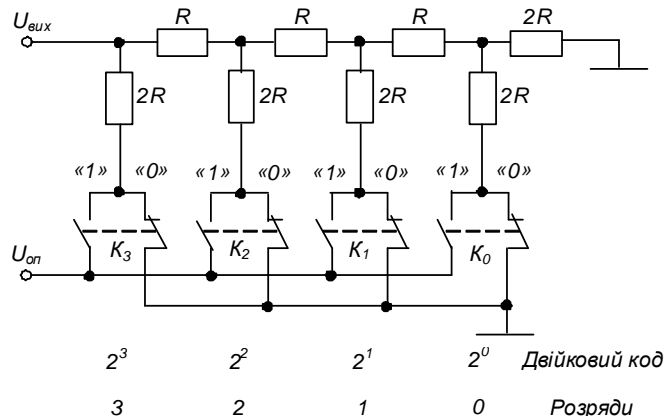


Рисунок 8.2 – ЦАП на основі матриці типу R-2R

Очевидно, якщо всі ключі знаходяться в положенні «0», то вихідна напруга буде дорівнювати нулю.

Можна порахувати, якщо ключ нульового розряду встановлено в положення «1», а всі інші в положення «0», то

$$U_{вих} = U_{он} \cdot 1/16. \quad (8.4)$$

Якщо ключ першого розряду встановлено в положення «1», а всі інші в положення «0», то

$$U_{вих} = U_{он} \cdot 1/8. \quad (8.5)$$

Якщо ключі нульового і першого розрядів встановлені в положення «1», а всі інші в положення «0», то

$$U_{вих} = U_{он} \cdot (1/16 + 1/8) \quad (8.6)$$

і так далі.

У загальному випадку отримаємо:

$$U_{вих} = U_{он} (A_0 \cdot 1/16 + A_1 \cdot 1/8 + A_2 \cdot 1/4 + A_3 \cdot 1/2), \quad (8.7)$$

де  $A_i = 1$ , якщо відповідний ключ  $K_i$  знаходиться в положенні «1» і  $A_i = 0$ , якщо відповідний ключ знаходиться в положенні «0».

Тобто, замикаючи різними способами ключі  $K_0-K_3$  (або, інакше кажучи, подаючи на вхід чотирирозрядне число  $A_3A_2A_1A_0$ ), ми можемо отримати  $2^4 = 16$  різних значень вихідної напруги (від  $U_{вих} = 0$  до  $U_{вих} = U_{он} \cdot (1 - 1/16)$  із кроком  $\Delta = U_{он} \cdot 1/16$ ).



Отже, ця схема є простим паралельним чотирирозрядним цифроаналоговим перетворювачем.

Аналогічно можна побудувати восьми, десяти, дванадцяти і взагалі  $n$ -розрядний ЦАП.

У загальному випадку, для  $n$ -розрядного ЦАП матимемо:

$$U_{вих} = U_{он} \cdot \Sigma (A_i \cdot 1 / 2^{n-i}), \quad (8.8)$$

де  $i$  – номер розряду ( $i = 0, 1, 2 \dots n-1$ ),

$A_i = 1$ , якщо відповідний ключ замкнений на шину живлення та

$A_i = 0$ , якщо відповідний ключ замкнений на нульовий провід.

Крок у цьому випадку визначається за формулою:

$$\Delta = U_{он} / 2^n, \quad (8.9)$$

де  $n$  – загальне число розрядів.

Отже, для отримання високої точності та швидкодії перетворення в інтегральних ЦАП частіше застосовується резисторна матриця типу R-2R. Так ІМС К572ПА1 (виконана за К-МОН-технологією) призначена для перетворення 10-розрядного прямого паралельного двійкового коду на цифрових входах у струм на аналоговому виході. Її спрощену структуру наведено на рисунку 8.3. Видно, що, окрім власне резисторної матриці R-2R, вона має ключі та вузли керування ними *БК*.

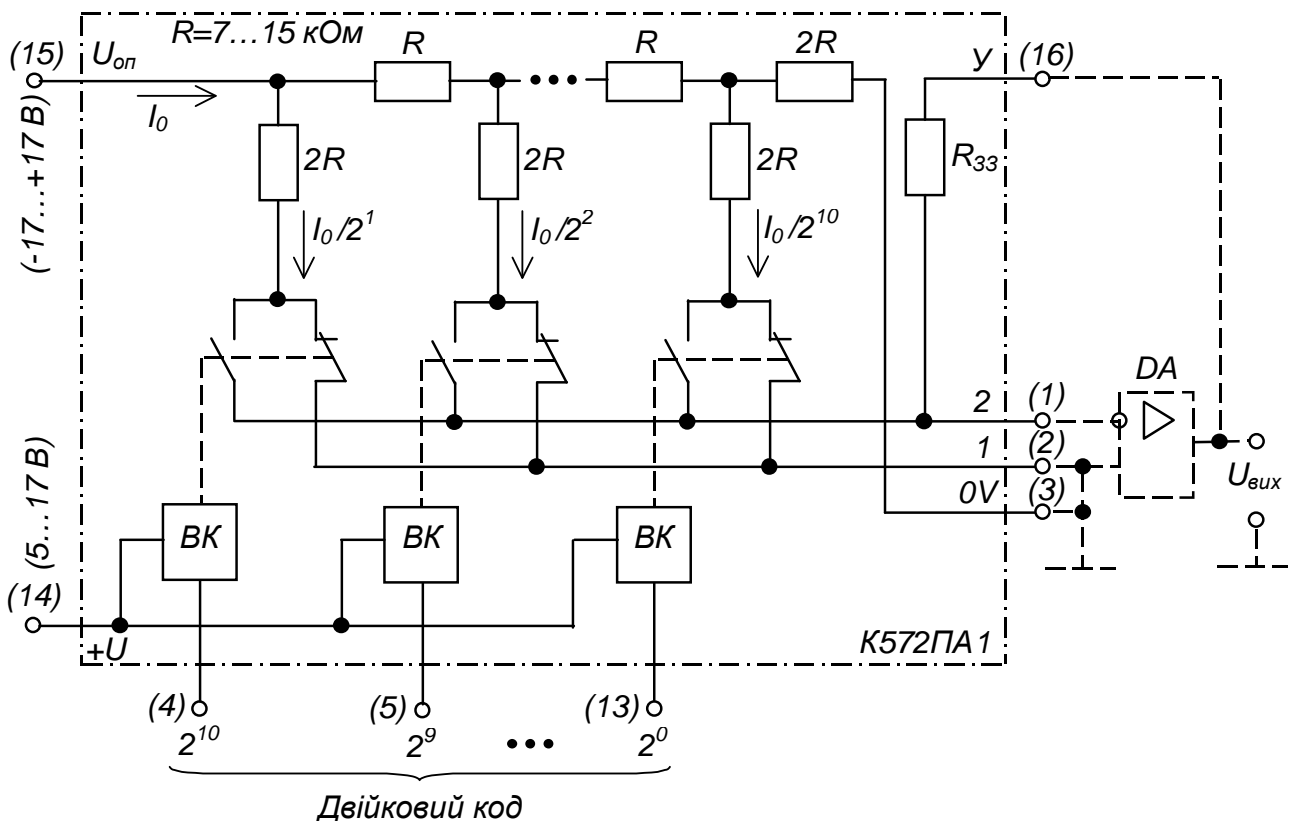


Рисунок 8.3 – Структура ІМС К572ПА1

Вхідним аналоговим сигналом ЦАП є **опорна напруга**  $U_{on}$ , що визначає значення напруги, яка відповідає молодшому двійковому розряду. Вхідний струм  $I_0$ , що протікає під дією  $U_{on}$ , ділиться за двійковим законом у вузлах резисторної **матриці R-2R**. З рисунка 8.4 можна бачити: приведені до місць перетинів *A-A*, *B-B* та *C-C* опори частини резисторів, що відтинаються у напрямку стрілок, дорівнюють  $2R$  і тому значення струмів, які протікають через резистори  $2R$ , зменшуються удвічі зліва на право.

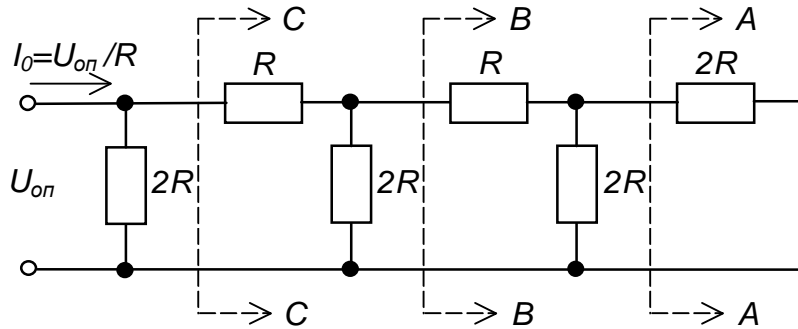


Рисунок 8.4 – Резисторна матриця R-2R

Отже, **метод перетворення** полягає в підсумовуванні у відповідності до заданих значень двійкового коду всіх розрядних струмів, зважених за двійковим законом і пропорційних значенню опорної напруги.

Струми віток резисторної матриці через ключі на К-МОН-транзисторах надходять на два аналогові виходи: на той чи інший – в залежності від значень двійкових розрядів коду на відповідних цифрових входах. Значення струмів складають:

$$\text{для першого виходу} \quad I_1 = \frac{U_{on}}{R_{екв}} \sum_{i=1}^{10} 2^{-i} a_i; \quad (8.10)$$

$$\text{для другого виходу} \quad I_2 = \frac{U_{on}}{R_{екв}} \sum_{i=1}^{10} 2^{-i} \bar{a}_i, \quad (8.11)$$

де  $U_{on}$  – опорна напруга;

$R_{екв}$  – еквівалентний опір резисторної матриці, що має номінальне значення 10 кОм (фактично – від 7 до 15 кОм);

$a_i$  – пряме значення (для  $a_i = 1$ ) двійкового коду на  $i$ -му вході;

$\bar{a}_i$  – інверсне значення (для  $a_i = 0$ ) двійкового коду на  $i$ -му вході.

Двійковий закон розподілення струмів у вітках матриці виконується за умови однаковості потенціалів обох її виходів. Це забезпечується підмиканням першого виходу до інвертувального входу допоміжного ОП, охопленого ВЗЗ, а другого – до неінвертувального входу ОП і нульової точки схеми (як відомо, потенціали інвертувального й неінвертувального входів ОП, охопленого ВЗЗ, за умови роботи у лінійному режимі, майже однакові).

Отже, матриця R-2R підмикається до ОП, утворюючи з ним інвертувальний підсилювач з програмованим коефіцієнтом підсилення. Його можна розглядати також як перетворювач струму, що надходить з виходу резисторної матриці, у напругу на виході ОП. ОП також виключає вплив навантаження на результат перетворення (див. параметри ідеального ОП в п. 2.3). У результаті кожному значенню двійкового коду на цифрових входах ЦАП відповідає деяке значення напруги на виході ОП, оскільки, забезпечуючи різницю потенціалів між своїми входами близькою до нуля, ОП відводить через резистор зворотного зв'язку  $R_{33}$  сумарний струм, що надходить до виходу (1) ІМС. Цей струм складається зі струмів резисторів  $2R$ , підімкнених ключами до виходу (1) відповідно до значення двійкового коду і визначається розрядами  $a_i = 1$ .

Варто зазначити, що за практичної реалізації подібних пристроїв, задля зменшення взаємних впливів, що можуть призводити до збоїв у роботі, так звані «цифрову землю» і «аналогову землю» (обидві відповідають нульовому потенціалу схеми) необхідно виконувати у вигляді окремих провідників.

Аналітичний вираз, що зв'язує значення напруги на виході ОП зі значенням двійкового коду на цифрових входах ЦАП, такий

$$U_{вих} = U_{он} R_{33} (2^{b-1} a_1 + 2^{b-2} a_2 + \dots + 2^{b-i} a_i + 2^0 a_b) / 2^b R, \quad (8.12)$$

де  $R_{33}$  – опір резистора зворотного зв'язку;

$b$  – кількість розрядів перетворювача (у цьому разі – 10), крім того, старшим є розряд з індексом  $b$ .

Значення вихідної напруги в кінцевій точці діапазону становить

$$U_{вих макс}^* = U_{он} R_{33} (1 - 2^{-b}) / R, \quad (8.13)$$

а найменше за усіх  $a_i = 0$  – дорівнює нулеві.

Розрахунковий приріст вихідної напруги у разі зміни вхідного коду на одиницю молодшого розряду (крок квантування) складає

$$h = U_{он} R_{33} / 2^b R. \quad (8.4)$$

Реально найбільше значення вихідної напруги при значеннях усіх розрядів двійкового коду  $a_i = 1$  становить

$$U_{вих макс} = \frac{U_{он}}{R_{33}} - h, \quad (8.5)$$

тому що десятирозрядний ЦАП працює з числами, що у десятковій системі числення відповідають від 0 до 1 023.

Для забезпечення стабільності роботи задають  $R_{33} = R$ , а сам резистор  $R_{33}$  розміщують на кристалі ІМС разом із матрицею  $R-2R$ .

Електричну принципову схему цифроаналогового перетворювача, виконаного на основі ІМС К572ПА1, наведено на рисунку 8.5.

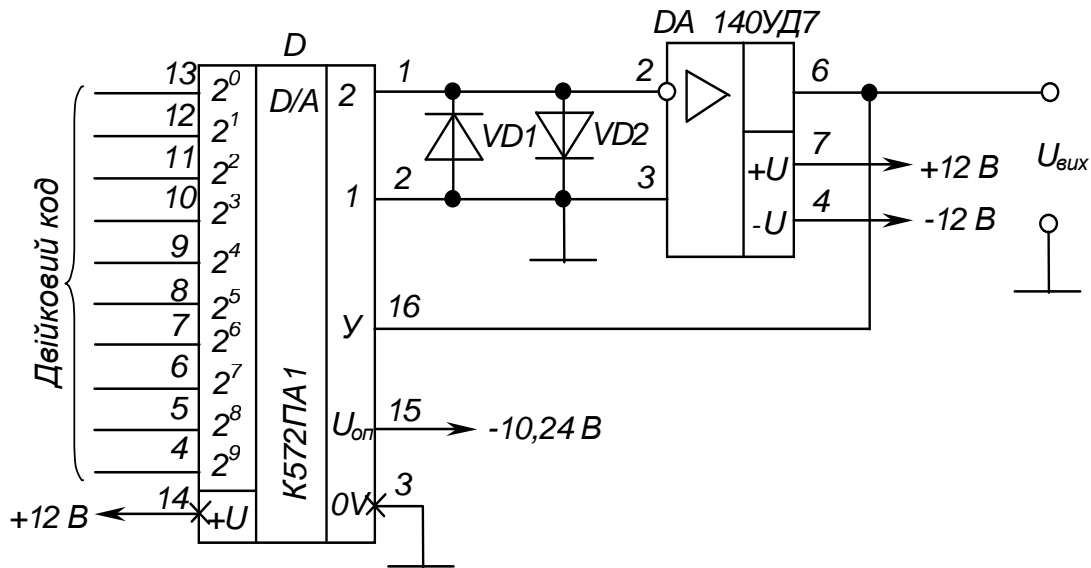


Рисунок 8.5 – Цифроаналоговий перетворювач на основі ІМС К572ПА1

Якщо задати  $U_{on} = 10,24$  В, то отримаємо  $U_{вих\ макс}^* = 10,24$  В, а  $h = 10$  мВ за номінального значення вхідного струму матриці 1 мА (фактично – від 0,5 мА до 2 мА).

отримаємо:

$$U_{вих} = kU_{on}X. \quad (8.6)$$

Точнісні показники перетворювача залежать від точності виконання співвідношень  $R_{33}/R = 1$  та  $R/2R = 0,5$  для усіх ланок матриці.

Якщо формулу (22.12) переписати, вважаючи

$$R_{33}/2bR = k, \quad (8.7)$$

$$(2^{b-1} a_1 + 2^{b-2} a_2 + \dots + 2^{b-i} a_i + 2^0 a_b) = X, \quad (8.8)$$

звідки видно, що цей ЦАП може бути використано також як помножувач аналогової величини  $U_{on}$  (що може приймати значення від мінус 17 В до плюс 17 В) на двійкове число  $X$ .

Більш точними є ЦАП на основі методу перерозподілу заряду. Вони будуються на основі конденсаторної матриці з співвідношенням ємностей кратним  $2^n$ .

Такий ЦАП має три етапи роботи.

На першому етапі ОП, що також входить до його складу, працює як повторювач, а усі конденсатори матриці підімкнено до вхідного контакту пристрою і накопичують заряд, пропорційний вхідній напрузі.

На другому етапі схема керування перемикає конденсатори від входу на нульовий провідник. Тепер на вхід ОП, що працює вже як нуль-орган, подається напруга, що дорівнює вхідній  $U_{ex}$  але з протилежним знаком.

Ну і на третьому етапі розпочинається перерозподіл заряду, коли до джерела опорної напруги  $U_{on}$  підмикається спочатку конденсатор старшого розряду матриці. На вході нуль-органу отримуємо напругу, що дорівнює  $(0,5 U_{on} - U_{ex})$ . Схема керування, залежно від того, змінився стан на виході нуль-органу чи ні, залишає конденсатор у попередньому стані або знову перемикає його на нульовий провідник. Надалі те саме робиться з іншими конденсаторами, доки напруга на вході нуль-органу не знизиться до нуля і зміниться стан на його виході. Тоді відношення сумарної ємності, підімкненої до нульового провідника, до ємності, що була підімкнена до  $U_{on}$ , буде еквівалентна відношенню  $U_{ex}/U_{on}$ .

Підвищена точність ЦАП забезпечується тим, що пристрій час від часу переводиться у режим самоналаштування. У цьому режимі до кожного з конденсаторів матриці підмикаються допоміжні конденсатори малої ємності доти, доки сумарна ємність не стане більшою за суму ємностей конденсаторів молодших розрядів на ємність конденсатора самого молодшого розряду. При цьому точність налаштування складає 0,25 ємності цього розряду.

За енергетичних застосувань, коли важливим є не власне значення напруги на навантаженні, а значення енергії, що передається до нього, як виконавчий пристрій ЦАП застосовують широтно-імпульсний регулятор.

## 8.2 Аналого-цифрові перетворювачі

Світ, що нас оточує, є аналоговим. До аналогових відносять процеси, що змінюються за законом безперервної функції. Зокрема, звуки та зображення надходять до наших органів відчуття у вигляді коливань – звукових або електромагнітних. Ці коливання сприймаються органами відчуттів (слух, зір) і у вигляді імпульсів передаються до мозку. Проте інформація, що передається аналоговим способом, легко викривляється у тракці передачі та потребує величезних об'ємів пам'яті за використання в техніці. Спосіб «оцифровування» інформації спрощує процеси передачі і обробки інформації. Оцифровування – це процес перетворення аналогової інформації в цифрову. До цифрових відносять процеси, що змінюються за законом дискретної функції – зазвичай це двійковий цифровий код. Техніка, що працює з такою інформацією, називається цифровою. Цифрова інформація легко контролюється, дає стабільну і регульовану якість обробки і подання процесів. Вона потребує менших об'ємів пам'яті для зберігання. Отже, для світу техніки цифрова інформація підходить набагато більше, ніж аналогова.

Процес оцифровування аналогової інформації проходить два основні етапи. На першому аналогова інформація розбивається на невеликі рівні

частини. На другому етапі кожна частина аналізується і зашифровується спеціальними алгоритмами у коди з послідовності одиниць і нулів.

**АЦП** може бути побудовано на основі ЦАП, лічильника імпульсів і компаратора. Спрощену структурну схему такого АЦП наведено на рисунку 8.6. Цикл перетворення аналогового сигналу, поданого як напруга  $U_{вх}$ , у двійковий код складається з наступних операцій.

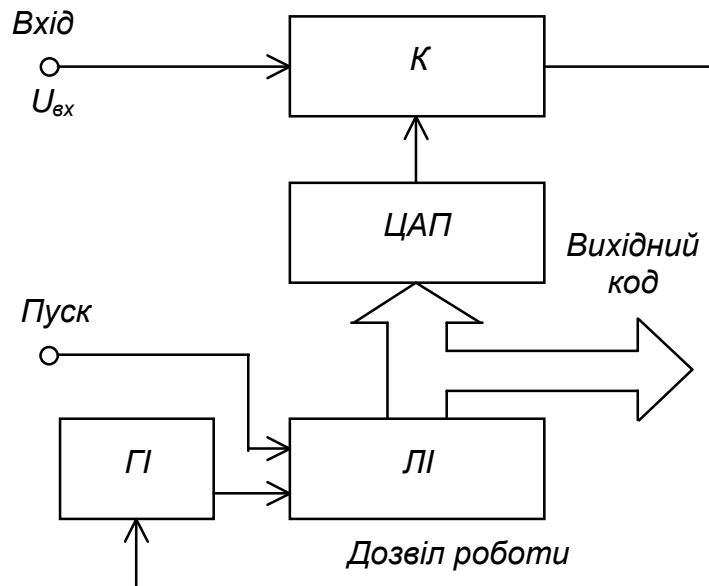


Рисунок 8.6 – Структурна схема АЦП

Напруга  $U_{вх}$  подається на вхід пристрою – один з входів компаратора  $К$ . Сигнал із виходу компаратора дозволяє роботу генератора імпульсів  $ГІ$ .

Сигнал «Пуск» встановлює нульовий стан і дозволяє роботу лічильника імпульсів  $ЛІ$ , що починає заповнюватись імпульсами  $ГІ$ .

Код з виходу  $ЛІ$  подається на цифрові входи  $ЦАП$  (входи керування ключами). У результаті з виходу  $ЦАП$  ступінчасто зростає напруга надходить на другий вхід компаратора. Після досягнення цієї напругою значення  $U_{вх}$  компаратор забороняє роботу генератора, а на виході  $ЛІ$  маємо прямий паралельний двійковий код, що відповідає значенню  $U_{вх}$ .

Реально, для збільшення швидкості перетворення застосовують більш складний алгоритм. До входів  $ЦАП$  замість лічильника підмикається регістр пам'яті. Після пуску схема керування встановлює регістр у стан, якому відповідає одиниця у старшому розряді та нулі у всіх інших. Водночас на виході  $ЦАП$  формується напруга, що дорівнює половині діапазону перетворення. Якщо вона менша за  $U_{вх}$ , то в старший розряд регістра записується нуль, а у другий за старшинством одиниця. Це відповідає напрузі на виході  $ЦАП$ , що дорівнює половині попередньої. У разі перевищення  $U_{вх}$  цієї напруги одиниця встановлюється у третьому за старшинством розряді і вихідна напруга  $ЦАП$  збільшується у 1,5 рази. Описана процедура повторюється доти, доки на виході  $ЦАП$  не сформується напруга, що відрізняється від  $U_{вх}$  не більш ніж на ту, що відповідає одиниці молодшого розряду  $ЦАП$ .

Перетворювачі, що працюють за таким алгоритмом, називають **АЦП послідовного наближення**.

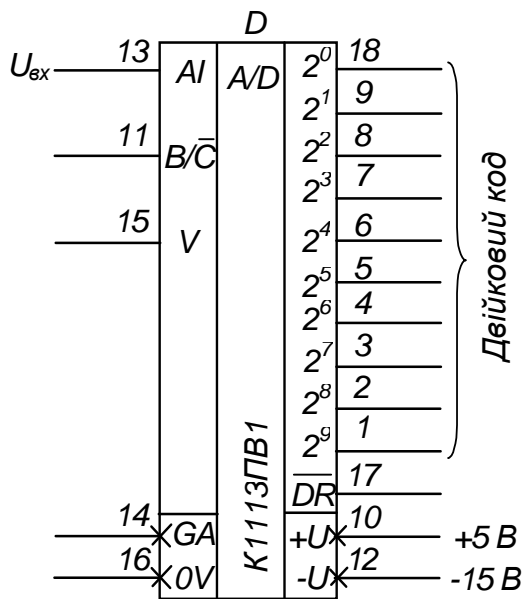


Рисунок 8.7 – ІМС АЦП K1113PB1

На рисунку 8.7 наведено умовне позначення ІМС **функціонально закінченого** (такого, що не вимагає використання допоміжних елементів) **АЦП послідовного наближення** K1113PB1. Він призначений для роботи з мікропроцесорними пристроями і є сумісним із мікропроцесорами, що працюють із TTL-рівнями сигналів. Його вихідні вузли мають три стани: два логічних (0 та 1) і третій – стан високого імпедансу – стан відімкнення, що забезпечує просте спряження з шиною даних мікропроцесора.

Режим роботи АЦП у мікропроцесорній системі визначається сигналами керування від мікропроцесора.

У разі надходження на вхід гасіння і перетворення  $B/\overline{C}$  логічного нуля, АЦП починає цикл перетворення вхідної напруги  $U_{вх}$  у двійковий код.

Після завершення перетворення на виході готовності даних  $\overline{DR}$  з'являється сигнал логічної «1», що є запитом для мікропроцесора на прийом коду. У вихідному стані та стані перетворення на цьому виході утримується сигнал «1».

Після прийому коду мікропроцесор подає на вхід  $B/\overline{C}$  сигнал логічної «1», що встановлює АЦП у вихідний стан, після чого він готовий до нового циклу перетворення.

Цей АЦП може обробляти вхідну інформацію у вигляді однополярної напруги до 10,24 В, або двополярної  $\pm 5,12$  В. В однополярному режимі на вхід керування зсувом нуля  $V$  потрібно подати сигнал логічного «0», а у двополярному – залишити його вільним.

Точності перетворення  $\pm 1/2$  одиниці молодшого розряду цифрового коду досягають вмиканням між виводом «аналогової землі»  $GA$  і корпусом  $OV$  резистора опором від 5 Ом до 50 Ом (використовують резистор змінного опору).

Наприкінці варто зазначити, що елементарним пристроєм перетворення аналогової величини в дискретну є компаратор, який фіксує факт перевищення однієї напруги іншою і може мати на виході сигнали, що відповідають логічним «0» або «1». Водночас найбільш швидкодіючим є побудований на основі лінійки компараторів **АЦП паралельного кодування**. Напруга  $U_{вх}$  тут подається на перші входи всіх компараторів одразу. На другі їхні входи

подається напруга з дільника, що складається з резисторів одного номіналу. Отже значення напруги, з яким відбувається порівняння  $U_{\text{вх}}$  двома сусідніми компараторами, відрізняється на напругу, що відповідає молодшому розряду. Шифратор формує вихідний код, який відповідає старшому компаратору з тих, що спрацювали. Цей код записується у вихідний регістр пам'яті. Але апаратні затрати цього методу надзвичайно великі. Наприклад, для восьмирозрядного АЦП потрібно 255 компараторів і близько  $3 \cdot 10^4$  активних компонентів (транзисторів).

#### *Контрольні запитання*

- 1. Сформулюйте, що називається цифроаналоговим перетворювачем.*
- 2. Вкажіть сфери застосування ЦАП.*
- 3. Вкажіть основні параметри ЦАП.*
- 4. Поясніть будову та роботу ЦАП з двійково-зваженими опорами.*
- 5. Поясніть метод перетворення цифрової величини в аналогову ЦАП на основі матриці R-2R.*
- 6. Яку роль у складі ЦАП на основі матриці R-2R відіграє операційний підсилювач?*
- 7. Наведіть структурну схему і поясніть принцип роботи АЦП послідовного наближення, побудованого на основі ЦАП.*
- 8. Для чого в АЦП послідовного наближення використовується ЦАП?*
- 9. Поясніть поняття «функціонально закінчений АЦП».*
- 10. Поясніть будову та принцип дії АЦП паралельного кодування.*



## СПИСОК ВИКОРИСТАНОЇ ЛІТЕРАТУРИ

1. Форкун Я. Б. Текст лекцій з дисципліни «Теоретичні основи електротехніки», частина I (для студентів усіх форм навчання напрямків 6.050701 – Електротехніка та електротехнології, 6.050702 – Електромеханіка / Харків. Нац. ун-т міськ. госп-ва ім. О. М. Бекетова. – Харків : ХНУМГ ім. О. М. Бекетова ; уклад. : Я. Б. Форкун, М. Л. Глебова, Н. О. Сабалаєва. – Харків : ХНУМГ ім. О. М. Бекетова., 2015. – 79 с.
2. Электротехника : учебник для неэлектрич. спец. вузов / Х. Э. Зайдель, В. В. Коген-Далин, В. В. Крымов и др. ; Под ред. В. Г. Герасимова. – [3-е изд., перераб. и доп.]. – М. : Высш. шк., 1985. – 480 с.
3. Резисторы : справочник / В. В. Дубровский, Д. М. Иванов, Н. Я. Пратусевич и др. ; Под. ред. И. И. Четверикова и В. М. Терехова. – 2-е изд., перераб. и доп. – М. : Радио и связь, 1991. – 528 с.
4. Колонтаєвський Ю. П. Короткий нарис історії електрики в особистостях : монографія / Ю. П. Колонтаєвський ; Харків. нац. ун-т міськ. госп-ва ім. О. М. Бекетова. – Харків : ХНУМГ ім. О. М. Бекетова, 2017. – 112 с.
5. Сосков А. Г. Промислова електроніка : підручник / А. Г. Сосков, Ю. П. Колонтаєвський ; за ред. А. Г. Соскова. – Київ : Каравела, 2015. – 536 с.
6. Колонтаєвський Ю. П. Електроніка і мікросхемотехніка : підручник для студентів вузів / Ю. П. Колонтаєвський, А. Г. Сосков ; за ред. д-р техн. наук, проф. А. Г. Соскова. – [2-ге вид.]. – Київ : Каравела, 2009. – 416 с.
7. Електроніка і мікросхемотехніка : методичні вказівки до розрахунково-графічних робіт (для студентів усіх форм навчання напряму підготовки 6.050702 – «Електромеханіка») / Харків. нац. акад. міськ. госп-ва ; уклад. : Ю. П. Колонтаєвський, А. Г. Сосков. – Харків : ХНАМГ, 2011. – 100 с.
8. Колонтаєвський Ю. П. Електроніка та мікросхемотехніка (для студентів, які навчаються за напрямом «Електромеханіка») : лабораторний практикум / Ю. П. Колонтаєвський, А. Г. Сосков, О. Ф. Білоусов, – Харків : ХНАМГ, 2013. – 154 с.
9. Интегральные микросхемы : справочник / Б. В. Тарабрин, Л. Ф. Лунин, Ю. Н. Смирнов и др. ; Под. ред. Б. В. Тарабрина. – [2-е узд. испр.] – М. : Энергоатомиздат, 1985. – 528 с.
10. Цифровые и аналоговые интегральные микросхемы : справочник / С. В. Якубовский, Л. И. Ниссельсон, В. И. Кулешова и др. ; Под ред. С. В. Якубовского. – М. : Радио и связь, 1989. – 496 с.

## СПИСОК РЕКОМЕНДОВАНИХ ДЖЕРЕЛ

1. Сосков А. Г. Промислова електроніка : підручник / А. Г. Сосков, Ю. П. Колонтаєвський ; за ред. А. Г. Соскова. – Київ : Каравела, 2015. – 536 с.
2. Колонтаєвський Ю. П. Електроніка і мікросхемотехніка : підручник для студентів вузів / Ю. П. Колонтаєвський, А. Г. Сосков ; за ред. докт. техн. наук, проф. А. Г. Соскова. – [2-ге вид.]. – Київ : Каравела, 2009. – 416 с.
3. Электротехника : учебник для неэлектрич. спец. вузов / Х. Э. Зайдель, В. В. Коген-Далин, В. В. Крымов и др. ; Под ред. В. Г. Герасимова. – [3-е изд., перераб. и доп]. – М. : Высш. шк., 1985.– 480 с.
4. Комп'ютерна електроніка : методичні вказівки до розрахунково-графічних робіт (для студентів усіх форм навчання напряму підготовки 6.050201 – Системна інженерія) / Харків. нац. ун-т міськ. госп-ва ім. О. М. Бекетова. – Харків : ХНУМГ ім. О. М. Бекетова ; уклад. Ю. П. Колонтаєвський, 2017. – 40 с.
5. Комп'ютерна електроніка : методичні вказівки до лабораторних робіт (для студентів усіх форм навчання напряму підготовки 6.050201 – Системна інженерія) / Харків. нац. ун-т міськ. госп-ва ім. О. М. Бекетова ; уклад. Ю. П. Колонтаєвський. – Харків : ХНУМГ ім. О. М. Бекетова, 2017. – 110 с.
6. Комп'ютерна електроніка : методичні вказівки до практичних занять (для студентів усіх форм навчання напряму підготовки 6.050201 – Системна інженерія) / Харків. нац. ун-т міськ. госп-ва ім. О. М. Бекетова ; уклад. Ю. П. Колонтаєвський. – Харків : ХНУМГ ім. О. М. Бекетова 2017. – 28 с.
7. Комп'ютерна електроніка : методичні вказівки до самостійного вивчення (для студентів усіх форм навчання напряму підготовки 6.050201 – Системна інженерія) / Харків. нац. ун-т міськ. госп-ва ім. О. М. Бекетова ; уклад. Ю. П. Колонтаєвський. – Харків : ХНУМГ ім. О. М. Бекетова 2017. – 31 с.
8. Новости науки и техники, новинки электроники – Режим доступа: <http://www.diagram.com.ua/news/>, свободный (дата обращения: 17.09.2018). – Загл. с экрана.
9. Новости мира технологий и электроники – Режим доступа: <https://tehnobzor.ru/novosti/>, свободный (дата обращения: 17.09.2018). – Загл. с экрана.
11. Электроника. Все новости электроники на сайте Korrespondent.net – Режим доступа: <https://korrespondent.net/tag/791>, свободный (дата обращения: 17.09.2018). – Загл. с экрана.

*Навчальне видання*

**КОЛОНТАЄВСЬКИЙ** Юрій Павлович

# **ОСНОВИ ЦИФРОВОЇ СХЕМОТЕХНІКИ**

## **КОНСПЕКТ ЛЕКЦІЙ**

*(для студентів спеціальностей 122 – Комп'ютерні науки  
та 126 – Інформаційні системи та технології)*

Відповідальний за випуск *М. В. Булаєнко*

*За авторською редакцією*

Комп'ютерне верстання *Ю. П. Колонтаєвський*

Дизайн обкладинки *Ю. П. Колонтаєвський*

План 2019, поз. 145 Л

---

Підп. до друку 11.04.2019. Формат 60×84/16.

Друк на ризографі. Ум. друк. арк. 6,7.

Тираж 50 пр. Зам. №

Видавець і виготовлювач:

Харківський національний університет  
міського господарства імені О. М. Бекетова,  
вул. Маршала Бажанова, 17, Харків, 61002.

Електронна адреса: [rectorat@kname.edu.ua](mailto:rectorat@kname.edu.ua)

Свідоцтво суб'єкта видавничої справи:

ДК № 5328 від 11.04.2017.

*Машини повинні  
працювати.  
Люди повинні  
думати.*

*Девіз компанії «ІВМ»*